

Aprendizaje por Proyectos: Una Aproximación Docente al Diseño Digital Basado en VHDL

A. Rosado, M. Bataller, J. Guerrero, *IEEE Member*

Resumen-- Para los estudiantes que afrontan por primera vez el diseño digital basado en lenguajes de descripción hardware, resulta complicado poder alcanzar un nivel de conocimientos avanzados capaz de desarrollar diseños específicos para implementación hardware en un solo curso. Este artículo describe el planteamiento llevado a cabo en una asignatura donde existen conocimientos previos de diseño digital, pero no se conocen con antelación el lenguaje VHDL ni los dispositivos FPGA. Con el aprendizaje basado en proyectos se alcanza un mayor nivel de conocimientos que con la metodología tradicional, siendo acorde además con las indicaciones que marcan los criterios actuales de la convergencia europea.

Abstract-- Digital design based on hardware description languages is difficult for students, especially when the course covers from basics to advanced design systems and hardware implementation topics. This paper describes the proposal of a course where students have basic knowledge in digital design but null knowledge in hardware description languages and FPGA devices. Using Project Based Learning (PBL), this proposal allows increasing the learning curve, improving motivation and achieving some of the indications given by the European High Education Area (EHEA).

Palabras clave— Sistemas Digitales, VHDL, FPGA, Aprendizaje por proyectos

I. INTRODUCCIÓN

EN muchas ocasiones no resulta fácil la enseñanza de un lenguaje de descripción hardware como VHDL. Generalmente, este hecho se debe a la concepción previa que el alumno suele adquirir a través de asignaturas de programación software en cursos precedentes donde los lenguajes aprendidos utilizan una filosofía de concepción diferente y esencialmente secuencial (Basic, C, Matlab). Todo lo contrario ocurre en VHDL, donde la modularidad, ejecución concurrente y relación directa con el hardware son unos factores muy importantes a la hora de decidir cómo se realiza el diseño. Relacionado con este último aspecto (la implementación hardware), también influye decisivamente cómo se realice la descripción VHDL para que el sistema pueda ser implementado en hardware, o quede más o menos optimizado en cuanto a recursos y velocidad de operación del

circuito resultante. VHDL es un lenguaje no necesariamente conectado con síntesis hardware, pero su utilización principal viene asociada a la implementación de sistemas digitales, por ello, se trata únicamente todo lo relacionado con el aprendizaje VHDL orientado a síntesis. Debido a esto, resulta imprescindible que el estudiante conozca las diferencias de estilo de una descripción para simulación y una descripción donde se debe considerar que el sistema a obtener se implementará en hardware (en nuestro caso, FPGA ó CPLD).

Existe una gran cantidad de información referente al aprendizaje del lenguaje en VHDL, tanto referencias bibliográficas como recursos en Internet [1]. En cambio, en muchas ocasiones, la enseñanza del lenguaje se desarrolla basándose en la descripción de las sentencias, unidades de concepción, etc, incluyendo ejemplos cortos de cada posible tipo de descripción, sin incidir siquiera en la posibilidad de ser sintetizable o no. Por otro lado, las referencias bibliográficas que inciden en las descripciones VHDL para síntesis [2] aportan ejemplos que permiten comprender de mejor forma cómo se realizan descripciones apropiadas, pero en la mayoría de los casos sin tener en cuenta cómo esa descripción se convertirá en un hardware determinado. De este modo, de forma complementaria a las soluciones de aprendizaje descritas, la organización que hemos seguido en la presente propuesta hace que el alumno se enfrente a los detalles de programación VHDL por sí mismo y de este modo vaya adquiriendo la destreza necesaria para desarrollar código de forma eficiente, sencilla y rápida, evaluando cómo se modifican los resultados dependiendo del tipo de descripción que se realice, y aborde de la forma más directa con la introducción de código en VHDL.

Esta propuesta para el aprendizaje de VHDL se construye a través del concepto de “learn by doing” (aprendizaje por proyectos). Para la enseñanza de VHDL, tras una etapa de adquisición de los conceptos generales a través de unas pocas clases teóricas apoyadas en numerosos ejemplos, se realizan las primeras prácticas de laboratorio para familiarizarse con el entorno de programación y así orientar el resto de sesiones al desarrollo de proyectos completos donde el objetivo final es la programación y prueba de un circuito hardware con una funcionalidad de complejidad media-alta. De este modo, consideramos que el estudiante consigue alcanzar un buen nivel de programación en VHDL.

La asignatura en la que se enmarca esta experiencia se denomina “Diseño de Circuitos y Sistemas Electrónicos”. Se trata de una asignatura troncal de primer curso de la titulación

Artículo recibido el 28 de Noviembre de 2007.

A. Rosado, M. Bataller y J. Guerrero pertenecen al Departamento de Ingeniería Electrónica. Escuela Técnica Superior de Ingeniería. Universidad de Valencia. Burjassot. Valencia. España. Alfredo.Rosado@uv.es.

de segundo ciclo de Ingeniería Electrónica (equivalente a cuarto curso de una titulación superior) de la Universidad de Valencia, que tiene una carga lectiva de 12 créditos (7,5 de teoría y 4,5 de laboratorio) impartidos de forma anual durante los dos cuatrimestres en que se divide el curso académico. En esta asignatura se pretende proporcionar al alumno una formación adecuada en el diseño de circuitos integrados y sistemas electrónicos, no sólo sobre diseño digital basado en FPGA sino el diseño electrónico desde diferentes puntos de vista (nivel de silicio, ASIC, lógica programable, diseño analógico, diseño para testabilidad, etc.). En general, esta asignatura resulta de gran importancia en la titulación de Ingeniería Electrónica, ya que a través de los contenidos impartidos, el estudiante aborda diferentes métodos de diseño de circuitos electrónicos, lo que constituye una parte esencial de la formación de un ingeniero electrónico. Sobre todo, en primer lugar se ofrece al alumno una visión general de los tipos de circuitos electrónicos existentes a la hora de abordar diseños electrónicos, y sobre todo en la parte digital, se abordan los contenidos necesarios para decidir el hardware más apropiado en cada caso de diseño de un sistema electrónico. Por otro lado, se imparten las técnicas de diseño necesarias para realizar con éxito la implementación de sistemas hardware.

Al tratarse de una titulación de segundo ciclo, la proveniencia de los estudiantes que deciden cursar esta titulación es variada, con diferentes conocimientos previos, especialmente en el campo del diseño digital, pero generalmente con un nexo común, no conocen el lenguaje VHDL, y en los casos en que lo han estudiado, de forma muy superficial. La titulación previa de los estudiantes es de Ingeniería Técnica de Telecomunicación especialidades de "Sistemas Electrónicos" ó "Imagen y Sonido", Ingeniería Técnica Industrial especialidades de "Electricidad" y "Electrónica Industrial", Informática y primer ciclo de Ciencias Físicas. Por otro lado, dado que se trata de estudiantes que ya poseen una titulación previa, resulta habitual que una parte de ellos se encuentren en una situación laboral activa, por lo que a veces es complicado que puedan seguir regularmente las clases presenciales, debiendo ofrecer los procedimientos adecuados para que este grupo pueda alcanzar igualmente los objetivos formativos.

Por tanto, es necesario comenzar la impartición del lenguaje VHDL desde los fundamentos iniciales, pero teniendo en cuenta que al finalizar el curso el estudiante debe poseer un conocimiento suficiente como para permitirle:

- Realizar diseños digitales basados en VHDL.
- Organizar y estructurar diseños complejos.
- Simular adecuadamente e interpretar sus resultados.
- Plantear diseños de forma que el código sea reutilizable y parametrizable.
- Orientar el diseño a una optimización de recursos y/o mejor rendimiento del circuito a obtener.
- Conocer el proceso de síntesis hardware de un diseño en VHDL, así como alguna de sus opciones más habituales

para controlarlo, es decir, describir código VHDL eficiente para la síntesis.

- Utilizar una FPGA para comunicarse con otros dispositivos electrónicos tales como memorias, convertidores A/D y D/A o visualizadores, etc.
- Utilizar protocolos de comunicación definidos por ellos mismos, o estándar (SPI, I2C, PS2, RS232, etc.).

Dado que el estudiante dispone de un número reducido de prácticas de laboratorio, se ha establecido un sistema de trabajo que permita alcanzar todos los objetivos, haciendo que a la conclusión del curso el estudiante pueda ver que domina el lenguaje, lo aplica para resolver problemas concretos y sabe cómo afrontar un diseño en VHDL para FPGA desde su concepción hasta su implementación.

Por otro lado, con esta metodología se están aplicando las principales recomendaciones que sugiere el Espacio Europeo de Educación Superior (EEES), y sirve como una primera aproximación para evaluar el éxito de este tipo de actividades dentro del alumnado, pudiendo apreciar si existe mejora en el rendimiento académico de los estudiantes, se alcanzan mayores conocimientos en la materia, o hay una mayor motivación. De cualquier modo, resulta interesante poner en práctica la puesta en marcha de este tipo de actividades docentes, pues de cara a la implantación del nuevo sistema nacional de títulos universitarios cuya estructuración estará basada en el establecimiento de técnicas de aprendizaje activas, este tipo de propuestas permiten dimensionar mejor las actividades futuras. Así, a través de la experiencia adquirida en los años en que lleva en funcionamiento esta propuesta, ha sido posible ir ajustándola dentro de un valor equilibrado entre exceso de carga de trabajo para el estudiante y alcance de los objetivos, con una continua remodelación del laboratorio para adaptarse a las necesidades de las nuevas actividades.

Por otro lado, esta experiencia sirve de ayuda para poder realizar una estimación de la carga de trabajo del estudiante, tanto de forma presencial como no presencial, lo que podrá ayudar a realizar una mejor estimación en créditos ECTS, que son los que tendrán vigencia en fechas próximas.

II. DESCRIPCIÓN GENERAL DEL CURSO

Como ya se dijo, la asignatura consta de 12 créditos (7,5 teóricos y 4,5 de laboratorio) según el plan de estudios aprobado en el año 2000. Esta carga de créditos equivale a 120 horas lectivas, 75 horas de teoría y 45 horas de práctica. Dado que por imposiciones del plan de estudios no es posible modificar la carga lectiva, las experiencias de innovación educativa que se proponen se han ajustado al marco establecido, respetando los horarios asignados para la realización de actividades y dimensionando las actividades de trabajo fuera de clase de tal modo que no interfiera en el resto de asignaturas del curso y el estudiante pueda dedicar tiempo al estudio de todas las asignaturas. Respecto al número de

alumnos, en un promedio de los últimos tres años se han tenido alrededor de 40 estudiantes, descendiendo ligeramente este último curso 06-07 donde el número de matriculados ha sido de 30. Este hecho ha ayudado a la hora de poder realizar una docencia más próxima al estudiante, ya que se trata de un número reducido que adicionalmente se desdobra en las sesiones de laboratorio, con lo que es posible realizar una atención cercana al estudiante.

Centrándose en el temario propio de la asignatura y en concreto a la parte del diseño digital, se dedica un 80% del total en teoría y 75% en laboratorio, donde el diseño digital con el lenguaje VHDL ocupa a su vez el 30% (24% del total) del tiempo en la teoría y el 100% (75% del total) del laboratorio. Respecto al laboratorio, de un total de 11 sesiones de 4 horas (quincenalmente repartidas de noviembre a mayo), se proponen 2 sesiones dedicadas al diseño microelectrónico con el editor de layout del software Microwind2 [1] y 9 sesiones al diseño con FPGA, en su totalidad centradas en VHDL, aunque en algunas ocasiones se emplea de forma complementaria el diseño esquemático u otras herramientas de ayuda al diseño.

Hasta la fecha, la impartición de la asignatura se ha venido realizando de forma tradicional, es decir, la parte de teoría a través de una impartición secuenciada y lógica de los recursos del lenguaje, comandos, sintaxis, etc., y la parte de laboratorio mediante la realización práctica de 9 sesiones de trabajo en la que el estudiante debía resolver un problema dado en cada una de ellas, de forma que cada práctica incrementaba el nivel de complejidad para así poder finalizar con prácticas en las que el nivel de conocimiento del lenguaje y las herramientas de programación debía ser elevado para poder completarlas, lo que aseguraba que el estudiante adquiriría un correcto conocimiento de la materia. Adicionalmente, se ha desarrollado una placa propia de complemento a una placa comercial basada en Xilinx Spartan3, descrita en [2], de modo que se dispone de una gran funcionalidad y diversidad de prácticas a proponer.

En cambio, a menudo el estudiante no terminaba de percibir la utilidad del lenguaje VHDL ni su aplicación global dentro del diseño electrónico digital, ya que a pesar de tratarse de prácticas de laboratorio donde se hacía uso de numerosos elementos que ayudaban a relacionar el uso del lenguaje con el mundo digital, el estudiante no terminaba de hacerse una idea de toda la potencialidad del lenguaje y su aplicación al mundo de las FPGA, pues se centraba únicamente en resolver el problema concreto planteado. Por ello, ya en el curso 05-06 se realizó una experiencia donde el estudiante, de forma voluntaria podía desarrollar un proyecto basado en FPGA y VHDL donde por sí sólo o en pareja, partiendo de unas especificaciones dadas, debía completar un diseño conceptualmente más complejo que el tradicionalmente planteado en las sesiones de laboratorio, que por tener una duración limitada de cuatro horas no podían plantearse tan completas como un proyecto de este tipo. No obstante, a pesar de otorgarse una puntuación adicional, pocos estudiantes

optaban por su realización dado que se trataba de un esfuerzo adicional que por completo debía cubrirse en un tiempo fuera de los horarios establecidos, además de que para adaptarse al EEES, era necesario plantearse un nuevo esquema docente.

De este modo, para el curso 06-07 se realizó un cambio en la propuesta de organización de la asignatura. Basándose en la estructura de años anteriores, se modificó para que ahora la realización de un proyecto fuera obligatoria, pasando a formar parte de las sesiones de laboratorio establecidas, y reestructurando el tiempo asignado a las clases de teoría para hacer que la enseñanza del diseño digital basado en VHDL se realice de un modo diferente al tradicionalmente empleado.

A. Metodología docente de las clases teóricas

La dedicación al aprendizaje del diseño digital con VHDL en las clases teóricas supone un total de 18 horas distribuidas en dos temas, el primero dedicado específicamente al aprendizaje del lenguaje, y el segundo a la descripción en VHDL de diseños orientados a síntesis hardware. La metodología seguida para estas sesiones se basa en el aprendizaje basado en ejemplos, de modo que cada nuevo concepto se introduce mediante la exposición de un ejemplo práctico donde se puede apreciar la utilidad de la sentencia o la estructura del lenguaje de la que se trata.

Merece especial mención la necesidad de focalizar las clases iniciales en que el estudiante comprenda las características especiales del lenguaje, que sobre todo hacen que sea diferente de los lenguajes tradicionales de programación secuencial, ya que la posibilidad de una descripción concurrente o paralela y la modularidad del lenguaje hace que inicialmente el estudiante no sea capaz de asimilar la forma en la que se realizan las descripciones funcionales. Por ello, a base de ejemplos se intenta que este tipo de conceptos se asimilen mejor.

En cambio, dado que se emplea más tiempo en la descripción, justificación y resolución de los ejemplos prácticos, éste se debe sacrificar a la hora de poder describir exhaustivamente todos los recursos del lenguaje, dejando de analizar posibles variantes de las sentencias, múltiples opciones y modificadores del lenguaje, etc. En este caso, se considera que el estudiante siempre puede recurrir a la referencia del lenguaje a través de las múltiples fuentes bibliográficas para poder utilizar las sentencias de la mejor forma posible, pero debe tener muy claro el estilo de programación y la filosofía del lenguaje, cosa que no siempre se puede obtener de las fuentes bibliográficas.

Respecto al tema relacionado con las descripciones VHDL para síntesis hardware, se realiza una aproximación muy práctica, enfatizando en los principales detalles que siempre se deben seguir a la hora de realizar una descripción orientada a síntesis hardware. Para ello, el método elegido es la constante descripción de unidades hardware, incluyendo diversas alternativas de descripción para que se pueda observar cómo en determinadas ocasiones el modo de descripción puede alterar el resultado del hardware sintetizado, ya sea por un exceso de recursos lógicos utilizados, por una pobre velocidad

de funcionamiento, o por una funcionalidad no deseada.

A pesar de tratarse de clases teóricas se hace hincapié en la simulación y sus tipos, dado que resulta muy común que a veces una simulación funcione correctamente de forma funcional, pero al ser sintetizada, ésta se comporte de forma diferente debido a que durante el proceso de síntesis se han producido alteraciones que inicialmente pudieran no estar previstas.

Respecto a la organización temporal, estos dos temas constituyen los temas 2 y 3 del temario, por lo que comienzan inmediatamente después del tema de introducción, lo que permite suficiente tiempo para que al inicio de las sesiones de laboratorio el estudiante ya conozca el lenguaje.

B. Metodología docente de las clases de laboratorio

Como ya se dijo anteriormente, se dedican un total de 45 horas a las clases de laboratorio, que se traducen en 11 sesiones de 4 horas de duración. Dado que se trata de una asignatura anual, la primera sesión de laboratorio comienza en Noviembre, y de forma quincenal se realizan las sesiones hasta finales de Mayo (ver calendario aproximado en la tabla I). Como se puede apreciar, las dos sesiones de laboratorio dedicadas al diseño microelectrónico (sesiones octava y

novena) no guardan relación con el diseño FPGA y se intercalan en la parte final de la asignatura. Además, el intercalado se produce de forma deliberada para permitir que una vez realizada la sesión de asignación de proyectos, el estudiante pueda tener tiempo para preparar e iniciar fuera del aula los trabajos del proyecto, para que al finalizar estas dos sesiones, la siguiente sesión de laboratorio (la décima), el estudiante tenga resultados concretos y pueda revisar con el profesor los últimos detalles para la presentación del trabajo en la siguiente sesión (undécima).

Para la impartición de las sesiones de laboratorio se emplea una placa hardware de iniciación (starter kit) Digilent Inc. Spartan3 XCS200 que permite desarrollar diversas aplicaciones con los periféricos que incluye: salida VGA, puerto RS232, puerto PS2, memoria RAM, pulsadores, interruptores, ocho led, y cuatro visualizadores 7 segmentos. Adicionalmente, y de forma exclusiva para este laboratorio, se ha diseñado una placa de expansión mediante la que se han incrementado las posibilidades de realización de aplicaciones.

TABLA I. DISTRIBUCIÓN DE LAS SESIONES DE LABORATORIO A LO LARGO DEL CURSO ACADÉMICO.

Sesión	Oct	Nov	Dic	Ene	Feb	Mar	Abr	May	Jun	
1					Periodo de Exámenes				Periodo de Exámenes	Práctica 1
2										Práctica 2
3										Práctica 3
4										Práctica 4
5										Práctica 5
6										Práctica 6
7										Presentación y asignación de Proyectos
8										Diseño Microelectrónico Microwind
9										Diseño Microelectrónico Microwind
10										Seguimiento y tutorización de proyectos
11										Evaluación de proyectos

Esta placa de expansión (fig. 1) incorpora:

1. Cuatro visualizadores de 7 segmentos controlados a través de un mismo bus BCD y habilitación individual que incluye el decodificador BCD a 7 segmentos 74LS47, con lo que se requieren 8 líneas para su control (4 líneas para el código BCD y 4 líneas de habilitación).
2. Un convertor analógico/digital serie de 12 bits y dos canales National Semiconductor ADC122S021 [3], 200ksps donde únicamente son necesarias 4 líneas de conexión con la FPGA.
3. Dos convertidores digital/analógico serie de 12 bits Burr-Brown DAC7513 [4], cada uno con 3 líneas de conexión con la FPGA.
4. Un teclado hexadecimal pasivo con 4 líneas de entrada y 4 de salida para realizar lectura de tecla.
5. Una memoria I2C EEPROM serie de 8 bits Microchip

24LC08B [5] que precisa de dos líneas de comunicación para lectura/escritura.

6. Un visualizador LCD 16x2 con controlador estándar HD44780 [6].
7. Un reloj de tiempo real no volátil Dallas DS12C887 [7].
8. Un dispositivo de comunicación inalámbrica.

De las 9 sesiones dedicadas al diseño digital con FPGA y VHDL se dedican seis sesiones de prácticas de laboratorio guiadas, que sirven de introducción a la herramienta software (Xilinx ISE Foundation y el simulador ModelSim XE).



Fig. 1. Placa de expansión con placa Spartan3 incorporada.

Las prácticas se distribuyen del siguiente modo:

- Introducción al diseño en VHDL con Xilinx ISE. En esta sesión se propone un diseño VHDL ya dado, de modo que el objetivo principal es poder recorrer los diferentes pasos que requiere la programación de FPGA, desde la creación de un proyecto hasta la comprobación del diseño en la placa de pruebas. A pesar de que se proporciona el código, éste contiene algún pequeño error que el estudiante debe resolver. De este modo, aunque su familiarización con VHDL no es elevada, debe ser capaz de analizar un código VHDL dado, comprender su funcionamiento y plantear soluciones a los pequeños problemas planteados. En concreto, consiste en el control de un visualizador cuádruple de siete segmentos, en el que no es apropiada la conversión BCD a 7 segmentos ni la frecuencia de refresco.
- Diseño de un cronómetro. Para practicar el esencial concepto en VHDL de sistemas jerárquicos y reutilización de código, un cronómetro resulta muy apropiado, ya que se trata de contadores que, diseñados apropiadamente, podrán ser empleados para los diferentes elementos de visualización (décimas de segundo, unidades y decenas de segundo, unidades y decenas de minuto), con la consideración adicional de intentar realizar un diseño síncrono respecto del mismo reloj, sin relojes encadenados donde pueden existir problemas de sincronismos.
- Diseño de forma genérica y automatizada. Se realiza un pequeño diseño de un multiplicador de 1 bit, para posteriormente construir de forma jerárquica un multiplicador de 3 bits. De este modo, se pretende trabajar con el uso de las instrucciones *generate* y *generic*, que en numerosas ocasiones nos permiten acelerar el diseño de sistemas complejos.
- Diseño de máquinas de estados en VHDL. El diseño de máquinas de estado es esencial en numerosas aplicaciones, por lo que es interesante conocer la metodología específica que se debe seguir en VHDL para este tipo de descripciones. Como ejercicio, se debe gestionar el control de acceso a un laboratorio a través de determinadas claves. El sistema espera a recibir una indicación de tecla pulsada (esta indicación es una señal proveniente de un pulsador de la placa, con una duración estimada de 10 milisegundos). Si hay tecla pulsada, se recoge el valor de la tecla pulsada, no admitiendo nuevas pulsaciones de tecla hasta transcurridos 100 milisegundos (esto hace que se eviten los posibles rebotes de pulsación), esperando posteriormente a que haya una nueva pulsación de tecla. Repitiendo el proceso hasta que haya tres pulsaciones de tecla. Si el tiempo entre pulsaciones es mayor de 5 segundos, se anula la captación y si hay una nueva pulsación se interpretará como la primera tecla de una nueva secuencia. Una vez recogidas las tres pulsaciones, se compara con las claves predefinidas de cuatro posibles usuarios, si no coincide se activa la salida de ERROR, y si coincide con algún código se incrementa el valor del contador de accesos del usuario correspondiente. En cualquiera de los dos casos, la salida estará activada un tiempo de 3 segundos para dar tiempo a visualizar la salida y en ese tiempo no es posible volver a admitir un nuevo código, incrementándose además el contador de accesos del usuario correspondiente, que se muestra en los visualizadores de 7 segmentos.
- Voltímetro mediante control de un convertidor A/D. Con esta práctica el estudiante ya comienza a analizar las especificaciones de un circuito integrado a través de la lectura y comprensión de manual (datasheet) para poder cumplir los requerimientos que exige con el fin de comunicarse con él. Así, se debe gestionar correctamente la comunicación serie con el conversor (envío de comando y recepción de dato) para mostrar el valor de tensión que existe en la entrada del convertidor en los visualizadores de 7 segmentos.
- Para conseguir una aplicación de mayor complejidad, se utilizan prácticas anteriores como base para desarrollar la última sesión guiada. En este caso, se propone adquirir una señal analógica y mostrarla en un monitor VGA, es decir, diseñar un “osciloscopio”. Para conseguirlo, se utiliza la sesión anterior para adquirir señales del A/D, y se proporciona el módulo básico de control de barrido para un monitor VGA de 640x480 píxeles, debiendo ensamblar y modificar el módulo VGA para que muestre consecutivamente el valor de tensión adquirido.

Una vez completadas las sesiones guiadas, con un objetivo común para todos, a continuación se dedica una sesión a la presentación de los proyectos a realizar. El profesor describe en detalle cada uno de los proyectos y posteriormente se asignan a los grupos de estudiantes según sus preferencias. En esta sesión ya se entrega toda la documentación necesaria para el diseño del proyecto: documento de especificaciones

funcionales y manuales y hojas de características de los dispositivos involucrados en el diseño. Al finalizar la sesión, una vez asignados los proyectos, se realiza una primera y breve reunión con cada grupo para aclarar posibles dudas de funcionamiento del sistema a implementar y que de este modo cada grupo ya se pueda poner a trabajar de forma autónoma.

Tras completar las sesiones de diseño microelectrónico con Microwind, se realiza una sesión de seguimiento de los trabajos. El profesor toma nota de los resultados obtenidos hasta el momento por cada grupo, y confirma que se está avanzando en buena dirección hacia la correcta implementación del diseño, y en caso contrario, redirigir la situación. Además, las notas sirven para realizar una evaluación intermedia que también se tiene en cuenta para la calificación final del proyecto. La revisión de los mismos tiene una duración aproximada de media hora, con dedicación exclusiva a cada uno de los grupos.

Finalmente la última sesión del año consiste en la presentación de los trabajos, con una exposición oral por cada uno de los grupos. Además de exponer al resto de compañeros su trabajo realizado, deben describir técnicamente todos los detalles, y finalmente realizar una demostración real de funcionamiento del proyecto propuesto sobre la FPGA. Al finalizar cada exposición, se realiza un turno de preguntas donde tanto el profesor como los estudiantes pueden solicitar aclaraciones

C. Tutorización

Adicionalmente a las sesiones de teoría y práctica, para poder conseguir los objetivos planteados en esta asignatura es necesario que los estudiantes realicen un trabajo adicional fuera del aula, sobre todo en dos aspectos.

En primer lugar, las sesiones teóricas dedicadas al aprendizaje del lenguaje VHDL no pretenden ser exhaustivas respecto a los comandos y posibilidades del lenguaje, sino que tratan de ofrecer una guía de diseño mediante VHDL, haciendo énfasis en cómo se diseña y aprendiendo VHDL mediante ejemplos. Por ello, se deja al estudiante la revisión detallada del lenguaje y se le dirige a utilizar bibliografía donde se explica VHDL como guía detallada de sentencias, lo que deja más tiempo para aprender a “diseñar con VHDL”, y no simplemente “aprender VHDL”. Por tanto, una tutorización en este aspecto suele ser requerida para aclarar diversos conceptos sobre el lenguaje VHDL.

En segundo lugar, la realización de un proyecto supone un gran esfuerzo para los estudiantes, especialmente el arranque del mismo, ya que en muchas ocasiones se sienten algo perdidos con las especificaciones iniciales, o bien no poseen una idea clara de cómo organizar su trabajo. Por ello, durante el periodo de realización del proyecto, no sólo se realiza la tutorización obligada en la sesión intermedia, sino que es común que los estudiantes requieran una atención adicional.

Adicionalmente, para facilitar la realización del proyecto, los grupos de trabajo tienen a su disposición la placa hardware para poder llevarla a casa y avanzar el proyecto fuera del laboratorio, lo que les permite realizar múltiples pruebas y

depurar con más tranquilidad sus programas.

III. EVALUACIÓN DE LA EXPERIENCIA DOCENTE

Hasta el momento se ha impartido un año completo siguiendo esta experiencia. Desde el punto de vista del profesor se ha apreciado un elevado grado de implicación de los estudiantes en el proyecto, a pesar de que éste supone una carga adicional de trabajo, y de que se trata de una titulación de segundo ciclo donde los estudiantes ya poseen una titulación y la simultaneidad entre estudio y trabajo es habitual. El proyecto les permite poder trabajar más en casa y no depender únicamente de la asistencia a clases, lo que les facilita poder superar la asignatura, cosa que anteriormente era muy complicado para ellos dado que en caso de no asistir regularmente al laboratorio, debían realizar un examen final práctico basado en la utilización de un hardware que si no acudían al laboratorio no podían emplear.

En relación a la calidad de los proyectos, se puede decir que se han realizado proyectos de una complejidad aceptable, comprobando que el estudiante ha sido capaz de comprender la metodología de programación de las FPGA, y éste maneja el lenguaje VHDL de forma suficiente como para abordar diseños prácticos que involucran a diversos dispositivos. Además, consiguen familiarizarse con el uso de hojas de especificaciones de dispositivos electrónicos, comprender diagramas de tiempos y las restricciones temporales que ello supone para la comunicación con la FPGA. Como ejemplo de los proyectos realizados durante el curso 06-07 y 05-06 (en este curso no existía obligatoriedad de hacerlo) son:

- Leer un teclado PS2 y mostrar las teclas pulsadas en el visualizador LCD 16x2, la visualización debe incluir saltos de línea al pulsar retorno de carro, funciones de borrado, espaciado, etc.
- Realizar una grabadora de sonidos, de modo que en grabación se capturan datos del conversor A/D y se almacenan en memoria hasta el tiempo máximo limitado por la capacidad de la misma, y en modo reproducción, se reproducen las muestras grabadas previamente.
- Enviar y recibir datos a un PC través de un módulo USB conectado a la placa de periféricos. Los datos que se envían desde el PC modifican los datos adquiridos por el conversor A/D para generar una salida del D/A; como ejemplo, se tiene la ganancia, o la frecuencia de muestreo en la adquisición.
- Filtrado de una señal de audio. Una señal de audio adquirida por el conversor A/D se filtra en diferentes modos dependiendo de la selección marcada.
- Adquisición de datos en PC. Se adquieren los datos del conversor A/D y se envían por el puerto serie al PC para ser guardados.
- Configuración y lectura del reloj de tiempo real desde el teclado hexadecimal, con visualización en el LCD.
- Juego de coches en VGA. Con los controles de la FPGA, se debe dirigir un coche que se mueve por una carretera para no salirse de ella.

- Leer el movimiento de un ratón conectado al puerto PS2 y mostrarlo en la pantalla VGA.
- Juego del tenis en pantalla VGA. Mítico juego de los años 80 donde una pelota se mueve y dos barritas (una en cada extremo) se encargan de rebotarla.

estudiantes, al finalizar el curso se realizó un cuestionario sobre la satisfacción en la dinámica de este curso. En una escala de 1 a 5 (1: bajo/desacuerdo, 5: Muy Alto/Totalmente de acuerdo), los resultados obtenidos se muestran en la tabla II.

En lo referente a los resultados obtenidos por los

TABLA II. CUESTIONARIO PARA EVALUAR LA SATISFACCIÓN DE LOS ESTUDIANTES CON LA METODOLOGÍA PROPUESTA

1. ¿Cuál es el nivel de conocimientos en ...	ANTES	DESPUÉS
1.1. Diseño analógico básico	2,9	3,0
1.2. Diseño de sistemas electrónicos digitales	2,8	4,0
1.3. Fundamentos de microelectrónica	2,7	3,7
1.4. Utilización de herramientas CAD	2,8	3,3
1.5. Arquitectura de ordenadores	2,9	3,1
1.6. Dispositivos programables	2,8	3,8
1.7. Lenguajes de descripción hardware	1,7	4,4
Respecto a la asignatura:		
3. Grado de aprendizaje frente al esfuerzo requerido		3,6
4. El volumen de trabajo en este curso es apropiado (el volumen de trabajo añadido por los proyectos no es excesivo)		2,0
5. Promedio del número de horas /semana de trabajo fuera del aula		8,8
6. Las sesiones guiadas de laboratorio son fáciles de seguir y me permiten alcanzar suficientes conocimientos para abordar el proyecto		2,9
7. Esta asignatura requiere más esfuerzo y dedicación que otras del curso		4,6
8. Valoración de la metodología de aprendizaje por proyectos		4,3
9. El aprendizaje por proyectos proporciona la oportunidad de demostrar la iniciativa individual, la destreza y la creatividad		4,3
10. El aprendizaje por proyectos incrementa el nivel de conocimientos adquiridos		4,4
11. El aprendizaje por proyectos resulta de utilidad para el desarrollo futuro de la actividad profesional		4,4
12. Valoración de las sesiones de tutoría para la realización de los proyectos		3,6
13. Valoración de la exposición al resto de la clase de los proyectos		3,6
14. Los objetivos de los proyectos están claramente establecidos		3,7
15. El curso está bien organizado		3,6
16. Recomendaría el curso a otros estudiantes		3,9

Estos resultados se han obtenido con un total de 21 encuestas entre todos los estudiantes que finalizaron la asignatura. Como se puede ver, las cuestiones con mejor calificación son aquellas en las que se indica que se ha alcanzado un buen nivel en diseño digital (preguntas 1.2 y 1.7), y donde se valora positivamente el aprendizaje por proyectos (preguntas 8, 9, 10 y 11). Por otro lado, de las preguntas donde se incide en que este tipo de metodología requiere un esfuerzo adicional a otras, decir que efectivamente, el estudiante confirma que supone un mayor esfuerzo para él (pregunta 6). Según la pregunta 4, el estudiante dedica un promedio de 8,8 horas fuera del aula a la preparación de la asignatura. Si contabilizamos que el estudiante posee 4,2 horas por semana de clase presencial (teoría y laboratorio), tendríamos una dedicación de 13 horas semanales a la asignatura, lo que con un total de 28 semanas anuales supone

364 horas de dedicación. Si se divide entre los 12 créditos de la asignatura, esto implica una dedicación de 30 horas por crédito, que se sitúa dentro de los parámetros que marcan las directrices del EEES y la medida de dedicación que se debe aproximar para el cálculo de las nuevas asignaturas dentro de las titulaciones promulgadas en el próximo cambio de planes de estudios.

En cualquier caso, queda patente que el empleo de esta metodología hace que el estudiante se involucre de una forma más directa en el aprendizaje y que consiga unos conocimientos que hasta ahora no se habían podido obtener por estudiantes de cursos previos, ya que el desarrollo integral de un proyecto hace que existan múltiples variables en el trabajo que se deben considerar, y que a través de unas sesiones prácticas concretas (como se venía haciendo hasta ahora) el estudiante no termina de apreciar ni valorar. Por

tanto, los estudiantes que siguen la asignatura, son estudiantes mejor preparados y con mayores conocimientos que en cursos anteriores.

El conjunto inicial de matriculados en el curso 06-07 fue de 30 estudiantes, se presentaron 14, de los que 9 aprobaron en la convocatoria de Junio, y 5 en Septiembre, por lo que un 100% de presentados aprobaron la asignatura. Alrededor del 50% no se presentaron a la evaluación, posiblemente debido a que parte de los matriculados se encuentran en situación laboral activa, con lo que el índice de estudiantes que nunca ha asistido a clase es elevado, es decir, que abandonan la asignatura por causas ajenas a la misma: exceso de carga laboral, simultaneidad con otras asignaturas, etc. Este hecho no es aislado de esta asignatura y se corresponde con la media habitual de la titulación.

La fig. 2 muestra el porcentaje de presentados frente a matriculados (PRvsMAT) y aprobados frente a presentados (APvsPR) conjuntamente en las convocatorias de Junio y Septiembre durante los últimos cuatro cursos académicos. Como se puede apreciar, se incrementa el número de aprobados frente al número de presentados. Respecto a la tasa de presentados (PRvsMAT), también se puede ver cómo a pesar de los diferentes datos de cursos previos, el promedio a lo largo de los años resulta del 50%, que es el promedio de asistentes al curso de forma regular

IV. CONCLUSIONES

Dados los resultados de este curso, se considera que la metodología empleada resulta conveniente para permitir que los estudiantes alcancen mayores logros dentro de la asignatura, adquiriendo mayores conocimientos en la programación de VHDL, y sobre todo, en el diseño de

sistemas digitales basados en VHDL. Todo ello se ha conseguido gracias al uso de las placas hardware, que al incluir una placa de expansión, ha permitido desarrollar aplicaciones altamente motivadoras para los estudiantes, ya que realizar proyectos con manejo de audio, visualización por visualizador LCD, o comunicación con otros dispositivos electrónicos (memorias, visualizador, etc) por ejemplo, ha permitido realizar sistemas muy atractivos.

A pesar de que los estudiantes aprecian un sustancial incremento del esfuerzo, si calculamos el trabajo realizado, éste se corresponde con una carga de trabajo equivalente a 12 ECTS, que es el mismo número de créditos que actualmente posee la asignatura. La percepción de este esfuerzo adicional es debido a que esta asignatura es la única del plan de estudios donde al estudiante se le requiere el trabajo con esta metodología, y generalmente, nunca antes han recibido docencia de este tipo, con lo que el estudiante no está habituado a trabajar de este modo.

Una de las mejoras que se plantea para próximos cursos es la de conseguir que el estudiante llegue mejor preparado al proyecto. Esto resulta difícil debido al tiempo previo disponible, ya que con 6 sesiones suele resultar corto el tiempo para el aprendizaje por completo de un lenguaje de descripción hardware como VHDL. En este sentido se está modificando la estructura de las sesiones de teoría para introducir más ejemplos y diseños con VHDL, y así conseguir que junto con las prácticas guiadas, el estudiante pueda estar en mejor disposición de afrontar un proyecto completo”.

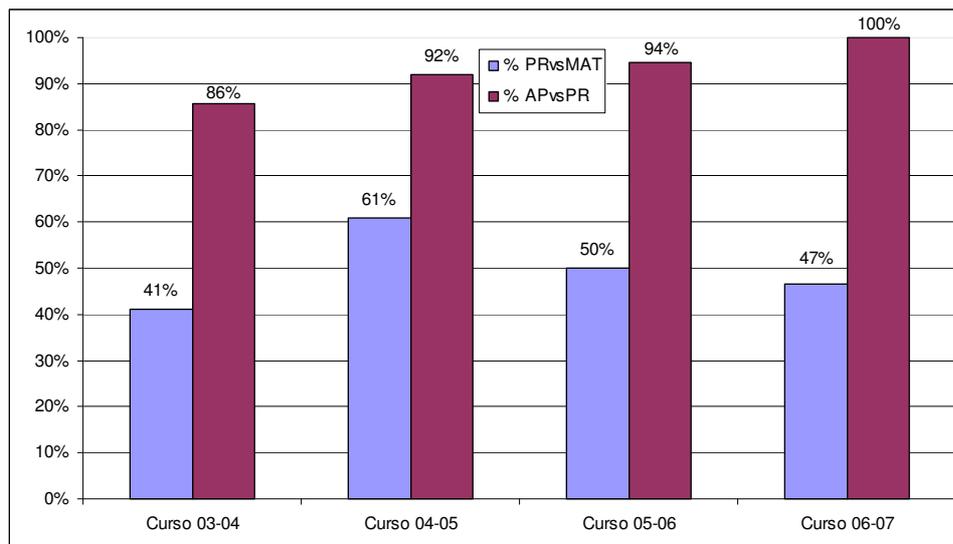


Fig. 2. Porcentaje de presentados frente matriculados (PRvsMAT) y aprobados frente presentados (APvsPR).

REFERENCIAS

- [1] Etienne Sicard. *Microwind 2 Software Manual*. INSA Toulouse. France. 2003.
- [2] A. Rosado, M. Bataller, J.F. Guerrero, J. Muñoz, J. Vila. "Un laboratorio de diseño digital en VHDL: Aprendizaje por proyectos". Congreso de Tecnologías Aplicadas a la Enseñanza de la Electrónica (TAAE '06). Madrid, 12-14 de Julio de 2006.
- [3] National Semiconductor Corp. *ADC122S021 Data Sheet*. USA. 2005.
- [4] Texas Instruments. *Burr-Brown DAC7513 Data Sheet*. USA. 2003.
- [5] Microchip Technology Inc. *24AA08 24LC08B Data Sheet*. USA. 2002.
- [6] Hitachi. *HD44780U LCD Controller*. Japan. 1999.
- [7] Dallas Semiconductor. *Real Time Clock DS12C887 Data Sheet*. USA. 2000.

Alfredo Rosado es licenciado (1994) y doctor (2000) en Física por la Universidad de Valencia. Actualmente es profesor titular del Departamento de Ingeniería Electrónica de la Universidad de Valencia. Trabaja con el Grupo de Procesado Digital de Señal (GPDS), y sus áreas de interés incluyen la implementación hardware en FPGA y los sistemas de automatización industrial.

Manuel Bataller es licenciado (1985) y doctor (1991) en Física por la Universidad de Valencia. Actualmente es profesor titular del Departamento de Ingeniería Electrónica de la Universidad de Valencia. Trabaja con el Grupo de Procesado Digital de Señal (GPDS), y sus áreas de interés incluyen procesado digital de bioseñales y su implementación hardware.

Juan F. Guerrero (M'90) es licenciado (1985) y doctor (1989) en Física por la Universidad de Valencia. Desde 1985, trabaja con el Grupo de Procesado Digital de Señal (GPDS), del Departamento de Ingeniería Electrónica de la Universidad de Valencia. Actualmente es profesor titular y sus áreas de interés incluyen procesado digital de bioseñales y desarrollo de instrumentación médica.