



VNIVERSITAT
DE VALÈNCIA

DOCTORAT EN FÍSICA

Departament de Física Atòmica, Molecular i Nuclear
Institut de Física Corpuscular (CSIC-UV)

**Contribuciones a la electrónica de adquisición y
sincronismo del telescopio de neutrinos
KM3NeT**

David Calvo Díaz-Aldagalán

DIRECTORES:

Juan Zúñiga Román

Juan de Dios Zornoza Gómez

Valencia, marzo de 2021

David Calvo Díaz-Aldagalán

Contribuciones a la electrónica de adquisición y sincronismo del experimento KM3NeT

Supervisores: Dr. Juan de Dios Zornoza Gómez y Dr. Juan Zúñiga Román

Valencia, marzo, 2021

Universidad de Valencia

Astroparticle Physics Group

Instituto de Física Corpuscular (CSIC-UV)

Dr. Juan de Dios Zornoza Gómez, Profesor Contratado Doctor del departamento de Física Atómica, Molecular y Nuclear de la Facultad de Física de la Universidad de Valencia.

Dr. Juan Zúñiga Román, Catedrático de la Universidad de Valencia en el departamento de Física Atómica, Molecular y Nuclear de la Facultad de Física.

CERTIFICAN:

Que la presente memoria, titulada “**Contribuciones a la electrónica de adquisición y sincronismo del telescopio de neutrinos KM3NeT**”, ha sido realizada bajo su dirección en el Instituto de Física Corpuscular (centro mixto Universidad de Valencia - CSIC) por D. David Calvo Díaz-Aldagalán y constituye su tesis doctoral para optar al título de Doctor por la Universitat de València una vez cursados los estudios en el Doctorado en Física.

Y para que así conste, firman la presente en Valencia, a 28 de marzo de 2021.

Fdo.: Dr. Juan de Dios Zornoza Gómez

Fdo.: Juan Zúñiga Román

A mi yaya y a Lucía

AGRADECIMIENTOS

Desarrollar una tesis doctoral puede que sea uno de los logros académicos más duros y difíciles de conseguir. Para alcanzarlo no solo se debe tener la disposición de poder realizarla sino también estar rodeado de las personas adecuadas. Y este, por fortuna, ha sido mi caso.

Quisiera agradecer a mis tutores, Juan y Juande, su ayuda y su disposición. Mi agradecimiento no es solo con esta tesis, donde han sido magníficos, sino durante todos estos años en el IFIC, por cómo me acogieron desde el principio, por cómo me valoran, por lo bien que nos lo hemos pasado en los viajes de la colaboración, por tantas cosas...

Por supuesto a Juanjo. Gracias por tener siempre la puerta abierta para mí, y gracias por esas primeras conversaciones que tuvimos y que me hicieron apostar por continuar en el IFIC.

A mis Raners: Diego, Fernando y Alberto, por todo lo que me aportáis dentro y fuera de los laboratorios. Sois una de las razones principales por las que me encanta trabajar en el IFIC.

A mis amigos Javi Navarro, Javi Collado, Gess, Brambo y Ramón. Por todos esos momentos (y noches) que hemos compartido.

Gracias a César Domingo por toda tu ayuda y por todo tu apoyo desde que nos conocemos. Es un placer trabajar contigo. Eres uno de los físicos más ingenieriles que he conocido.

A mi amigo Alfonso, muchas gracias por tu apoyo desde siempre, por estar ahí desde hace tantos años y sobre todo durante la escritura de esta tesis.

To my Dutch friend Peter, thanks for all the virtual coffees and the technical discussions we have had during all these years. I have learned a lot from you.

Aunque no los tenga tan cerca, el gran apoyo de mi familia en todo lo que hago ha sido fundamental. Gracias a mis padres por su apoyo incondicional, por sus ánimos, y por todo lo que me aportan aun estando, desgraciadamente, tan lejos. Soy lo que soy gracias a vosotros y esta tesis también es el fruto de vuestro trabajo. Por supuesto, gracias a mi yaya, a mis tíos, primos, y a mi familia de Valencia, aunque este año no nos hayamos podido juntar, recuperaremos el tiempo perdido.

Mención especial para Carmen, mi pequeña. Gracias por todos los momentos que hemos vivido y por todos los que nos quedan por vivir, en especial a partir de ahora. No hay mejor persona con la que compartir la vida que tú. Te quiero.

"Investigar es ver lo que todo el mundo ha visto, y pensar lo que nadie más ha pensado".

Albert Szent-Györgyi (1893-1986).

Premio Nobel de Medicina en 1937.

ÍNDICE

1	INTRODUCCIÓN	25
1.1	Astronomía con neutrinos de alta energía	27
1.1.1	Rayos cósmicos	28
1.2	Telescopios de neutrinos. Descripción y principios de detección.	31
1.2.1	Fondo físico.....	33
1.2.2	Fondo óptico	34
1.3	Telescopio de neutrinos ANTARES.....	35
1.3.1	Módulo óptico de ANTARES	37
1.4	Telescopio de neutrinos KM3NeT.....	38
1.4.1	Módulo óptico de KM3NeT	43
2	ELECTRÓNICA DE ADQUISICIÓN	47
2.1	<i>Central Logic Board</i>	48
2.2	<i>Power Board</i>	49
2.3	Bases de los fotomultiplicadores	52
2.4	<i>Signal Collector Board</i>	54
2.5	<i>Nanobeacon</i>	55
3	CENTRAL LOGIC BOARD	59
3.1	Especificaciones de la tarjeta CLB.....	60
3.2	Componentes principales de la CLB	61
3.2.1	<i>Field Programmable Gate Array</i>	61
3.2.2	Transceptor óptico	63
3.2.3	Sistema de reloj.....	65
3.2.4	Sensores de instrumentación	67

3.2.5	Configuración de la CLB	68
3.2.6	Interfaz serie USB	70
3.2.7	Sistema de reinicio.....	71
3.3	Diseño físico de la tarjeta.....	72
3.4	Simulaciones previas al diseño.....	76
3.4.1	Diseño de vías y análisis de sus efectos en la integridad de las señales	78
3.5	Simulaciones posteriores al diseño.....	82
3.5.1	Análisis de pérdidas y acoplo	82
3.5.2	Análisis de las fluctuaciones	89
3.6	Prototipo de la CLB.....	91
3.6.1	Análisis de los osciladores.....	91
4	SINCRONISMO EN KM3NeT.....	97
4.1	Principios de sincronismo	98
4.2	Sincronismo en KM3NeT	104
4.2.1	Elementos de la red <i>White Rabbit</i> en KM3NeT	105
4.2.1.1	Maestro: WRS	106
4.2.1.2	Esclavo: DOM	108
4.2.1.3	Amplificadores ópticos.....	108
4.2.1.4	Multiplexores ópticos.....	109
4.2.2	Red de sincronismo para la Fase 1 de KM3NeT. La red <i>White Rabbit Broadcast</i>	110
4.2.3	Dimensionado de la red <i>White Rabbit Broadcast</i>	113
4.2.4	Duplicación de canales de subida dentro de los WRSs	116
4.2.4.1	Esquema del WRS.....	116
4.2.4.2	Routing Table Unit	118

4.2.5	Red <i>White Rabbit</i> Híbrida para Fase 1.....	122
5	FIABILIDAD	127
5.1	Principios estadísticos	127
5.2	Cálculo de las tasas de fallos.....	137
5.2.1	Factores físicos y tecnológicos.....	138
5.2.2	Factor de fabricación	139
5.2.3	Factor de proceso.....	140
5.2.4	Factor LF.....	141
5.2.5	Cálculo unitario de FIT para condensadores cerámicos...	142
5.3	Fiabilidad en el DOM	144
5.4	Fiabilidad en el WRS.....	146
6	FIRMWARE DE ADQUISICIÓN	153
6.1	Requisitos de adquisición	153
6.2	<i>Time to Digital Converters</i>	156
6.2.1	Arquitectura de los <i>Time to Digital Converters</i>	157
6.2.2	Características temporales	159
6.2.3	Implementación del sistema de adquisición basado en <i>Time to Digital Converters</i>	161
6.2.4	Funciones adicionales: Veto y <i>Multihit</i>	162
6.2.4.1	<i>Multihit</i>	162
6.2.4.2	Veto	163
6.2.4.3	Recursos utilizados.....	164
6.2.5	Resolución y precisión.....	166
6.2.6	No linealidad	169
6.2.6.1	No linealidad diferencial.....	169

6.2.6.2	No linealidad integral	171
6.2.7	Caracterización de los efectos de la temperatura	172
6.3	Procesado de datos	173
6.3.1	Arquitectura e implementación	175
6.4	Resultados experimentales.....	178
7	CONCLUSIONES	185
8	LISTA DE PUBLICACIONES.....	189
9	LISTA DE ACRÓNIMOS.....	191
10	BIBLIOGRAFÍA	197

PREFACIO

Casi todo el conocimiento que se tiene sobre el Universo se ha obtenido mediante observaciones de ondas electromagnéticas, donde se engloban ondas de radio, infrarrojos, luz visible, luz ultravioleta, rayos X y rayos gamma. Sin embargo, además de los fotones, existen otros mensajeros cósmicos como los rayos cósmicos, los neutrinos o las recientemente descubiertas ondas gravitacionales, que pueden proporcionarnos conocimientos importantes para aumentar nuestra comprensión del Universo.

Los rayos cósmicos bombardean nuestra atmósfera continuamente desde el espacio con energías de hasta 10^{20} eV. A pesar de que se han conseguido grandes avances para medir y entender su espectro de energía, han transcurrido más de 100 años desde su descubrimiento sin que se conozca con certeza su origen ni los mecanismos que consiguen acelerarlos a energías tan altas.

No obstante, en la generación y aceleración de los rayos cósmicos se producen rayos gamma y neutrinos, los cuales, por su naturaleza, pueden tener un papel fundamental para revelar el origen y el mecanismo de aceleración de estas partículas.

El neutrino tiene unas propiedades especiales que lo convierten en un mensajero cósmico único. Se trata de una partícula neutra, con apenas masa y que solo interacciona con la materia a través de la interacción débil. Esto le permite viajar enormes distancias sin que su trayectoria se vea alterada, así como atravesar objetos compactos y muy densos como el interior de las estrellas. Pero esas mismas propiedades hacen que su detección sea extremadamente difícil. Es por ello por lo que los detectores de neutrinos tienen que abarcar un volumen del orden de un km^3 para poder detectarlos. Además, el principio de operación de los telescopios de neutrinos basado en la detección de fotones Cherenkov

hace necesario que estén ubicados dentro de un medio transparente de grandes dimensiones como puede ser el agua del fondo de los océanos, lagos profundos o el hielo antártico.

Los trabajos desarrollados en esta tesis doctoral se engloban dentro de la electrónica para la construcción de la infraestructura KM3NeT, una red de telescopios submarinos que estará ubicada en el fondo del mar Mediterráneo, y que una vez terminada, será el mayor telescopio de neutrinos construido hasta la fecha.

En la primera parte de esta tesis, en los capítulos 1 y 2, se presenta una introducción a KM3NeT, en particular a los estudios de física que pretende realizar y a la electrónica de sus módulos ópticos respectivamente.

El capítulo 3 está dedicado por completo a la tarjeta electrónica principal del experimento KM3NeT, la denominada *Central Logic Board*. En este capítulo se describen tanto el diseño como las funciones principales que dicha tarjeta desempeña.

El capítulo 4 contiene las contribuciones aportadas a la implementación de la red de sincronismo de KM3NeT. El difícil emplazamiento del experimento, así como su topología, hacen que sea necesario utilizar un robusto protocolo de sincronismo que permita obtener la resolución angular deseada.

También, en relación a la dificultad del emplazamiento del experimento, y la imposibilidad de realizar reparaciones en los módulos ópticos, la fiabilidad se convierte en un punto fundamental para garantizar la viabilidad de KM3NeT a largo plazo. Por ello, en el capítulo 5 se muestran de forma detallada los estudios de fiabilidad realizados a las principales tarjetas electrónicas que componen los módulos ópticos.

El capítulo 6 está enteramente enfocado al *firmware* desarrollado para el sistema de adquisición. En este capítulo se muestran con detalle todos

los componentes del sistema de adquisición, su verificación experimental en el laboratorio, así como los resultados obtenidos *in situ* con las primeras líneas instaladas en el fondo del mar que confirman dicha verificación.

Finalmente, en el capítulo 7 se exponen las conclusiones obtenidas con la realización de esta tesis doctoral.

INTRODUCCIÓN

1 INTRODUCCIÓN

Hasta el siglo XX toda la astronomía y la información que se tenía de los astros provenía de la radiación electromagnética, donde se engloban las ondas de radio, infrarrojo, luz visible, luz ultravioleta, rayos X y rayos gamma. Todas estas formas de radiación tienen la misma naturaleza física. Sin embargo, existen otras partículas que también pueden actuar como mensajeros cósmicos ofreciendo una nueva forma de hacer astronomía y aportando otra visión del Universo. Entre estas partículas se encuentra el neutrino.

El neutrino es una partícula fundamental, fermiónica, neutra y de spin $\frac{1}{2}$ dentro del Modelo Estándar de la física de partículas [1]. Se trata de una partícula con muy poca masa que, al contrario que los leptones con carga (electrón, muon y tau) y los quarks, únicamente interacciona con la fuerza débil y la fuerza gravitatoria. Esto los convierte en unas partículas ideales para la astronomía, ya que pueden atravesar enormes distancias y grandes cantidades de materia sin interactuar ni ser afectados por la fuerza fuerte ni por campos electromagnéticos. Estas propiedades únicas para la astronomía hacen, por otro lado, que su detección sea extremadamente difícil. De hecho, se han producido muy pocas detecciones de neutrinos extraterrestres. Los primeros neutrinos detectados procedían de las reacciones nucleares internas del Sol, en la década de los 70 [2]. La primera detección de neutrinos provenientes de fuera del sistema solar data de 1987 y fueron producidos por la explosión de la supernova SN1987A en la Gran Nube de Magallanes [3]. Recientemente, la colaboración IceCube [4], cuyo detector se encuentra situado en el fondo del hielo de la Antártida, observó neutrinos extraterrestres correspondientes a un flujo de neutrinos de alta energía y de origen desconocido [5].

Esta singular partícula fue propuesta en 1930 por Wolfgang Pauli para tratar de explicar y compensar la aparente violación de la conservación de la energía en la desintegración β de los neutrones [6],

$$n \rightarrow p^+ + e^- + \bar{\nu}_e. \quad (1.1)$$

Esta hipotética partícula de reducida sección eficaz y sin masa era casi indetectable debido a su escasa interacción con la materia, pero en 1956 los físicos Cowan y Reines demostraron experimentalmente su existencia. Su experimento consistió en llenar dos tanques de agua y cloruro de cadmio para detectar los antineutrinos producidos por el reactor nuclear de Savannah River (Carolina del Sur) [2]. Los antineutrinos emitidos por el reactor interaccionarían con los núcleos de hidrógeno de las moléculas de agua de los tanques produciendo un neutrón y un positrón. El positrón se aniquilaría con un electrón dando lugar a dos fotones gamma que serían capturados y detectados en coincidencia por detectores de centelleo. Por su parte, el neutrón es absorbido por el cadmio, el cual se desintegrará produciendo un rayo gamma que también sería detectado por los fotomultiplicadores con un cierto retraso respecto a los fotones procedentes de la aniquilación $e^+ e^-$. Tras varios meses de toma de datos, se confirmó la existencia del neutrino, con una tasa de detección de tres neutrinos por hora [7].

Los experimentos sobre neutrinos continuaron y la primera evidencia de la existencia de diferentes tipos (o sabores) de neutrinos se obtuvo en 1962 con el experimento Brookhaven [8] donde los antineutrinos producidos por la desintegración de los piones colisionaban con los protones produciendo antimuones. Existen tres tipos de neutrinos: electrónico (ν_e), muónico (ν_μ) y tau (ν_τ) aunque el neutrino tau no fue observado hasta el año 2000 por la colaboración DONuT [9].

1.1 *Astronomía con neutrinos de alta energía*

El uso de neutrinos en la astronomía como partículas mensajeras tiene varias ventajas respecto a la astronomía con fotones o protones. Debido a las interacciones con la luz infrarroja o con el fondo cósmico de microondas (*Cosmic Microwave Background* - CMB), la máxima distancia del Universo que puede observarse con rayos gamma de energías superiores a 10^{12} eV está entre 0,03 Mpc y 200 Mpc. En el caso de los protones de alta energía (mayores de 10^{20} eV) el máximo Universo observable es de 30 Mpc, como se ilustra en la figura 1.1. Estas limitaciones no afectan a la astronomía con neutrinos ya que solo interaccionan con la fuerza gravitatoria y con la fuerza nuclear débil, por lo que el Universo se puede considerar transparente para ellos [10].

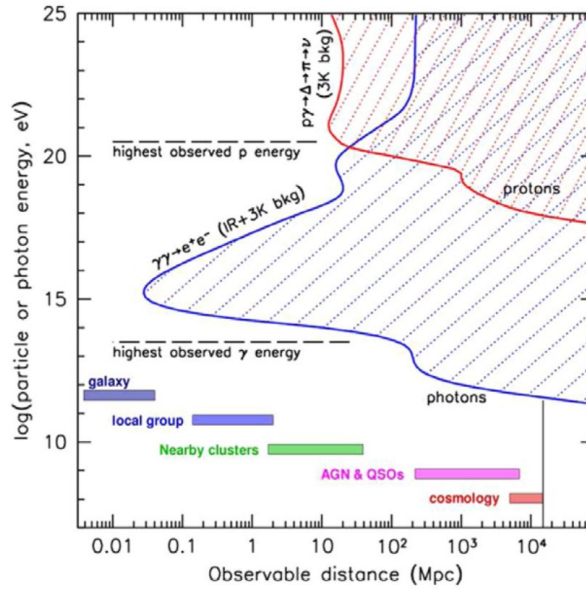


Figura 1.1. Universo observable en función de la energía de los fotones (azul) y en función de la energía de los protones (línea roja). Las zonas con trazo discontinuo indican la zona del Universo no observable. Imagen obtenida de [11].

1.1.1 Rayos cósmicos

Los rayos cósmicos son partículas y núcleos cargados estables que, procedentes del espacio exterior, bombardean continuamente la Tierra. El descubrimiento de este fenómeno fue realizado en 1912 por Victor Hess, quien observó que el flujo de estas partículas aumentaba a medida que ascendía en un globo aerostático [12]. Por lo tanto, pudo confirmar su origen extraterrestre y descartar un origen procedente del interior de la Tierra. Actualmente se sabe que, hasta unos pocos TeV, los rayos cósmicos son núcleos ligeros, protones (89%), helio (10%) y núcleos más pesados (1%).

El origen de los rayos cósmicos ha presentado incógnitas desde su descubrimiento hace más de 100 años. El espectro de energía de los rayos cósmicos que llegan a la Tierra es muy amplio, mostrando incluso partículas con energía superior a 10^{20} eV. Estas energías sugieren la existencia de aceleradores hadrónicos en el espacio, aunque aún no se ha encontrado evidencia de tales aceleradores. El espectro de energía de los rayos cósmicos se puede describir mediante una ley de potencias,

$$\frac{dN}{dE} \propto E^{-\alpha}, \quad (1.2)$$

donde E representa la energía de la partícula primaria y α se denomina índice espectral. A los rayos cósmicos por debajo de unos pocos GeV se les supone origen solar o que están afectados por el campo magnético solar. Para energías superiores, dependiendo del valor del índice espectral, se pueden distinguir tres zonas dentro del rango de energía que pueden estar relacionadas con el origen y mecanismo de producción de los rayos cósmicos.

- La primera zona, con un índice espectral de 2,7 comprende los rayos cósmicos entre pocos GeV y 400 TeV (punto denominado “rodilla”). Se supone que se originan y se aceleran en primera

instancia por remanentes de Supernova (*Supernova remnants* - SNRs) y posteriormente por campos magnéticos galácticos.

- La siguiente zona, cuyo índice espectral es 3,3, comprende rayos cósmicos entre los 400 TeV y los 3 EeV (punto denominado “tobillo”). A estos rayos cósmicos se les supone también un origen galáctico, aunque diferente al de la zona anterior. Para esta zona se han propuesto orígenes como púlsares, sistemas binarios u objetos masivos como agujeros negros, o estrellas de neutrones.
- La última zona corresponde a los denominados rayos cósmicos ultra energéticos (Ultra High Energy Cosmic Rays – UHECRs). Se trata de rayos cósmicos de energía superior a la del punto “tobillo”. En esta zona el índice espectral es 2,6 y se les supone un origen extragaláctico, como núcleos activos de galaxias (*Active Galactic Nuclei* – AGNs) o estallidos de rayos gamma (*Gamma-Ray Bursts* – GRBs).

La figura 1.2 muestra los resultados recogidos por varios experimentos donde se muestran estas tres zonas delimitadas por un cambio de pendiente asociado a la variación del índice espectral.

Para intentar comprender el origen de los rayos cósmicos y los mecanismos de aceleración sobre partículas de alta energía, se han realizado diversos estudios y observaciones mediante fotones con energías desde el infrarrojo hasta los rayos gamma. Los fotones no tienen carga eléctrica, por lo que pueden recorrer grandes distancias sin modificar su trayectoria. Esto permite reconstruir la dirección hacia su fuente de origen. Sin embargo, actualmente existe una cierta controversia sobre si los rayos gamma observados han sido producidos por electrones relativistas o por rayos cósmicos. En este sentido existen dos tipos de modelos que explicarían el origen de los rayos gamma. En los modelos leptónicos, los rayos gamma se producen por la interacción

de los electrones relativistas con los propios fotones sincrotrón que ellos mismos producen mediante la dispersión Compton inversa [13].

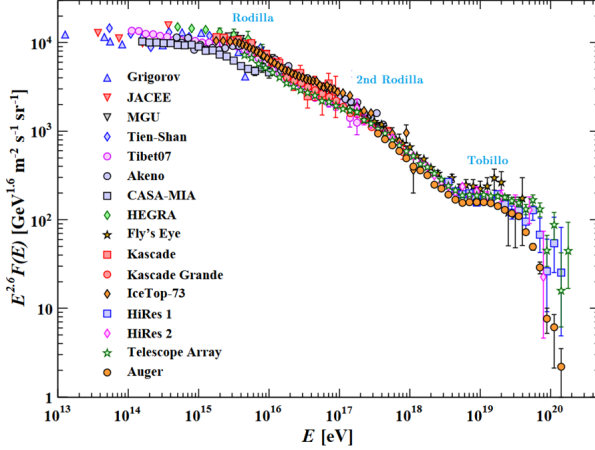


Figura 1.2. Espectro de energía de los rayos cósmicos detectados por diferentes experimentos. Se observa la variación de índice espectral. Imagen adaptada de [14].

En los modelos hadrónicos, son los protones acelerados los que al interaccionar con la radiación ambiental darían lugar no solo a rayos gamma, sino también a neutrinos de alta energía mediante la producción de piones a través de la resonancia Δ ,

$$p + \gamma \rightarrow \Delta^+ \rightarrow \begin{cases} \pi^0 + p \\ \pi^\pm + n \end{cases}. \quad (1.3)$$

De esta manera, los piones neutros se desintegran dando lugar a fotones mientras que los piones cargados lo hacen produciendo neutrinos,

$$\begin{aligned} \pi^0 &\rightarrow 2\gamma \\ \pi^+ &\rightarrow \nu_\mu + \mu^+ \\ \pi^- &\rightarrow \bar{\nu}_\mu + \mu^- \end{aligned} \quad (1.4)$$

En este proceso los protones podrían quedar confinados dentro del campo magnético, mientras que los neutrones y neutrinos escaparían

haciendo posible su detección. En este sentido, la observación de fuentes específicas de neutrinos sería clave para resolver el origen de los rayos cósmicos.

Por otra parte, los protones cuya trayectoria es desviada por campos magnéticos galácticos, si tienen una energía superior a 10^{18} eV, serían levemente afectados por los campos magnéticos, por lo que podrían ser unos buenos candidatos para hacer astronomía con ellos e intentar buscar fuentes de UHECR. Por desgracia, a partir de 60 EeV, los rayos cósmicos pueden interactuar con el CMB, también a través de la producción de la resonancia Δ , perdiendo energía en forma de piones, lo que limitará su horizonte a decenas de Mpc. Este efecto se conoce como el límite Greisen-Zatsepin-Kuzmin (GZK) [15, 16].

La motivación principal para hacer astrofísica de neutrinos de alta energía es el papel único y complementario que los neutrinos podrían desempeñar en nuestra observación de rayos cósmicos de alta energía. Los neutrinos se propagan a través del Universo casi sin sufrir perturbaciones a las energías más altas y sin desviarse en los campos magnéticos. Por lo tanto, se pueden utilizar como partículas mensajeras astronómicas para energías donde los rayos gamma o los protones no llegan, abriendo la posibilidad de una nueva ventana en el Universo de alta energía. Sin embargo, las estimaciones del flujo de neutrinos indican que sus detectores deben tener una escala mínima del orden del kilómetro cúbico para alcanzar la sensibilidad necesaria.

1.2 Telescopios de neutrinos. Descripción y principios de detección.

La capacidad que tienen los neutrinos para poder explorar algunos de los fenómenos más espectaculares del Universo choca con la dificultad de su detección, incluso a altas energías donde su sección eficaz es mayor.

En el proceso de desintegración beta inverso [17] utilizado por Ray Davis para estudiar los neutrinos solares, se utilizó un tanque con átomos de cloro (^{37}Cl) que al absorber un neutrino electrónico decaería en un leptón, en este caso un electrón, y un átomo de argón (^{37}Ar) por lo que, contando el número de átomos de argón, se obtendría el número de neutrinos. Este método no es muy adecuado para telescopios de neutrinos de alta energía ya que, además de ser un método muy tedioso, no proporciona información sobre la dirección del neutrino.

En cambio, en detectores como Super-Kamiokande la identificación se basa en la detección de la luz Cherenkov emitida por los leptones producidos en la interacción del neutrino con núcleos del detector. Esta radiación se emite cuando las partículas cargadas atraviesan un medio a velocidades relativistas, cuya velocidad de grupo es mayor que la velocidad de la luz en el medio. Las partículas cargadas polarizan los átomos del medio a su paso, los cuales cuando vuelven al equilibrio emiten fotones de Cherenkov en un frente de onda de luz coherente que puede reconstruirse utilizando tubos fotomultiplicadores (*PhotoMultiplier Tubes* - PMTs). Este frente de onda forma un cono con un ángulo respecto a la traza del leptón que viene dado por la expresión

$$\cos \theta = \frac{1}{\beta n}, \quad (1.5)$$

donde β representa el cociente entre la velocidad de grupo del leptón y la velocidad de la luz en el vacío y n representa el índice de refracción del medio. Con estos datos, el ángulo del cono de radiación de Cherenkov está entre 43° - 45° para el agua y 40° para el hielo.

A energías suficientemente altas, el leptón secundario emergerá aproximadamente co-lineal con el neutrino entrante, lo que permitirá reconstruir la dirección de dicho neutrino. Esto es particularmente ventajoso en la detección de neutrinos muónicos, ya que los muones

secundarios producidos en una interacción de neutrinos pueden propagarse varios kilómetros a altas energías (> 100 GeV), lo que permite la detección de eventos físicos que se originen incluso fuera del volumen instrumentado. Los sucesos que producen este patrón en el detector se denominan sucesos tipos traza.

Existe otro tipo de interacción de neutrinos que da lugar a un patrón diferente. Las interacciones de neutrinos electrónicos y algunas interacciones de neutrinos tau generan las denominadas cascadas hadrónicas y electromagnéticas, caracterizadas por emisiones de luz de corta distancia y esféricamente simétricas. La figura 1.3 muestra una representación de los sucesos tipos traza y los sucesos cascada.

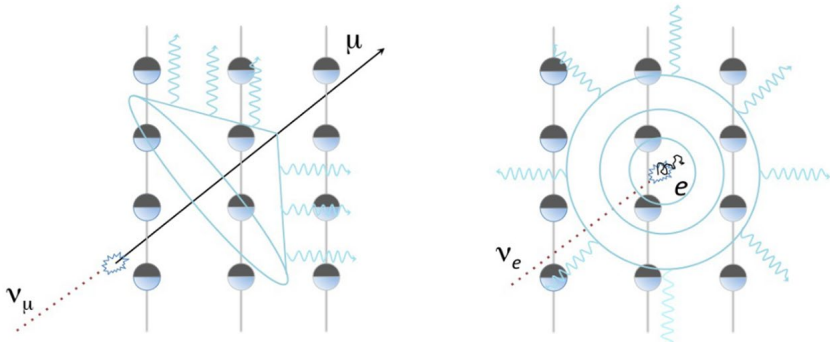


Figura 1.3. Ilustración de la interacción de un neutrino muónico y la detección del leptón secundario emitido mediante radiación de Cherenkov en un medio transparente, como agua o hielo, para un suceso de tipo traza (izquierda). Interacción de un neutrino electrónico y la generación del suceso denominado cascada (derecha). Imágenes obtenidas de [18].

1.2.1 Fondo físico

La mayoría de los eventos físicos detectados en un telescopio de neutrinos son los denominados eventos de fondo. Se trata, principalmente, de muones y neutrinos producidos por la interacción de rayos cósmicos con los núcleos de la atmósfera terrestre.

Los telescopios de neutrinos se suelen situar en lugares de mucha profundidad para tratar de apantallar y reducir el fondo de muones atmosféricos. Estos eventos atmosféricos tienen una trayectoria descendente, por lo que una forma de rechazarlos consiste en eliminar aquellos que tengan dirección descendente en la reconstrucción. Sin embargo, los rayos cósmicos que interactúan con la atmósfera del hemisferio sur, pueden generar neutrinos atmosféricos que pueden atravesar toda la Tierra e interactuar en las inmediaciones del detector. Este hecho dificulta la detección de eventos que vengan de fuentes cósmicas.

Para discriminar el fondo producido por los neutrinos atmosféricos existen técnicas de detección y filtrado especiales. Los neutrinos atmosféricos están distribuidos isotrópicamente sobre el cielo terrestre, por lo que una fuente cósmica localizada en un punto del mapa celeste, produciría una acumulación de eventos capaz de sobresalir sobre el fondo de neutrinos atmosféricos. Otro aspecto que permite diferenciarlos es que los neutrinos cósmicos tienen un espectro de energía más pronunciado a altas energías que el espectro de neutrinos atmosféricos.

1.2.2 Fondo óptico

Finalmente, también hay un fondo adicional de fotones denominado fondo óptico cuyas principales fuentes son las desintegraciones radiactivas del isótopo ^{40}K , que abunda de manera natural en la sal del agua del mar, y la bioluminiscencia.

Los electrones producidos en las desintegraciones de ^{40}K tienen suficiente energía para generar luz Cherenkov. Dichas desintegraciones ocurren aleatoriamente en todas partes del volumen de detección y en la gran mayoría de los casos no están correlacionados en el espacio y el tiempo. Por tanto, la posibilidad de que la detección de varios fotones en coincidencia se confunda con un evento de neutrinos es bastante baja. Sin embargo, el fondo constante de los fotones del ^{40}K supone un

impacto en los requisitos del sistema de adquisición y filtrado que, como se verá en los siguientes capítulos, hay que tener en cuenta.

La otra fuente de fondo óptico la constituyen los organismos marinos luminiscentes, incluidos peces, crustáceos, moluscos, plancton, bacterias, etc. Se ha comprobado que la bioluminiscencia tiene dos componentes. Una emisión global que varía lentamente y se encuentra distribuida uniformemente en todo el detector, que se debe a organismos unicelulares que emiten de forma continua, (por ejemplo, bacterias) y las ráfagas de luz bioluminiscente, capaces de iluminar varios módulos ópticos agrupados localmente cuya duración puede ser de hasta varios segundos. Tales ráfagas pueden ser extremadamente brillantes pudiendo emitir hasta 10^{13} fotones con el consiguiente impacto en el sistema de adquisición de datos.

1.3 Telescopio de neutrinos ANTARES

ANTARES (*Astronomy with a Neutrino Telescope and Abyss environmental RESearch Project*) [19] fue el primer telescopio de neutrinos operando en el mar y es, hasta la construcción de KM3NeT (*Cubic Kilometre Neutrino Telescope*), el más grande del hemisferio norte. El telescopio de neutrinos ANTARES está localizado a 40 km de la costa de Toulon ($42^{\circ} 48' N$, $06^{\circ} 10' E$) a 2475 m de profundidad. Consta de 885 PMTs, repartidos en 12 líneas de detección, y una línea de instrumentación. Las líneas están formadas por 25 pisos cada una y tres módulos ópticos por piso. Cada módulo óptico contiene un PMT. Las líneas están ancladas al fondo del mar por una estructura de titanio y se mantienen verticales mediante un sistema de boyas. La separación media entre líneas es de 60-70 m mientras que la separación entre pisos es de 14,5 m. La primera línea del telescopio fue instalada en el año 2006 y su construcción finalizó en el año 2008. Desde entonces sigue funcionando y tomando datos ininterrumpidamente. La figura 1.4 muestra un esquema del detector ANTARES. Está previsto su desmantelamiento en 2021.

Los pisos consisten en estructuras de titanio que sujetan tres módulos ópticos los cuales están orientados a 45° hacía abajo respecto a la horizontal. Los pisos tienen en el centro el denominado *Local Control Module* (LCM), una estructura cilíndrica de titanio con la electrónica de control de los tres módulos. Cada cinco pisos hay un hidrófono para controlar el posicionamiento del detector. En los pisos 2, 9, 15 y 21 de cada línea se encuentran los denominados *LED optical Beacons*, un sistema basado en fuentes pulsadas tipo LED que permiten la calibración temporal del detector, así como monitorizar las propiedades ópticas del agua. La figura 1.5 muestra un esquema de los pisos de ANTARES.

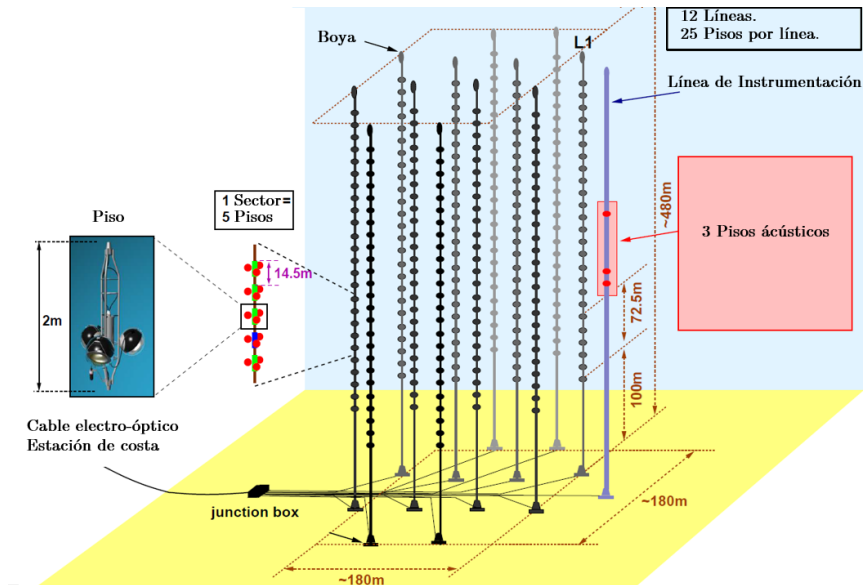


Figura 1.4. Representación del telescopio de neutrinos ANTARES donde se aprecia la estructura en líneas de detección y la composición de los pisos. Imagen adaptada de [20].

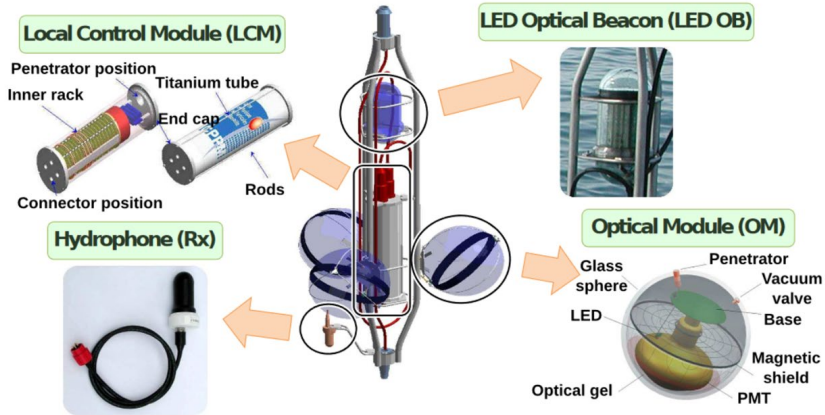


Figura 1.5. Estructura y composición de los pisos que forman las líneas del detector ANTARES. Imagen obtenida de [10].

1.3.1 Módulo óptico de ANTARES

Los módulos ópticos de ANTARES, conocidos como *Optical Modules* (OMs), son esferas de vidrio de 43,1 cm de diámetro y un grosor de 15 mm capaces de soportar una presión de 260 atm. Incorporan un PMT de Hamamatsu modelo R7081-20 de 25,4 cm de diámetro. Estos PMTs tienen un *Transit Time Spread* (TTS) por debajo de 3 ns y una eficiencia cuántica del 25% para longitudes de onda de 400 nm. Para evitar que el campo magnético terrestre afecte al comportamiento de los PMTs, el módulo óptico contiene una red de mu-metal de alta permeabilidad magnética. Para garantizar una apropiada transmisión de los fotones y evitar desviaciones, el espacio entre el PMT y la esfera de vidrio se rellena con un gel óptico transparente con índice de refracción similar al del vidrio de la esfera. La parte trasera del OM está pintada de negro para evitar reflexiones de luz internas. La figura 1.6 muestra una imagen de los OM de ANTARES.

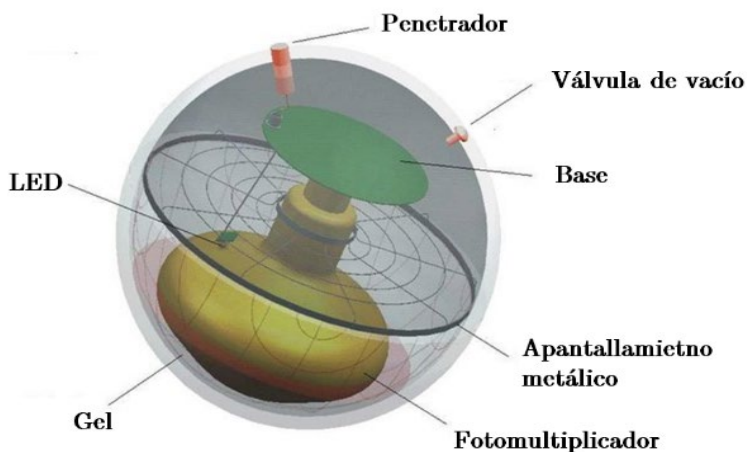


Figura 1.6. Módulo óptico utilizado en ANTARES. Figura modificada de [21].

1.4 Telescopio de neutrinos KM3NeT

La colaboración KM3NeT [22] está construyendo una red de telescopios de neutrinos distribuidos por el mar Mediterráneo con dos objetivos principales: la detección de neutrinos de origen cósmico y la determinación del ordenamiento de masas de los neutrinos. Este detector estará formado por bloques, denominados *Building Blocks* (BBs), de 115 líneas llamadas *Detection Units* (DUs). Cada DU estará compuesta por 18 módulos ópticos, llamados *Digital Optical Modules* (DOMs). Los DOMs de las DUs se mantienen verticales y alineados mediante un sistema de boyas. La figura 1.4 muestra una representación de una DU junto con un DOM.

El telescopio KM3NeT, en su Fase 2, estará situado en dos zonas: la zona italiana, situada a unos 100 km de la costa de Capo Passero, concretamente en las coordenadas $36^{\circ} 16' N$, $16^{\circ} 06' E$, donde se ubicará el detector ARCA (*Astroparticle Research with Cosmics in the Abyss*), que estará dedicado principalmente a la detección de neutrinos de origen cósmico, y la zona francesa, situada a unos 40 km de la costa de Toulon

($42^{\circ} 48' N$, $06^{\circ} 02' E$), donde se ubicará el detector ORCA (*Oscillation Research with Cosmics in the Abyss*), cuyo principal objetivo es determinar el ordenamiento de masas de los neutrinos.

Ambos detectores, ARCA y ORCA, comparten la misma tecnología, pero se diferencian en la distancia de separación entre los DOMs y entre las DUs, que está optimizada para abarcar el rango de energía de los neutrinos según el objetivo físico en cada detector. En ARCA, las DUs estarán separadas 95 m en promedio y los DOMs estarán separados 36 m en la dirección vertical, empezando a 80 m desde el fondo del mar, alcanzando una altura de 692 m. Cada BB de ARCA cubrirá un volumen de $0,48 \text{ km}^3$. Los BBs de ARCA están diseñados para optimizar la detección de neutrinos de fuentes galácticas en un rango de energía entre unos pocos TeV y unos pocos PeV.

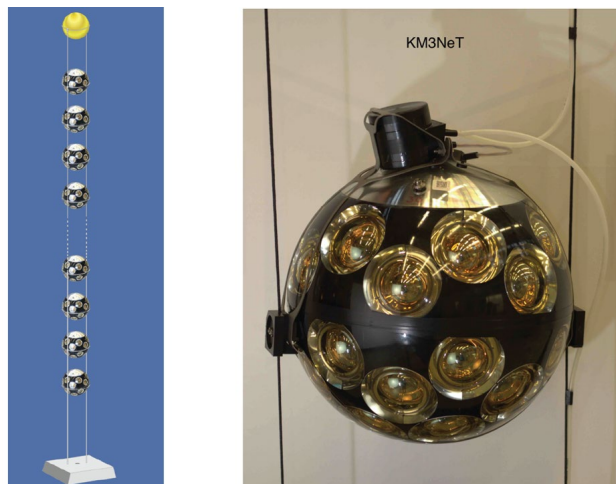


Figura 1.4. Representación parcial de una DU de KM3NeT (izquierda) junto con la imagen de un DOM (derecha). Imagen obtenida de [22].

En ORCA las DUs estarán separadas 20 m y los DOMs estarán separados 9 m en dirección vertical, empezando a 40 m desde el fondo del mar, alcanzando una altura de 193 m y cubriendo un volumen de

0,006 km³. Este bloque del experimento estará destinado a la detección de neutrinos de energías comprendidas entre los 3-100 GeV.

A modo de ejemplo, la figura 1.5 muestra una comparativa de los tamaños de un BB de ARCA y ORCA.

La construcción y producción de los componentes de ambos detectores está escalonada en fases. El objetivo de la denominada Fase 1 era instalar las primeras líneas, concretamente 6 DUs en ORCA y 24 DUs en ARCA. Estas líneas también formarán parte de la denominada Fase 2. Las 6 DUs de ORCA ya se encuentran instaladas y operativas. De ARCA hay 2 DUs instaladas. Para la primavera de 2021 se prevé instalar 5 DUs más, y el resto estarán instaladas en 2022.

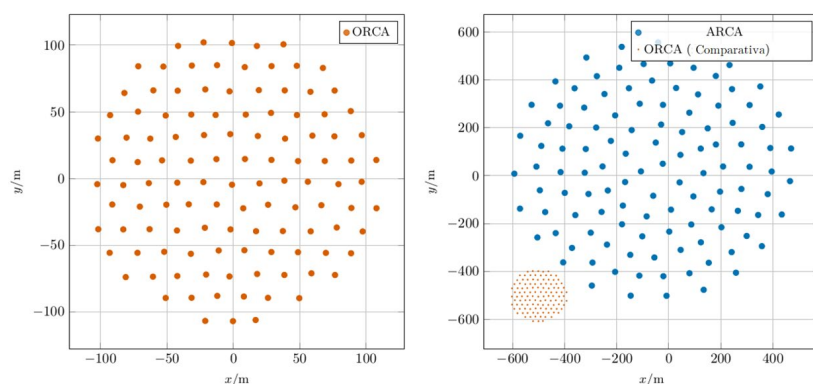


Figura 1.5. Comparativa de tamaño entre los detectores de ARCA y ORCA del experimento KM3NeT.

Actualmente, el experimento se encuentra inmerso en la producción de la denominada Fase 2, la cual pretende terminar dos BBs de ARCA para el año 2025 y un BB de ORCA para el año 2024.

Los dos BB del experimento ARCA estarán situados a 3500 m de profundidad. Dos cables electro-ópticos, denominados MEOCs (*Main Electro-Optical Cables*) conectarán los 100 km de la estación de la costa con el detector. Un MEOC está compuesto por 20 fibras ópticas de tipo

G655 para transferencia de datos y un conductor eléctrico capaz de transportar 100 kW. Uno de los MEOC se conectará a ambos bloques mediante los denominados CTFs (*Cable Termination Frames*). En los CTFs hay un convertidor de voltaje, denominado *Medium Voltage Converter* (MVC), que transforma la tensión de 10 kV en corriente continua (*Direct Current* – DC) que transporta el MEOC en una tensión de 375 V DC [23]. Cada CTF se conectará con puntos de conexión denominados *Junction Boxes* (JBs). En la Fase 1, el CTF conectará 3 JBs en el bloque 1. En la Fase 2, los CTFs conectarán 16 JBs en el bloque 1 y 12 JBs en el bloque 2. Los JBs estarán separados entre ellos 95 m, siendo cada JB capaz de suministrar la alimentación y la conexión óptica a 12 DUs como máximo en la Fase 1 y a 7 DUs como máximo en la Fase 2. La figura 1.7 muestra un esquema de la finalización de la Fase 2 de ARCA y su localización física.

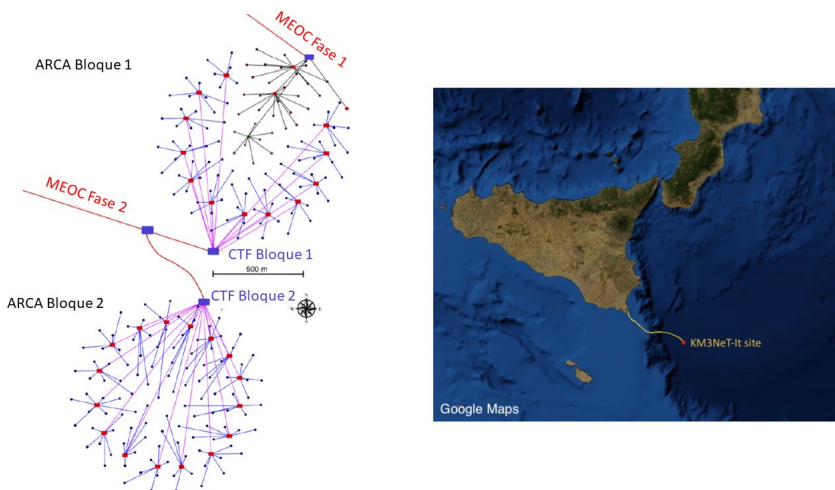


Figura 1.7. Esquema de la Fase de 2 de ARCA. Los puntos de color rojo representan las JBs mientras que los puntos azules representan las DUs (izquierda). Localización física de los dos bloques de ARCA en el mar Mediterráneo (derecha). Imagen adaptada de [22].

Por su parte, ORCA consistirá en un solo BB situado a 2450 m de profundidad. En este emplazamiento dos MEOCs conectarán la estación

de la costa con el detector. Los MEOCs de ORCA estarán compuestos de 36 y 48 fibras ópticas y un cable de alimentación. Las señales de los MEOCs se conectarán a cinco JB. Cada JB tiene ocho conectores, donde cada conector es capaz de alimentar un máximo de 4 DUs. En ORCA, la alimentación se envía desde la estación de la costa en corriente alterna (*Alternating Current – AC*) a 3,7 kV AC y en la JB se transforma a 400 V AC. Posteriormente, en las bases de las DUs se transforma a 400 V DC. Las figuras 1.8 y 1.9 muestran una representación del BB de ORCA y una imagen de un JB, respectivamente.

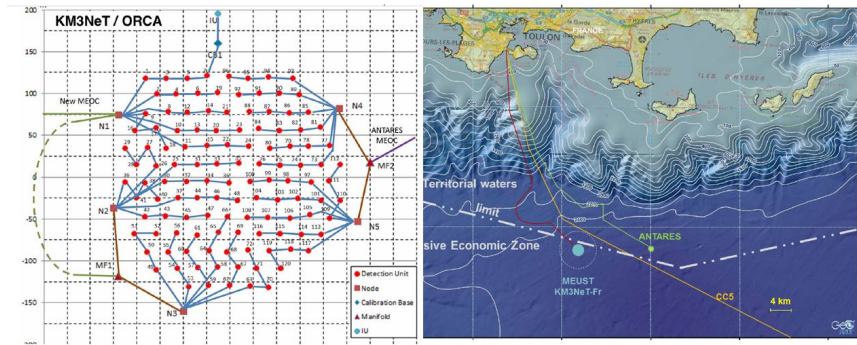


Figura 1.8. En la figura de la izquierda se representa un esquema del plano de la Fase de 2 de ORCA. Los cuadrados de color marrón representan las cinco JBs mientras que los puntos rojos representan las DUs. A la derecha se muestra el emplazamiento del detector. Imagen obtenida de [22].

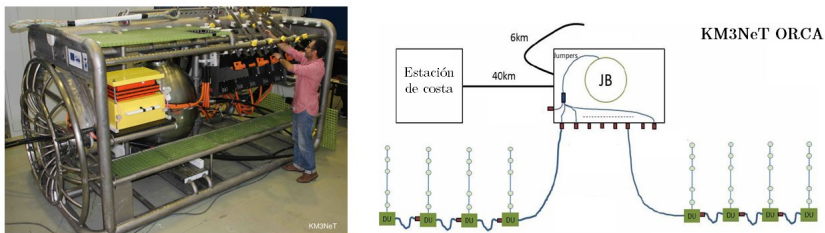


Figura 1.9. JB utilizado en ORCA (izquierda). Esquema de conexiones del JB con las DUs de ORCA (derecha). Imagen adaptada de [22].

1.4.1 Módulo óptico de KM3NeT

Los denominados *Digital Optical Modules* constituyen el elemento principal del detector KM3NeT. Los DOMs consisten en esferas de vidrio que contienen 31 PMTs junto con el sistema de alimentación, adquisición e instrumentación. Los modelos de PMT utilizados son ETEL D792KFL y Hamamatsu R12199-02. Tienen un TTS de 4,5 ns y su eficiencia cuántica es, aproximadamente, un 27% para longitudes de onda de 404 nm. Los PMTs están distribuidos sobre la superficie del DOM en cinco anillos de seis PMTs cada uno. Los PMTs están equidistantes dentro de un mismo anillo y los anillos están separados 30°. Se utiliza gel refractivo para rellenar el espacio que queda entre la esfera de vidrio y los PMTs.

El uso de varios PMTs dentro del DOM hace que el área efectiva de fotocátodo se incremente en un factor 3, permite detectar y distinguir más de un fotón llegando al mismo DOM y mejora la capacidad de discernir eventos de fondo generados por ^{40}K o bioluminiscencia. El hecho de ser más pequeños, comparados con los utilizados en ANTARES, hace que el campo magnético terrestre no les afecte, por lo que el DOM de KM3NeT no necesita de apantallamiento magnético.

ELECTRÓNICA DE ADQUISICIÓN

2 ELECTRÓNICA DE ADQUISICIÓN

Como se ha mencionado anteriormente, el DOM es el elemento principal en el que está basado el telescopio KM3NeT [24]. Además, tanto para ARCA como para ORCA se utiliza el mismo tipo de DOM. Toda la electrónica necesaria para controlar el funcionamiento de los DOMs se encuentra en su interior, rodeada por los 31 PMTs. La tarjeta electrónica principal se denomina *Central Logic Board* (CLB) y es la que gestiona y controla todas las funcionalidades del DOM. Conectada a la CLB se encuentra la *Power Board* (PB) cuya misión es generar todas las tensiones que necesita el DOM. Los PMTs están conectados a unas tarjetas denominadas *bases*, encargadas de generar la tensión de alimentación del PMT, así como de digitalizar su señal eléctrica para ser enviada a la CLB. Las denominadas *Signal Collector Boards* (SCBs) son las dos tarjetas que envían las señales de las bases de los PMTs a la CLB para su procesamiento. Por último, todos los DOMs llevan incorporado un dispositivo, denominado *Nanobeacon*, para la calibración temporal que utiliza un LED pulsado. La figura 2.1 muestra una imagen del DOM junto con todas las tarjetas electrónicas que lo componen.

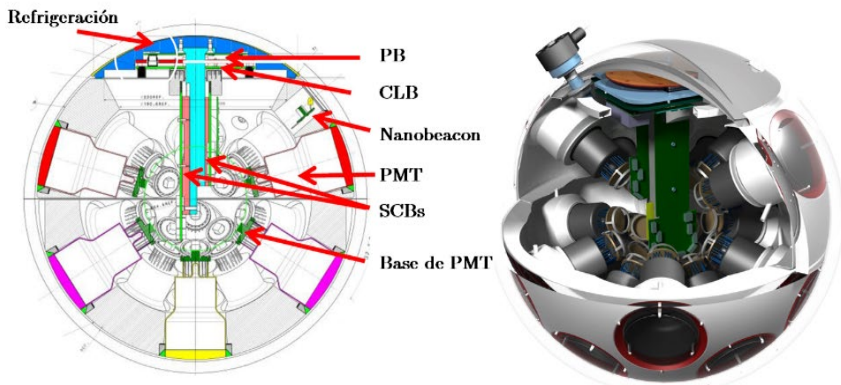


Figura 2.1. Esquema del DOM con todas sus tarjetas electrónicas (izquierda) junto con su esquema 3D (derecha). Imagen adaptada de [25].

2.1 Central Logic Board

La denominada CLB es el elemento principal del sistema de adquisición de KM3NeT [26]. Se trata de una tarjeta electrónica multicapa que controla el funcionamiento del DOM, incluyendo la parte de adquisición, sincronismo, instrumentación y las diferentes interfaces de comunicación.

El control de todos los componentes de la tarjeta electrónica se ha implementado sobre una *Field-Programmable Gate Array* (FPGA) Kintex-7 de la compañía Xilinx Inc. La FPGA es la encargada de realizar la adquisición y digitalización de los eventos generados por los PMTs y de los eventos del sistema de posicionamiento acústico recogidos por un sensor piezoeléctrico.

Todos los eventos, tanto ópticos como acústicos se digitalizan con una marca de tiempo proporcionada por el protocolo de sincronismo *White Rabbit* (WR), un protocolo que permite sincronizar todos los nodos de KM3NeT con una precisión de 1 ns. Dicho protocolo de sincronismo se describirá con detalle en el capítulo 4.

La FPGA tiene dos microprocesadores empotrados desarrollados por la compañía Lattice Semiconductor Corporation, uno de ellos para controlar el protocolo de sincronismo y el otro para gestionar el resto de funciones (adquisición, instrumentación, conexiones, comunicación y arranque). El sistema de adquisición de KM3NeT está basado en el modelo “*all-data-to-shore*”, una estrategia donde todos los datos se envían a la estación de la costa sin filtrar. Allí, una granja de ordenadores se encarga de filtrar los datos y de reconstruir los eventos físicos. Para poder reconstruir dichos eventos físicos se ha establecido una jerarquía de niveles para las señales detectadas en los fotomultiplicadores denominada niveles de *trigger*:

- L0.- Es el nivel más básico y son las señales analógicas cuya amplitud es mayor que un determinado umbral predefinido, típicamente 0,3 pe (*photoelectron*).
- L1.- El nivel 1 de *trigger* se da cuando tiene lugar una coincidencia de al menos dos o más sucesos L0 en el mismo DOM en una ventana temporal (típicamente el valor de esta ventana es de 10 ns). La tasa de detección esperada por un DOM de eventos L1 es de 1 kHz, de los cuales 600 Hz serán producidos por las desintegraciones de ⁴⁰K. El resto de coincidencias se producen aleatoriamente.
- L2.- Para filtrar las coincidencias L1 aleatorias, se utiliza la orientación de los PMTs involucrados. Si los PMTs que han detectado un suceso L1 forman un ángulo mayor de 90° se considera una coincidencia aleatoria.

En base a esta definición de sucesos se elaboran otros filtros más complejos empleados en la reconstrucción de eventos físicos para discernir entre los eventos atmosféricos de fondo y los neutrinos cósmicos [27].

El diseño físico de la tarjeta CLB se describirá con más detalle en el capítulo 3, mientras que el sistema de adquisición *firmware* se describirá en el capítulo 6.

2.2 Power Board

En la entrada de cada DOM hay un convertidor de tensión que se encarga de transformar la señal de alta tensión de 375-400 V DC proveniente del JB en una tensión de 12 V DC. La tarjeta electrónica denominada PB recibe esos 12 V y genera todas las tensiones que necesita el DOM: 1 V, 1,8 V, 2,5 V, dos alimentaciones de 3,3 V (una para la CLB y otra para la alimentación de los PMTs), 5 V y una tensión ajustable entre 5-30 V para el *Nanobeacon* [28]. Si todas las

tensiones, exceptuando la del *Nanobeacon* se han generado correctamente se activa una señal denominada *Power Good*.

Para generar la tensión del *Nanobeacon* se utilizan convertidores conmutados DC/DC y un convertidor *Boost*. La configuración del *Nanobeacon* se realiza desde la CLB mediante comunicación I²C (*Inter-Integrated Circuit*).

Mediante dos conversores analógicos/digital (*Analog to Digital Converter* – ADC) se permite leer todos los valores de tensión y corriente. La figura 2.2 muestra un esquema descriptivo de la PB con todas sus alimentaciones e interfaces de configuración.

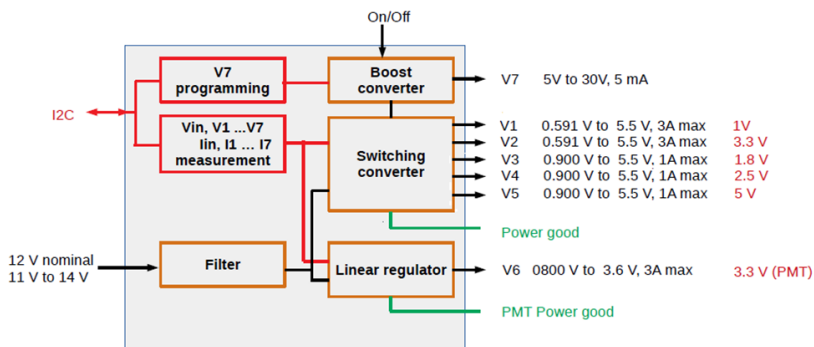


Figura 2.2. Esquema de la tarjeta *Power Board*. A partir de una tensión de entrada de 12 V, se generan todas las tensiones necesarias para el funcionamiento del DOM. La PB permite configurar de forma remota la tensión del *Nanobeacon*, así como leer las tensiones y las corrientes de todas las alimentaciones. Figura adaptada de [25].

Para la correcta elección de los convertidores de tensión se hizo un estudio previo de la corriente necesaria para cada una de las alimentaciones. Esto permitió optimizar la eficiencia de la tarjeta. La tabla 2.1 muestra la relación de tensiones, corrientes y el modelo de regulador elegido para cada alimentación. El consumo total de un DOM es, aproximadamente, 6 W.

La PB lleva implícito un arranque secuencial de las tensiones que permite alimentar de forma correcta la FPGA. Esto evita que se generen corrientes excesivas durante el arranque que puedan dañar el sistema. La figura 2.3 muestra una imagen temporal del arranque secuencial de las alimentaciones de la PB.

Tensión (V)	Corriente (A)	Eficiencia (%)	Modelo
1	0,8	80	OKL-T3
1,8	0,46	80	OKL-T1
2,5	0,13	78	LTM8022
3,3 (CLB)	0,33	90	OKL-T1
3,3 (PMTs)	0,34	90	OKL-T1
5	0,1	90	MAX1754

Tabla 2.1. Principales tensiones generadas por la PB junto con los modelos de convertidor elegido en función de la eficiencia.

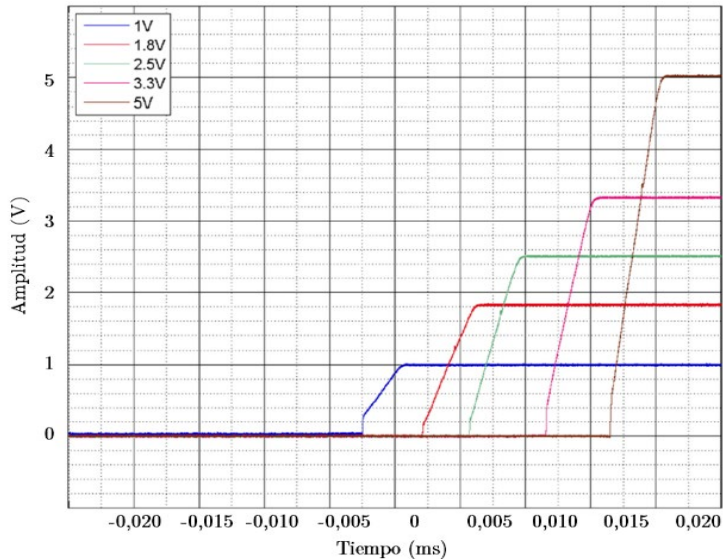


Figura 2.3. Secuencia de arranque de las tensiones de la PB. Imagen adaptada de [25].

Debido a la geometría del DOM, la PB debe ser una tarjeta circular de 13 cm de diámetro, donde sus componentes únicamente pueden estar situados en una capa. La figura 2.4 muestra una de las tarjetas electrónicas PB instalada en los módulos ópticos de KM3NeT.

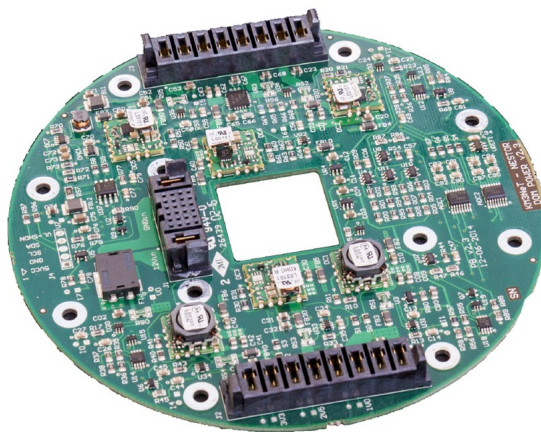


Figura 2.4. Imagen de la tarjeta *Power Board* utilizada en la Fase 1 de KM3NeT.

2.3 Bases de los fotomultiplicadores

Las tarjetas electrónicas de las bases de los PMTs se encargan de generar la señal de alta tensión de alimentación y de digitalizar las señales analógicas que emiten.

La tensión de alimentación se genera mediante un elevador de tensión Cockroft Walton [29]. Los PMTs se alimentan de forma individual y su tensión de alimentación se puede configurar de forma remota vía I²C. El rango de alimentación es de -800 V a -1400 V. Esto permite ajustar la ganancia de cada PMT por separado.

La base de los PMTs incorpora dos chips *Application Specific Integrated Circuit* (ASIC). Uno de ellos, llamado PROMiS realiza la lectura de la

señal del PMT y el otro, denominado CoCo controla el circuito Cockroft-Walton.

El ASIC PROMiS incluye una etapa de pre-amplificación para incrementar la amplitud de la señal generada por el PMT, así como un comparador que genera una señal diferencial *Low Voltage Differential Signal* (LVDS) cuya anchura temporal se corresponde con el tiempo que la señal del PMT está por encima de un determinado valor umbral. Dicho tiempo se denomina *Time over Threshold* (ToT). El valor umbral es configurado remotamente mediante I²C. El ASIC PROMiS también permite habilitar o deshabilitar la señal de alta tensión, así como monitorizar las señales del PMT.

Por su parte, el ASIC CoCo se encarga de gestionar el circuito Cockroft-Walton para elevar de forma estable la tensión de los dínodos estableciendo una ganancia adecuada para cada PMT. Mediante este ASIC se establecen ganancias para los PMTs del orden de 10^6 para conseguir ToTs de 26-27 ns por fotoelectrón. La figura 2.5 muestra la imagen de un PMT junto con la tarjeta electrónica de su base.

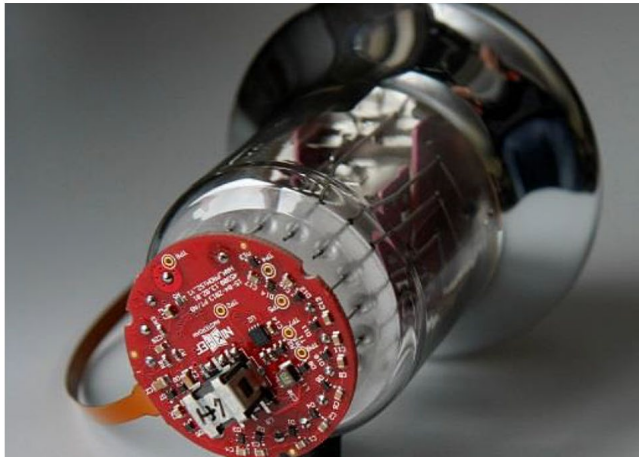


Figura 2.5. Tarjeta electrónica de la base de los PMTs. Imagen obtenida de [25].

2.4 Signal Collector Board

Las señales LVDS que generan las bases de los PMTs se envían a la CLB mediante las tarjetas SCB. Una, denominada *SCB_Large*, enviará a la CLB las señales de 19 PMTs, correspondientes a los PMTs situados en el hemisferio inferior del DOM, y la otra, denominada *SCB_Small*, enviará las señales de los 12 PMTs situados en el hemisferio superior del DOM. Las SCBs también son las encargadas de enviar a los PMTs los comandos de configuración y monitorización que genera la CLB.

Las SCBs están compuestas por: un conector Molex 754332104 con el que se conectan a la CLB, un chip *Complex Programmable Logic Device* (CPLD) modelo *Coolrunner* de Xilinx para controlar y monitorizar las bases de los PMTs a través de la lectura de sensores de corriente, limitadores de corriente, un multiplexor para las diferentes líneas de I²C y un enlace que permite comunicar el sensor acústico con la CLB. La figura 2.6 muestra una imagen de las dos tarjetas SCB, junto con una vista del DOM donde se puede ver una SCB conectada y el hueco donde se conecta la otra SCB.

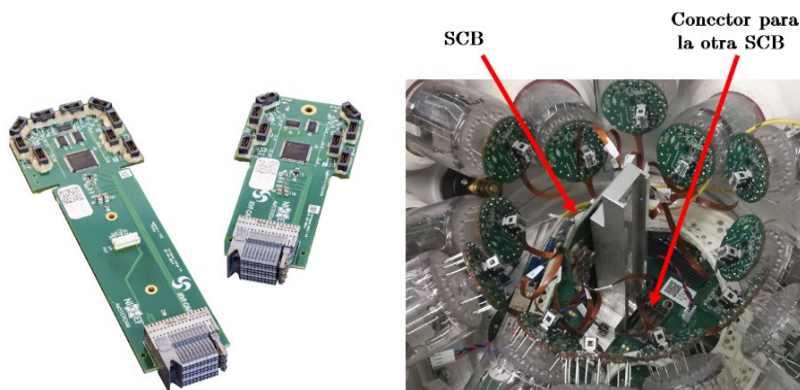


Figura 2.6. En esta figura se muestran las dos SCBs que se utilizan para conectar los 31 PMTs y el sensor acústico con la CLB (izquierda). Se muestra también un DOM abierto con una SCB conectada y se indica el lugar donde debe ir conectada la otra SCB (derecha). Imagen adaptada de [25].

2.5 *Nanobeacon*

Todos los DOMs de KM3NeT llevan incorporado un pequeño dispositivo de calibración denominado *Nanobeacon*. Con este dispositivo se puede controlar el desfase temporal entre DOMs de la misma DU, verificando *in situ* el sincronismo del sistema que se describirá con detalle en el capítulo 4.

El *Nanobeacon* consiste en una tarjeta electrónica que incorpora un diodo LED modelo HLMP-CB1A-XY0DD apuntando hacia arriba capaz de emitir pulsos cortos de luz, con flancos de subida < 3 ns y con intensidad suficiente para iluminar los DOMs de la misma DU situados por encima de él. Se ha demostrado que con la intensidad del LED y su ángulo de apertura sería posible incluso iluminar DUs adyacentes para calibrar sus desfases temporales. La tabla 2.2 muestra las principales características del diodo LED.

Atributo	Valor
Longitud de onda	470 nm
Ángulo de apertura	15°
Intensidad	12000 mcd
Tamaño del encapsulado	T-1 3/4(5 mm)

Tabla 2.2. Principales características del diodo LED incorporado en la tarjeta *Nanobeacon*.

El diseño de la tarjeta electrónica está basado en el circuito ideado por J.S. Kapustinsky [30] capaz de emitir pulsos ultracortos mediante la descarga de un condensador a través de dos transistores de gran ancho de banda.

La señal de descarga de los condensadores es generada por la CLB y enviada mediante un cable trenzado de 25 cm de longitud al *Nanobeacon*. Todos los parámetros de esta señal se pueden configurar mediante la CLB, desde el número de pulsos, hasta su frecuencia [31].

Por el mismo cable trenzado se envía también la tensión a la que se carga el condensador del circuito. La señal de tensión se genera en la PB mediante un convertidor DC/DC modelo LT3464 y un convertidor digital-analógico (*Digital to Analog Converter – DAC*) conectado a la entrada de control del convertidor. El nivel de tensión se puede ajustar de forma remota mediante comunicación I²C. La CLB configura de forma adecuada la tensión de salida del DAC para que el LT3464 genere la tensión deseada para operar con el *Nanobeacon*.

Esta tarjeta electrónica proporciona un sistema de calibración de bajo coste, pocos elementos, gran fiabilidad y bajo consumo. El consumo del *Nanobeacon* durante las operaciones de calibración no excede de 0,1 W. Además, dado su bajo coste es factible instalar uno en cada DOM, lo cual otorga mucha redundancia y un aumento considerable de la fiabilidad global. La figura 2.7 muestra una imagen de la tarjeta electrónica.

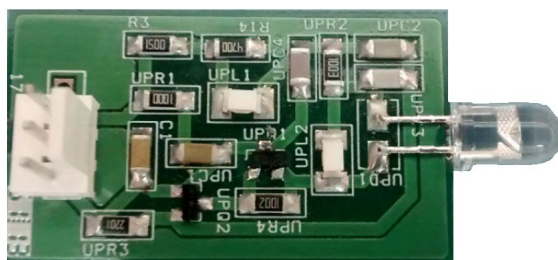


Figura 2.7. Tarjeta *Nanobeacon* instalada en todos los DOMs de KM3NeT.

CENTRAL LOGIC BOARD

3 *CENTRAL LOGIC BOARD*

La CLB es el elemento principal del sistema de adquisición del experimento KM3NeT. Se trata de la tarjeta electrónica encargada de adquirir datos, gestionar la instrumentación y controlar el sincronismo. Los DOMs, y por ende la CLB de cada DOM, constituyen los nodos esclavos de la red óptica de KM3NeT que se describirá en el capítulo 4.

KM3NeT es una infraestructura que se está desarrollando en varias fases. En primera instancia, en la denominada Fase 1, se diseñó una estructura de red óptica basada en el protocolo WR [32], pero adaptada al gran volumen de KM3NeT para intentar reducir el uso de componentes electrónicos en el fondo del mar. Esta modificación tenía profundas implicaciones como la necesidad de incluir enlaces ópticos de larga distancia para los DOMs o la calibración previa de todos los DOMs antes de instalarlos en el fondo del mar. Pese al éxito en el desarrollo e implementación de esta topología, se vieron algunas vulnerabilidades, como la dificultad que representa el continuo mantenimiento y adaptación del protocolo WR o la calibración previa que hay que llevar a cabo de todos y cada uno de los módulos ópticos. Esto dio lugar a que se planteara un cambio de topología para la siguiente fase del experimento, la Fase 2.

La nueva topología de red de la Fase 2 estará basada en el protocolo WR estándar, sin modificaciones, lo cual implica tener que introducir conmutadores de red en el fondo del mar, pero, por otro lado, ya no se necesitan transceptores de larga distancia en la CLB. La evolución de las diferentes topologías de red será descrita con más precisión y más detalle en el capítulo 4.

3.1 Especificaciones de la tarjeta CLB

Las funcionalidades y requisitos que debe cumplir la tarjeta CLB son las siguientes:

- Adquisición de las señales de los PMTs mediante 31 canales denominados TDCs (*Time to Digital Converters*) con una resolución de 1 ns.
- Adquisición de las señales del dispositivo piezoeléctrico del sistema de posicionamiento.
- Implementación y control de los sensores de instrumentación: acelerómetro, giróscopo, brújula, sensor de presión, sensor de humedad y sensores de temperatura.
- Esquemas de reloj de bajo ruido para permitir un sincronismo preciso.
- Un transceptor óptico de alta fiabilidad mediante el cual, se implementará un enlace de comunicación de 1,25 Gbps para gestionar el sincronismo y enviar los datos a la estación de la costa.
- Dos memorias *Serial Peripheral Interface* (SPI) FLASH de 256 Mb. Una de ellas servirá para almacenar las distintas imágenes *firmware* del sistema y proporcionar un modo seguro de arranque. La función de la otra memoria será almacenar estados y variables del *software* de control, concretamente de la memoria del microprocesador empotrado LM32 de Lattice Semiconductor.
- Conectores para el envío de las señales de los PMTs. Los PMTs están conectados a unas tarjetas electrónicas que digitalizan la señal y la envían en formato diferencial LVDS.
- Para controlar la instrumentación, las memorias, y proporcionar medios para realizar pruebas, se deben incluir interfaces de comunicación USB, I²C, SPI y GPIO.

- Por último, se necesitará incluir una expansión para tarjetas FMC (*FPGA Mezzanine Card*) ya que en las bases de las DUs habrá una CLB que controlará diferentes elementos como amplificadores ópticos, láser, instrumentación, etc. Todos estos elementos estarán conectados a una tarjeta electrónica que se acoplará mediante conectores FMC a la CLB para su control.

3.2 Componentes principales de la CLB

Para cumplir con todas las especificaciones descritas en el apartado 3.1, se han seleccionado los siguientes componentes para realizar el diseño de la tarjeta electrónica.

3.2.1 Field Programmable Gate Array

El elemento principal de la CLB y el encargado de gestionar todas sus funcionalidades será una FPGA. Para elegir el modelo adecuado se han tenido en cuenta los requisitos técnicos que había que cumplir, así como un compromiso con el precio debido al gran número de FPGAs que se necesitan para la construcción del experimento. Como se verá con más detalle en el capítulo 6, para implementar los 31 TDCs con una resolución de 1 ns, se necesitarán 100 bloques de memoria de 36 Kb. La lógica estará formada por 31 bloques trabajando a una frecuencia de 250 MHz. En cuanto a la comunicación, únicamente se necesita un enlace a 1,25 Gbps, el cual servirá para el envío de datos y para intercambiar paquetes que permitan sincronizar el sistema.

Para la elección de la FPGA, teniendo en cuenta el precio y las prestaciones, se propusieron dos opciones de la serie 7 de Xilinx: Artix y Kintex. En base a una estimación previa de requisitos (lógica, memoria y velocidad) los modelos específicos a comparar fueron Kintex-7 XC7K160T (*speed grade -2*) y Artix-7 XC7A200T (*speed grade -3*) [33]. El término *speed grade* es un indicador del rendimiento de la FPGA. Un valor absoluto mayor dentro de una misma familia indica un mayor

rendimiento. La tabla 3.1 muestra una comparativa de ambas FPGAs con los bloques más importantes para la implementación del sistema de adquisición de KM3NeT.

	Kintex-7 160T	Artix-7 200T
Celdas lógicas	162240	215360
Block RAM 36 Kb	325	365
RD/WR FIFO (ns)	0,36/0,39	0,43/0,46
<i>Toggle Freq.</i> (MHz)	1818	1412
Entrada/salida	400	400
Coste (>500 unidades)	152 €/u	149 €/u

Tabla 3.1. Comparativa de prestaciones y coste para los modelos Artix-7 XC7A200T (*speed grade -3*) y Kintex-7 XC7K160T (*speed grade -2*).

La denominada frecuencia *toggle* es una métrica sobre la tecnología y el diseño de los componentes activos que indica la máxima frecuencia de reloj a la que puede funcionar [34]. Realmente este parámetro no indica la frecuencia máxima a la que puede conmutar la lógica, ya que depende de muchos otros factores como rutas, elementos lógicos utilizados, etc. Además, hasta que el diseño del *firmware* no está implementado no se puede saber con exactitud dicha frecuencia, pero sí que es útil para establecer que el modelo de Kintex es mucho más rápido que el de Artix. La frecuencia de *toggle* es un 30% más rápida y las lecturas/escrituras en memoria FIFO (*First In First Out*) son un 18% más rápidas [35, 36]. Las celdas lógicas que presenta el modelo Kintex serían suficientes para integrar todo el sistema de adquisición y sincronismo. Ambos modelos presentan, aproximadamente, los mismos bloques de memoria RAM y el mismo número de conexiones de entrada/salida y tampoco hay diferencia significativa en el precio. Por todo ello, el modelo seleccionado para la tarjeta CLB fue la Kintex-7 XC7K160 FBG676 (*speed grade -2*).

3.2.2 Transceptor óptico

Otro elemento importante de KM3NeT son los transceptores ópticos pues son los encargados de comunicar la CLB, mediante fibra óptica, con la estación de la costa. Su misión es enviar todo el tráfico de datos y gestionar el sincronismo de los módulos ópticos. La tasa de datos esperada en el experimento y la capacidad de los conmutadores que forman la red óptica de KM3NeT no requieren mucho ancho de banda por lo que 1,25 Gbps es suficiente. Las principales características que debe cumplir el transceptor óptico son:

- Tasa de datos de 1,25 Gbps.
- Comunicación dual.
- Aptos para entornos hostiles.
- Alta fiabilidad, ya que deberán estar funcionando muchos años en el interior de los DOMs sin la posibilidad de ser reemplazados.
- Al tratarse de un periodo largo de producción, se debe evitar la obsolescencia.

Con estos requisitos se seleccionaron dos modelos, uno de la compañía Glenair Inc. y otro de Cotsworks LLC. La tabla 3.2 muestra las principales características de ambos.

	Glenair 057-231	Cotsworks SFB-G53
Interfaz SFF-8742	Sí	Sí
Conector óptico	GC	LC
Consumo (W)	0,87	1,13
Certificaciones	MIL-STD-810 Vibraciones MIL-STD-883 Descargas ESD	MIL-STD-833 Vibraciones

Tabla 3.2. Comparativa de las principales características de los transceptores Glenair 057-231 y Cotsworks SFB-G53 [37].

Ambos modelos cumplen con los requisitos básicos para su instalación en la CLB, aunque el consumo es significativamente menor en el modelo de Glenair. Los precios no aparecen en la tabla 3.2 debido a acuerdos de confidencialidad con las compañías, pero la diferencia no es significativa. Tanto el conector óptico como el eléctrico de Glenair son más robustos y más adecuados para entornos y procesos de instalación hostiles como KM3NeT. De hecho, este transceptor se utiliza principalmente para uso militar y aviónica dada su alta fiabilidad y robustez. Aunque ambos dispositivos presentan características similares, se seleccionó el transceptor de Glenair. La aplicación de este tipo de transceptores para uso militar le otorga más fiabilidad. También es importante saber que la compañía Glenair es una compañía familiar que adquiere un compromiso con el cliente ante este tipo de compras, asegurando que no se producirá obsolescencia, característica vital para experimentos como KM3NeT cuya construcción es de larga duración. La figura 3.1 muestra una imagen del modelo de transceptor de Glenair seleccionado junto con el conector óptico y eléctrico.

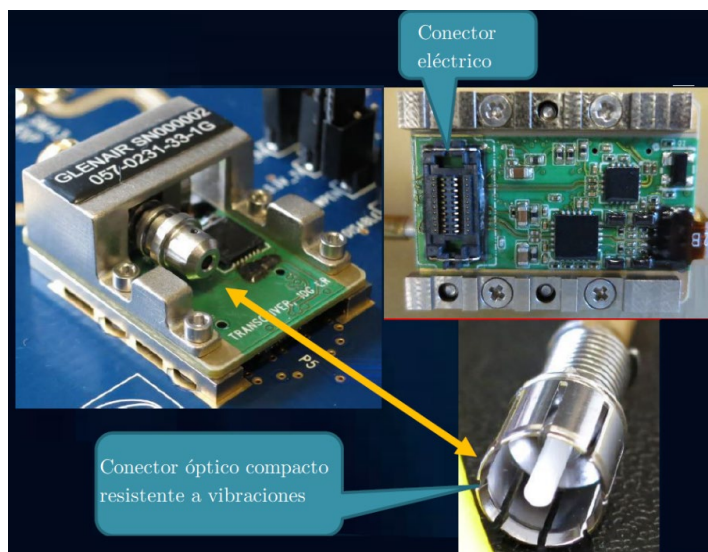


Figura 3.1. Modelo Glenair 057-0231 seleccionado para las CLBs de KM3NeT junto con su conexión óptica y eléctrica.

3.2.3 Sistema de reloj

Para poder utilizar el protocolo de sincronismo WR en la CLB se necesita un sistema de reloj adecuado. Son necesarios dos relojes, uno de 125 MHz y otro de 124,992 MHz. Ambos relojes permitirán sincronizar la CLB con el nodo maestro. Para poder conseguir un sincronismo de gran precisión se necesitan relojes con bajo ruido de fase para que sus fluctuaciones influyan lo menos posible en la capacidad de sincronismo del sistema. Del reloj de 125 MHz se extraerá también el reloj principal de 62,5 MHz del sistema de adquisición.

Para la elección de los relojes se han evaluado varios modelos y topologías. La figura 3.2 muestra el sistema de reloj implementado en la CLB donde se observan las dos formas de generar los relojes de 125 MHz y 124,992 MHz.

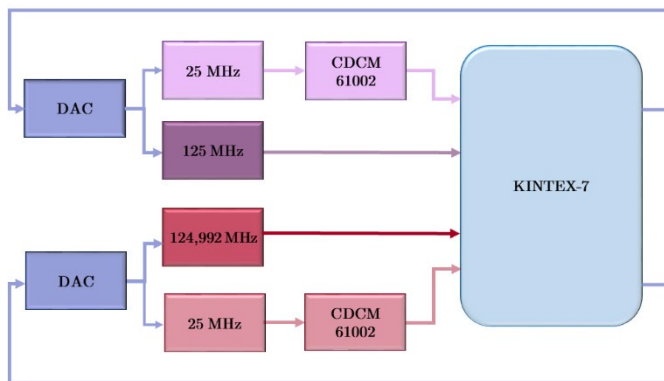


Figura 3.2. Esquema de reloj implementado en la CLB. Varios modelos y varias topologías han sido planteadas. El diseño de esta tarjeta permite la instalación de todos ellos para su evaluación.

Para generar los relojes de 125 MHz y 124,992 MHz se utilizan dos métodos. El primero de ellos consiste en poner un oscilador controlado por tensión (*Voltage Controlled Crystal Oscillator – VCXO*) de la frecuencia correspondiente y conectarlo directamente a la FPGA. Para

esta implementación existen varios modelos que pueden ser adecuados. Para la CLB se han seleccionado modelos de las compañías Crystek Crystals Corporation [38] y Abracon LLC [39]. La tabla 3.3 resume las principales características de ambos osciladores.

	CRYSTEK CVPD 922	ABRACON ABLNO
Estándar de salida	LVPECL	LVC MOS
Sensibilidad ajuste	25 ppm	40 ppm
Ruido de fase (10 Hz)	-85 dBc/Hz	-70 dBc/Hz
Degradación a 10 años	10 ppm	28 ppm
Coste unitario (>500 u)	38,5 \$/u	9,7 \$/u

Tabla 3.3. Comparativa entre las principales características de los osciladores de Crystek y Abracon.

En base a los datos recogidos en la tabla 3.3, Crystek presenta una mejor sensibilidad para ajustar la frecuencia del oscilador y tiene un menor ruido de fase, lo que se traduce en menores fluctuaciones (*jitter*) y mejor capacidad de sincronismo. Por otro lado, su precio es mucho más elevado.

Como ambos modelos pueden trabajar en la CLB, se optó por diseñar una tarjeta electrónica en la que se pudiesen montar ambos osciladores indistintamente. Ambos tienen el mismo número de conexiones y son del mismo tamaño. La principal diferencia es que el modelo de Crystek tiene un estándar lógico de salida diferencial y el de Abracon es no diferencial. Esto hace que sea necesario incorporar resistencias y condensadores para adecuar el estándar lógico en función del tipo de oscilador que se vaya a soldar. Al diseñarlo de esta manera es posible evaluar el rendimiento de los osciladores *in-situ* en los primeros prototipos de la CLB, ver cómo afectan a la capacidad de sincronismo y tomar así la mejor decisión sobre qué oscilador elegir.

El segundo método consiste en utilizar un oscilador de 25 MHz (modelo Kyocera KV7050) controlado por tensión y conectarlo a un sintetizador de frecuencias (CDCM 61002) para obtener la frecuencia deseada [40]. Este sistema presenta el problema de inducir más *jitter* y perder capacidad de sincronismo, pero por el contrario tiene la ventaja de estar formado por componentes comerciales con mayor disponibilidad y menor precio que Crystek o Abracon, ya que estos osciladores se fabrican expresamente a la frecuencia que se desea, lo que hace que su tiempo de entrega sea de varias semanas y su precio bastante más elevado. Desde el punto de vista del sincronismo, Crystek o Abracon son la mejor solución. Aun así, se ha incluido también el esquema de reloj basado en componentes comerciales como medida de seguridad dada la gran importancia del reloj. La CLB es un sistema aislado e inaccesible por lo que un fallo que produzca la pérdida del oscilador podría significar la pérdida entera del módulo óptico. Disponer de ambos esquemas de reloj no supone un aumento de complejidad ni de coste y proporciona una medida de respaldo ante la posibilidad de perder alguno de los relojes principales.

3.2.4 Sensores de instrumentación

Se ha dotado a la CLB de diversos sensores de instrumentación, todos ellos controlados por interfaz I²C. Existen diferentes sensores encargados de controlar las condiciones ambientales de la CLB dentro del DOM, como son los sensores de temperatura, presión y humedad. Además, el DOM contiene otros sensores como el giróscopo, brújula o el acelerómetro encargados de monitorizar en todo momento la orientación y la posición exacta del DOM para tener en cuenta los desplazamientos producidos por las corrientes marinas de manera que no afecten a la reconstrucción de los eventos físicos. Las tablas 3.4 y 3.5 muestran los modelos de los sensores elegidos junto con sus principales características.

	Temperatura	Humedad	Presión
Modelo	SHT21		LPS25HB
Salida	12 bits	8 bits	24 bits
Rango	$[-40,125]^{\circ}$	$[0,100]$ %H.R.	$[260,1260]$ hPa
Encapsulado	DFN		LGA

Tabla 3.4. Sensores elegidos para el control de las condiciones medioambientales internas del DOM junto con sus principales características.

	Acelerómetro	Giróscopo	Brújula
Modelo	LIS3LV02DL	L3GD20H	LSM303AGR
Salida	16 bits	16 bits	16 bits
Rango	Ac: $\pm 2/\pm 6$ [g] [x,y,z]	[x] ± 245 dps [y] ± 500 dps [z] ± 2000 dps	Ac: $\pm 2/\pm 4/\pm 8 \pm 16$ [g] Mag: ± 50 gauss
Encapsulado	LGA	LGA	LGA

Tabla 3.5. Principales sensores de instrumentación seleccionados para controlar el movimiento y posición de los DOMs durante su funcionamiento.

3.2.5 Configuración de la CLB

La CLB se puede configurar bien enviando el archivo de configuración mediante la cadena de JTAG (*Joint Test Action Group*) o bien cargándolo desde una de las dos memorias Flash no volátiles [41]. Para este último caso, la FPGA Kintex-7 está conectada a una memoria Flash SPI de 256 Mb. El modelo seleccionado es S25FL256-S. Este modelo permite almacenar hasta cinco imágenes de configuración diferentes. En la CLB se almacenarán cuatro imágenes. Estas imágenes proporcionan la configuración inicial de la FPGA tras el establecimiento de las tensiones de alimentación. Remotamente se podrá acceder a la memoria para cambiar los archivos de configuración o para configurar la FPGA con cualquiera de los archivos almacenados. Se ha seleccionado una memoria SPI en vez de *Byte Peripheral Interface* (BPI) por la simplicidad de conexión a pesar de que el tiempo de configuración de

la FPGA mediante SPI es mayor que mediante BPI, pero este no es un aspecto crítico para KM3NeT. La tabla 3.6 muestra el mapa de memoria de la S25FL256-S utilizada para la configuración y arranque del sistema.

Desplazamiento	Tamaño	Descripción
0x00000000	0x00800000	<i>Golden</i>
0x00800000	0x00800000	Imagen-1
0x01000000	0x00800000	Imagen-2
0x01800000	0x00800000	Imagen-3

Tabla 3.6. Mapa del direccionamiento de la memoria flash SPI S25FL256 utilizada para la configuración de la FPGA de la CLB. La memoria tiene capacidad para almacenar hasta cinco imágenes, pero cuatro son suficientes para KM3NeT.

Cuando se inicia la alimentación, la FPGA arranca con la imagen denominada *Golden*. Se trata de una imagen de configuración muy segura y estable que se utiliza para el arranque inicial o como imagen de seguridad en el caso de que alguna de las nuevas imágenes con las que se intente configurar la FPGA no tenga un funcionamiento adecuado o esté corrupta. La carga de una imagen no adecuada podría hacer que el módulo óptico se perdiese para siempre. La imagen *Golden* está en una zona de memoria protegida contra escritura para que no pueda sobrescribirse por error y únicamente configura la FPGA para tener acceso al diagnóstico y a la recuperación del sistema. Tras iniciar la imagen *Golden*, automáticamente se carga la Imagen-1, denominada *Runtime*, la cual contiene la imagen de configuración más reciente y estable del sistema. Las otras dos zonas de memoria se utilizan para almacenar imágenes anteriores o realizar pruebas con nuevas imágenes que aún no son estables.

La otra forma de configurar la FPGA es mediante la cadena de JTAG. Además de la FPGA, las tarjetas electrónicas SCB_*Large* y SCB_*Small*, las cuales envían las señales de los fotomultiplicadores, y el conector FMC están conectadas a la cadena de JTAG. Si alguna de

estas tarjetas no está disponible, la cadena de JTAG quedaría abierta y no podría utilizarse para configurar la FPGA, por lo tanto, se han puesto unos conmutadores (modelo NC7SZ66) que cortocircuitan la cadena de JTAG en el caso de que alguna de esas tarjetas no esté conectada a la CLB. La figura 3.3 muestra el esquema de la cadena de JTAG de la CLB.

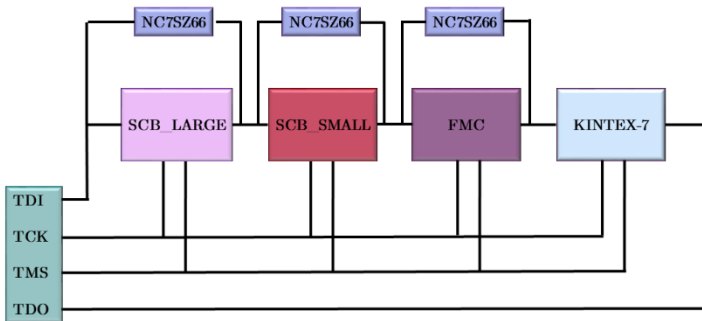


Figura 3.3. Diagrama de bloques de la cadena de JTAG de la CLB. La cadena está formada por las tarjetas *SCB_Large*, *SCB_Small*, el conector FMC y la FPGA Kintex-7.

3.2.6 Interfaz serie USB

La CLB incluye dos interfaces serie accesibles desde el mismo conector y gestionadas mediante el componente CP2105. El sistema de adquisición y sincronismo implementado en la FPGA incluirá dos microprocesadores empotrados, uno gestionará el bloque de sincronismo y el otro la adquisición, instrumentación y resto de componentes. Ambas interfaces se utilizarán para comunicar con ambos microprocesadores mediante el protocolo *Universal Asynchronous Receiver/Transmitter* (UART) a 115200 baudios.

3.2.7 Sistema de reinicio

La CLB incluye un sistema de reinicio o *reset* que permite la reconfiguración de la CLB de múltiples formas frente a situaciones de mal funcionamiento. Para las pruebas realizadas en el laboratorio se incluye un pulsador físico que reinicia todos los registros y las señales del sistema de adquisición de la CLB. Así mismo, la propia FPGA dispone de una señal lógica denominada “*suicide*” cuya activación también produciría el reinicio de todos los registros y señales del sistema de adquisición de la CLB.

También existe la posibilidad de reiniciar la CLB de forma remota mediante el protocolo Wake On LAN [42] a través de la conexión de red. Para generar este reinicio de forma remota se envía un paquete con unos bytes especiales de sincronismo, seguidos de la dirección MAC del DOM y de una palabra clave, que en el caso de KM3NeT es “CLBDie”. Al detectar esta secuencia se ejecuta el reinicio.

El último método que dispone la CLB para su reinicio es el denominado *Watchdog* [43]. Este sistema de monitorización comprueba continuamente que la CLB se encuentra en funcionamiento. La CLB tiene un contador que cada cierto tiempo genera una interrupción que enviará un pulso digital a un temporizador electrónico (MAX6370 [44]).

Si se produjera una situación anómala en la CLB que provocase un mal funcionamiento o un bloqueo del sistema de adquisición, se podría reiniciar el sistema de forma remota mediante el protocolo *Wake On LAN* descrito anteriormente, pero si dicha situación anómala inhabilita la comunicación de red, podría ocasionar la pérdida del módulo óptico. Para evitar estos casos, el sistema *Watchdog* implementado en la CLB envía pulsos cada cierto tiempo al temporizador MAX6370; si pasa demasiado tiempo sin que el temporizador reciba un pulso, generará una señal que reiniciará la CLB.

Tras describir todos los componentes principales, la figura 3.4 muestra el diagrama de bloques de la tarjeta electrónica CLB donde se pueden apreciar todos los bloques y sus interconexiones con la FPGA.

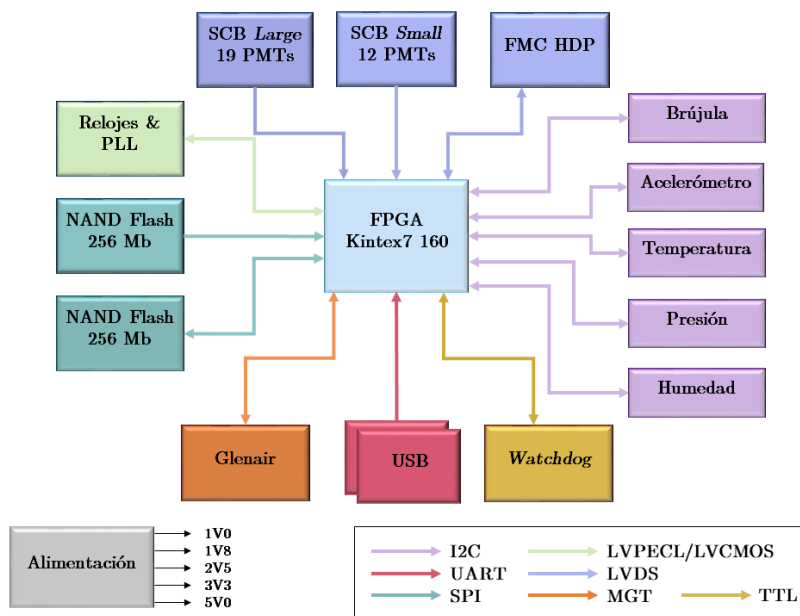


Figura 3.4. Diagrama de bloques de la CLB donde se representan todos sus componentes principales y los protocolos o estándares lógicos utilizados para comunicarse con la FPGA.

3.3 Diseño físico de la tarjeta

Para hacer una estimación del número de capas de la tarjeta electrónica, Xilinx sugiere la aproximación representada en la ecuación 3.1, asumiendo que se están utilizando todas las conexiones de entrada/salida de la FPGA [45]:

$$Capas = \frac{num_señales}{canales \cdot pistas_canal}, \quad (3.1)$$

siendo *num_señales* el número de señales que se van a utilizar, que en el caso de la FPGA Kintex-7 de Xilinx es el 72% del número total de contactos BGA (*Ball Grid Array*). El 28% restante son contactos de alimentación y masa. El término *canales* hace referencia al número de canales o huecos por los que pueden salir las pistas de señal al exterior, que en el caso de la Kintex-7 con encapsulado FBG676 son 25 por cada lado, es decir, 100. La figura 3.5 muestra una ilustración de lo que representa este término. Por último, *pistas_canal* hace referencia al número de pistas que se van a pasar entre los contactos BGA, es decir una pista o dos en el caso de señales diferenciales. La tarjeta CLB contiene ambos tipos de señales. Las líneas diferenciales representan, aproximadamente, el 50% de las señales, pero se ha seleccionado como valor 1 para tener más margen. Por lo tanto, definiendo estos términos, y de acuerdo con la ecuación 3.2, se estima que serán necesarias cinco capas de señal para la tarjeta CLB.

$$Capas = \frac{num_señales}{canales \cdot pistas_canal} = \frac{676 \cdot 0,72}{100 \cdot 1} = 4,86 \approx 5. \quad (3.2)$$

La estructura de la tarjeta CLB estará formada por las cinco capas estimadas por la ecuación 3.2, cuatro planos de masa para diseñar adecuadamente las líneas diferenciales, así como evitar problemas de interferencias electromagnéticas, una estimación de dos planos para distribuir todas las alimentaciones necesarias, más una capa extra para formar una estructura con un número par de capas. En base a todas estas estimaciones el número total de capas de la tarjeta CLB será de 12.

Tras definir el número de capas de la tarjeta, el siguiente paso consiste en elegir la mejor distribución en función del tipo de señal que se vaya a utilizar en cada una de ellas.

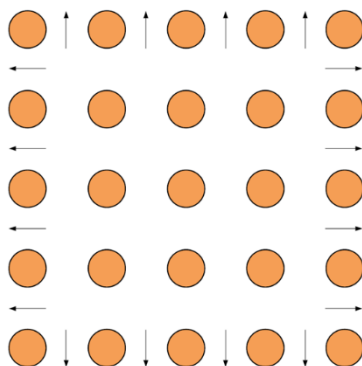


Figura 3.5. Representación esquemática de los canales en una FPGA. En este caso se ejemplifica con un BGA de 25 contactos, con cuatro canales por cada lado, es decir, 16 canales en total. Figura extraída del documento UG1099 de Xilinx [45]. En el caso de la Kintex-7 FBG676, se trata de una matriz de 26 x 26 contactos que generan un total de 100 canales, 25 por cada lado.

Las señales más rápidas y las señales de reloj serán rutadas por las capas externas ya que la constante dieléctrica del aire es menor que la de cualquier material dieléctrico de la CLB. En estas capas la velocidad de propagación será mayor haciendo que la atenuación de las señales sea menor [46].

Como dieléctrico se ha seleccionado el material FR4-TG180 [47]. Teniendo en cuenta la frecuencia de las señales de la CLB, no se van a producir pérdidas por dieléctrico significativas, por lo que el FR4 presenta una buena relación calidad-precio.

La figura 3.6 muestra una ilustración de la estructura de capas diseñada para la tarjeta electrónica CLB donde los espesores de los

dieléctricos y del cobre han sido calculados para mantener de forma adecuada la integridad de las señales.

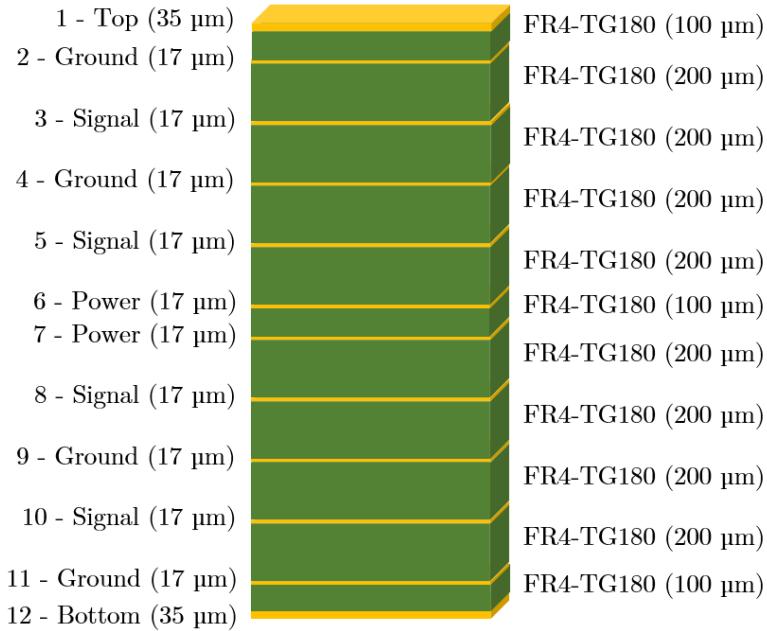


Figura 3.6. Estructura de capas de la tarjeta CLB. Se eligieron espesores de cobre de 35 μm para las capas exteriores y de 17 μm para las interiores. El grosor de los dieléctricos es de 200 μm excepto en los dieléctricos adyacentes a las capas Top, Bottom y Power, donde es de 100 μm .

La distribución de las señales en las 12 capas es la siguiente:

- Capas 1 y 12: señales de reloj, transceptor, control y dispositivos de instrumentación.
- Capas internas 3, 5, 8 y 10: señales diferenciales de los PMTs y del conector FMC.
- Capas 4, 9 y 11: planos continuos de masa.
- Capa 2: plano de masa con una zona aislada exclusivamente para la masa de los osciladores y componentes de sincronismo.

- Capas 6 y 7: planos de alimentación. Planos con zonas separadas para cada una de las tensiones necesarias para la FPGA y para el resto de componentes de la CLB.

3.4 Simulaciones previas al diseño

Las señales más importantes de la CLB, desde el punto de vista de la integridad de la señal, son las señales de los PMTs, las líneas de reloj y las líneas de comunicación con el transceptor óptico.

Las señales de los PMTs, las del transceptor y parte de las señales de reloj son diferenciales LVDS o LVPECL (*Low-Voltage Positive/pseudo Emitter-Coupled Logic*). También hay osciladores con estándar LVCMOS (*Low Voltage Complementary Metal Oxide Semiconductor*). Para las señales diferenciales se ha diseñado una geometría de pista para mantener una impedancia característica de 100 ohmios, tanto en las capas externas, como en las capas internas. Para las señales no diferenciales se ha diseñado una geometría para mantener una impedancia característica de 50 ohmios.

Con el programa *PathWave Advance Design System* (ADS) 2020 de Keysight [48] se han simulado dichas geometrías. Para el caso de las líneas diferenciales se fijó una separación de 0,3 mm en pistas internas y 0,2 mm en pistas externas. Con estos datos se simuló qué anchura de pista sería la óptima para conseguir mantener la impedancia característica en ambas topologías. La figura 3.7 ilustra el resultado de esta simulación.

Lo mismo se hizo para adaptar a 50 ohmios la impedancia característica de las pistas no diferenciales. La figura 3.8 muestra los resultados obtenidos para las pistas interiores y exteriores.

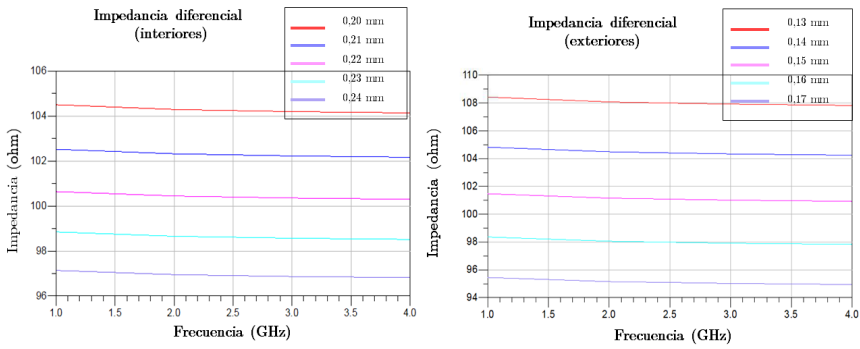


Figura 3.7. Simulación de geometría para pistas exteriores e interiores de la CLB para mantener 100 ohmios de impedancia diferencial. Para las pistas interiores se fijó una separación de 0,3 mm y se hizo un barrido con anchuras entre 0,2 mm y 0,24 mm. Para el caso de las pistas exteriores se fijó una separación de 0,2 mm y se realizó un barrido entre 0,13 mm y 0,17 mm. Se seleccionó una anchura de 0,22 mm para las pistas interiores y de 0,15 mm para las pistas exteriores. Simulación realizada con ADS 2020.

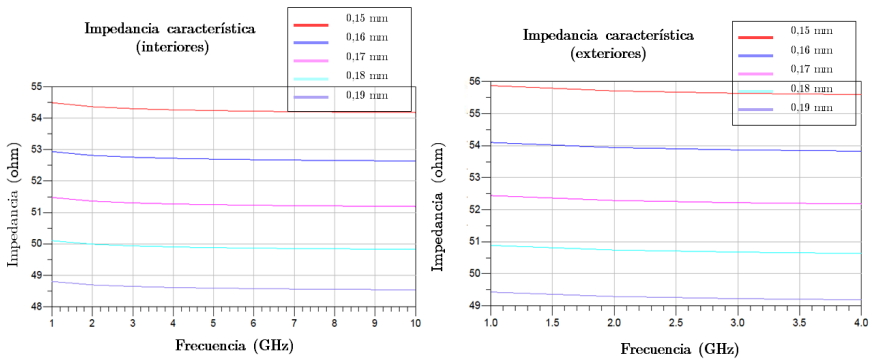


Figura 3.8. Simulación de la geometría de las pistas no diferenciales en capas internas y externas de la CLB para adaptarlas con una impedancia característica de 50 ohmios. Para ambos casos se eligió una anchura de pista de 0,18 mm. Simulación realizada mediante ADS 2020.

3.4.1 Diseño de vías y análisis de sus efectos en la integridad de las señales

Las conexiones entre pistas de diferentes capas mediante vías pueden generar efectos negativos que afecten a la integridad de la señal [49].

Cuando se usa una vía se perforan todas las capas de la tarjeta electrónica. En las capas donde se conecta con las pistas se genera una zona de cobre alrededor del taladro denominada *pad* y en aquellas capas donde no existe conexión se genera una zona libre de cobre que rodea la perforación. A esa zona libre de cobre se le denomina *antipad*. Esta estructura formada lleva implícita capacidades e inductancias parásitas que generan discontinuidades afectando a la integridad de la señal. La figura 3.9 muestra una imagen con el modelo equivalente de una vía.

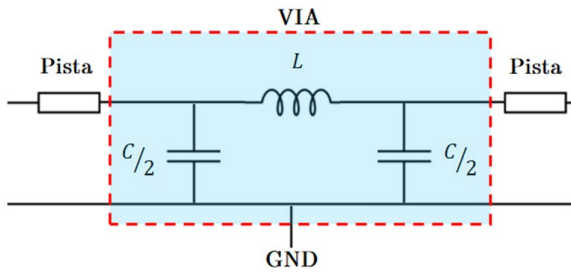


Figura 3.9. Modelo en π equivalente de una vía donde se observan las capacidades e inductancia parásita generadas por su estructura. Imagen adaptada de [50].

En el modelo de la figura 3.9 la capacidad y la inductancia parásita están definidas por las siguientes ecuaciones

$$C(\text{pF}) = \epsilon_r \sqrt{2} \left(\frac{D_{\text{pad}} \cdot lv}{D_{\text{antipad}} - D_{\text{pad}}} \right), \quad (3.3)$$

$$L(\text{nH}) = 5,08 \cdot lv \cdot \left(\ln \left(\frac{4 \cdot lv}{dv} \right) + 1 \right). \quad (3.4)$$

Donde ϵ_r es la constante dieléctrica, D_{pad} y D_{antipad} son los diámetros de los *pads* y los *antipads*, lv es la longitud de la vía y dv es el diámetro del taladro de la vía, todo ello expresado en pulgadas.

Este modelo crea un filtro paso bajo cuya frecuencia de corte estará dada por los valores de L y C . Para intentar reducir los efectos producidos por las vías se intentará reducir la capacidad parásita mediante el aumento del diámetro del *antipad*. Para reducir el efecto de la inductancia parásita se pueden utilizar vías de retorno conectadas a los planos de masa.

Las vías de la CLB tienen un diámetro de *pad* de 0,5 mm. Se ha realizado una simulación con el programa ADS 2020 donde se han modelado las vías diferenciales. El modelo creado se muestra en la figura 3.10.

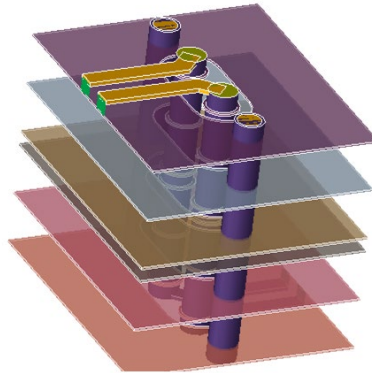


Figura 3.10. Modelo de vías diferenciales junto con sus vías de retorno simulado por el programa ADS 2020 de Keysight.

Este modelo ha sido simulado variando el diámetro del *antipad*, desde 0,5 mm hasta 1 mm. La figura 3.11 muestra el resultado de la

impedancia característica en función del diámetro del *antipad*. Se observa cómo la menor discontinuidad de impedancia se obtiene para un diámetro de *antipad* de 1 mm. Buscando un compromiso entre la discontinuidad generada y el tamaño del *antipad* para no mermar la capacidad de integración, las vías se diseñaron con un *antipad* de 0,8 mm.

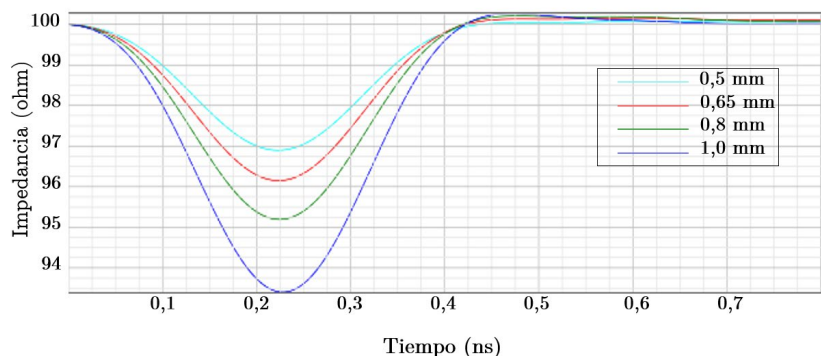


Figura 3.11. Simulación de la discontinuidad creada por vías en función del diámetro del *antipad*. El diámetro del *pad* de la vía es 0,5 mm y el diámetro de la perforación de 0,25 mm. Simulación realizada con ADS 2020.

Existen también otros efectos generados por las vías que pueden afectar a la integridad de la señal como son las resonancias que se pueden crear por los denominados *stub*. El término *stub* hace referencia a la parte de la longitud de la vía que no se usa para la transmisión de señales. Cuando una señal entra en una vía, parte de la señal va a la capa correspondiente y otra parte de la señal va al *stub*, el cual, al ser un circuito abierto, reflejará la señal haciendo que vuelva hacia arriba. Cuando se encuentre con la vía nuevamente, parte de la señal volverá hacia la fuente de origen y el resto continuará en la misma dirección que la señal inicial, pero con un desfase. Si este desfase originado por el camino de ida y vuelta del *stub* es igual a 180° se producirá un efecto de cancelación entre ambas [51]. Esta situación aparece reflejada en la figura 3.12.

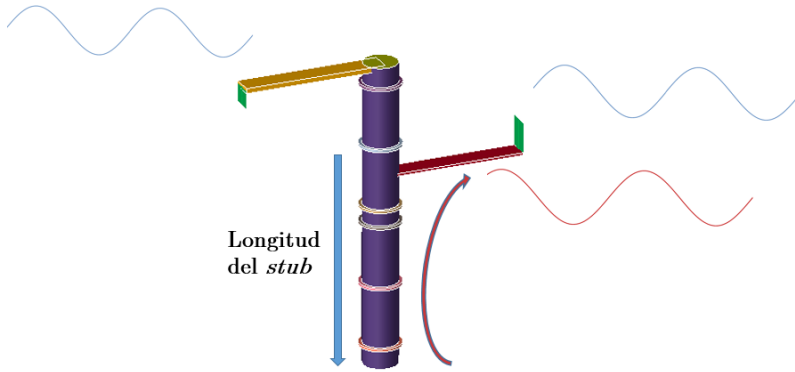


Figura 3.12. Efecto de resonancia producido por el *stub* de la vía. Modelo de vía diseñado con ADS 2020.

La resonancia tiene su mayor efecto de cancelación cuando la longitud de *stub* provoca un desfase de $\lambda/2$. La frecuencia de resonancia está relacionada con la longitud del *stub* mediante la relación

$$2 \cdot \frac{L_{\text{stub}}}{v} = \frac{1}{2 F_{\text{res}}}, \quad (3.5)$$

donde L_{stub} representa la longitud del *stub* en cm, F_{res} es la frecuencia de resonancia y v es la velocidad de propagación, la cual se calcula según la expresión,

$$v = \frac{30 \text{ cm/ns}}{\sqrt{\epsilon_r}}. \quad (3.6)$$

Con la distribución de capas de la CLB, la mayor longitud de *stub* es de 0,199 cm. La constante dieléctrica del material FR4 utilizado en la CLB es $\epsilon_r = 4,3$. Con estos datos la resonancia que generarían los *stubs* de la CLB sería de 20 GHz. Una buena técnica de diseño consiste en no generar *stubs* que provoquen una resonancia menor de 10 veces el ancho de banda de la señal. Esto quiere decir que el máximo ancho de banda

de señal que se podría utilizar con la CLB es de 2 GHz. La frecuencia de Nyquist establece que la máxima tasa de datos que se puede transmitir con ese ancho de banda es

$$C \leq 2 \cdot BW \cdot \log_2 n \leq 4 \text{ Gbps}, \quad (3.7)$$

siendo BW el ancho de banda del canal, y n el número de niveles de codificación, en este caso 2. La CLB no trabaja con tasas superiores a 1,25 Gbps, por lo que las resonancias de los *stubs* no influirán.

3.5 Simulaciones posteriores al diseño

Una vez trazadas todas las pistas de la tarjeta electrónica, es necesario validarla mediante simulaciones antes de comenzar su fabricación. En este apartado se detallan todas las simulaciones de validación que se realizaron.

3.5.1 Análisis de pérdidas y acoplo

Las líneas donde más interesa comprobar la integridad son las correspondientes a la comunicación con el transceptor óptico. Aunque la tasa de datos en el sistema de adquisición de KM3NeT no será excesivamente alta, es una buena práctica comprobar la integridad de estas pistas.

Existen múltiples factores que pueden contribuir a la degradación de la calidad de las señales como son los conectores, materiales dieléctricos, condensadores, encapsulados, el diseño y la geometría de los planos y pistas, etc. Una forma de analizar la integridad de las señales es mediante los denominados parámetros de *Scattering* o parámetros S . Se trata de una técnica aplicada en el dominio de la frecuencia que modela las interconexiones, tanto diferenciales como no diferenciales, mediante redes de dos puertos donde se representan las relaciones entre las ondas

que entran y las que salen. La figura 3.13 muestra una representación de dichas redes donde los puertos 1 y 4 representan las ondas incidentes y los puertos 2 y 3 las ondas salientes [51].



Figura 3.13. Representación y nomenclatura de una red de dos puertos para la definición de los denominados parámetros S.

En base a la representación y nomenclatura de la figura 3.13 los parámetros S se definen según la relación [51]

$$S_{kj} = \frac{\text{Onda salida puerto } k \text{ (V)}}{\text{Onda entrada puerto } j \text{ (V)}} \quad (3.8)$$

Por lo tanto, el parámetro S_{11} hace referencia a la relación entre una onda que entra por el puerto 1 y sale reflejada por el mismo puerto, y el parámetro S_{21} se refiere a la relación entre una onda que entra por el puerto 1 y sale por el 2. La figura 3.14 muestra ambas relaciones.

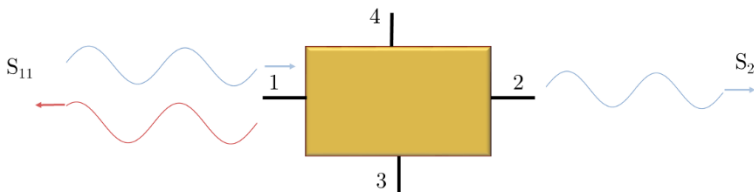


Figura 3.14. Relación entre las ondas de entrada y de salida que definen los parámetros S_{11} y S_{21} de una red de dos puertos.

El parámetro S_{11} en una interconexión evalúa la cantidad de señal que va a ser reflejada por dicha interconexión. Esta reflexión se produce debido a la desadaptación de impedancias en la interconexión y se puede

cuantificar mediante el coeficiente de reflexión indicado en la siguiente expresión:

$$S_{11}(\text{dB}) = 20 \cdot \log \left(\frac{Z_L - Z_o}{Z_L + Z_o} \right), \quad (3.9)$$

donde el término Z_L hace referencia a la impedancia de carga y el término Z_o hacer referencia a la impedancia característica.

El parámetro S_{21} hace referencia a las pérdidas de inserción. Es una medida de las pérdidas que sufre una señal durante el camino desde el puerto de entrada hasta el puerto de salida. Estas pérdidas pueden deberse también a una desadaptación de impedancias, cuanto más larga sea la zona de desadaptación, mayores serán las pérdidas. Si existe una buena adaptación, el término dominante de las pérdidas de inserción sería el de las pérdidas producidas por el dieléctrico. Sin tener en cuenta que existen pérdidas por acoplo a pistas adyacentes, pérdidas en los conductores o pérdidas por emisiones radiadas, mediante la ley de conservación de la energía se establece una relación entre los parámetros S_{11} y S_{21} como se muestra a continuación:

$$S_{11}^2 + S_{21}^2 = 1 \rightarrow S_{21} = \sqrt{1 - S_{11}^2}. \quad (3.10)$$

Esta misma relación de parámetros S se puede aplicar también a líneas diferenciales, donde los puertos serán a su vez puertos diferenciales. El uso de puertos diferenciales da lugar a conversión de señal entre modos diferenciales y modos comunes, por lo que se crea la denominada matriz mixta de parámetros S . La tabla 3.7 muestra la representación de la matriz mixta para dos puertos diferenciales. Los parámetros SDD hacen referencia a puertos donde la señal entra y sale en modo diferencial, SCC se refiere a que la señal entra y sale de los puertos en modo común, y los términos SDC y SCD hacen referencia a las señales que entran por un puerto en modo común y salen por el otro en modo diferencial y viceversa [52].

		Señal diferencial		Señal común	
		Puerto 1	Puerto 2	Puerto 1	Puerto 2
Señal diferencial	Puerto 1	SDD ₁₁	SDD ₁₂	SDC ₁₁	SDC ₁₂
	Puerto 2	SDD ₂₁	SDD ₂₂	SDC ₂₁	SDC ₂₂
Señal común	Puerto 1	SCD ₁₁	SCD ₁₂	SCC ₁₁	SCC ₁₂
	Puerto 2	SCD ₂₁	SCD ₂₂	SCC ₂₁	SCC ₂₂

Tabla 3.7. Matriz mixta de parámetros S correspondiente a la representación de una red de dos puertos diferenciales [51].

Siguiendo la misma nomenclatura que en la ecuación 3.8, el parámetro SCD₂₁ hace referencia a la ratio de señal diferencial que entra por el puerto 1 y sale por el puerto 2 en modo común, mientras que el término SDD₂₁ se refiere a la ratio de señal que entra por el puerto 1 y sale por el 2 en modo diferencial.

Bajo estos parámetros se simularon las pérdidas de inserción y de retorno de las líneas de comunicación del transceptor óptico. La figura 3.15 muestra las gráficas para los parámetros SDD₂₁ y SDD₁₁.

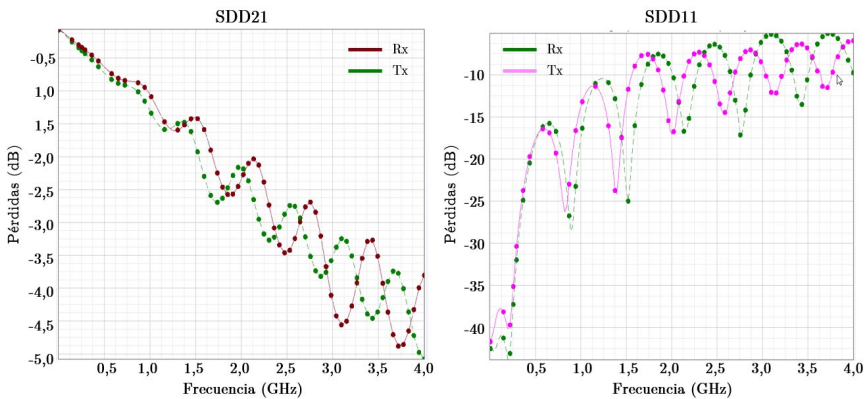


Figura 3.15. Simulación de las pérdidas de inserción y retorno (parámetros SDD₂₁ y SDD₁₁) correspondientes a las líneas de transmisión (Tx) y recepción (Tx) entre la FPGA y el transceptor óptico de Glenair.

Los resultados de la figura 3.15 muestran, como ya se esperaba, que para la comunicación en KM3NeT, cuya frecuencia de Nyquist está en

0,5 GHz, las pérdidas no afectarán al sistema. Se observa una caída monótona de las pérdidas hasta tasas de transmisión tres veces superiores. Incluso a estas tasas superiores donde sus pérdidas de inserción serían de -2 dB y, aproximadamente, para su tercer armónico -6 dB, se podría conseguir la comunicación sin necesidad de equalización.

En los pares diferenciales se pueden producir efectos de conversión de modo diferencial a modo común y viceversa. Si las dos pistas del par diferencial no tienen la misma longitud, cuando la señal diferencial llega al receptor, parte se convertirá en modo común. Esto se puede analizar mediante el parámetro SCD_{21} . La figura 3.16 muestra el resultado de la simulación de los parámetros SCD_{21} de las líneas de transmisión y recepción del tranceptor óptico.

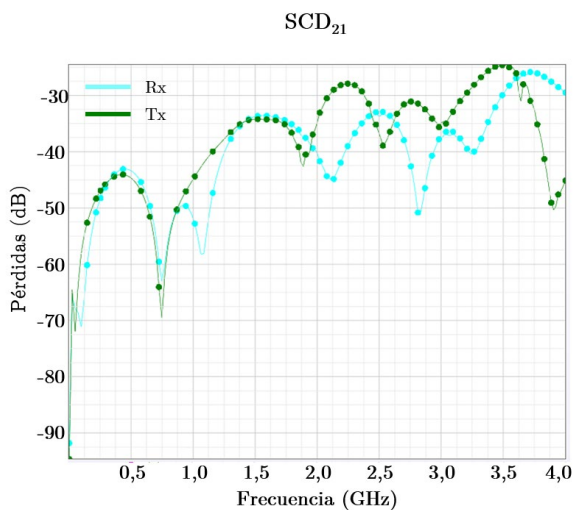


Figura 3.16. Simulación de las pérdidas producidas por la conversión de modo diferencial a modo común en las señales de transmisión (Tx) y recepción (Rx) entre la FPGA y el tranceptor óptico.

En la figura 3.16 se observa que las pérdidas por conversión de modo son menores de -40 dB, por lo que van a ser despreciables en el sistema.

Otra posible fuente de ruido que afecte a la integridad de las señales es el acoplo. Capacidades parásitas entre pistas o trazados que generen tensiones inducidas pueden producir ruido en pistas adyacentes. Dichas pistas, denominadas víctimas, tendrán dos componentes de ruido: una componente que aparece en su extremo opuesto llamada FEXT (*Far-End crossTalk*), y otra que aparece en su extremo cercano denominada NEXT (*Near-End crossTalk*) [53]. Estos efectos han sido simulados en las pistas de dos pares diferenciales correspondientes a las líneas de los PMTs, ya que son las que más cerca están unas de otras. Todas las líneas de los PMTs están rutadas con la misma separación, por lo que la simulación de dos de ellas es suficiente para validar el diseño.

Las figuras 3.17 y 3.18 muestran los resultados de las simulaciones del ruido inducido NEXT y FEXT de modo diferencial a modo diferencial (parámetro SDD) y de modo diferencial a modo común (parámetro SCD) entre dos pares diferenciales de PMTs. En estas figuras se aprecia que el ruido acoplado, en torno a -40 dB, es muy bajo y no va a afectar a la integridad de las señales.

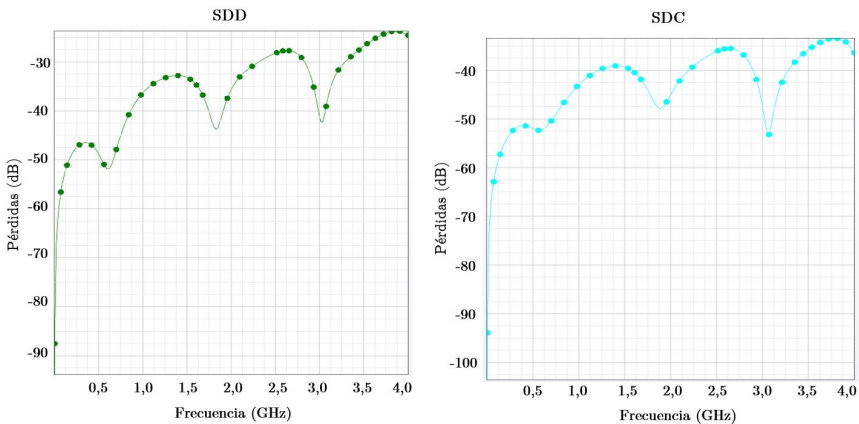


Figura 3.17. Simulación del ruido inducido NEXT, tanto en modo diferencial como en modo común, entre dos pares diferenciales correspondientes a señales de PMTs adyacentes. Simulación realizada con la herramienta ADS 2020.

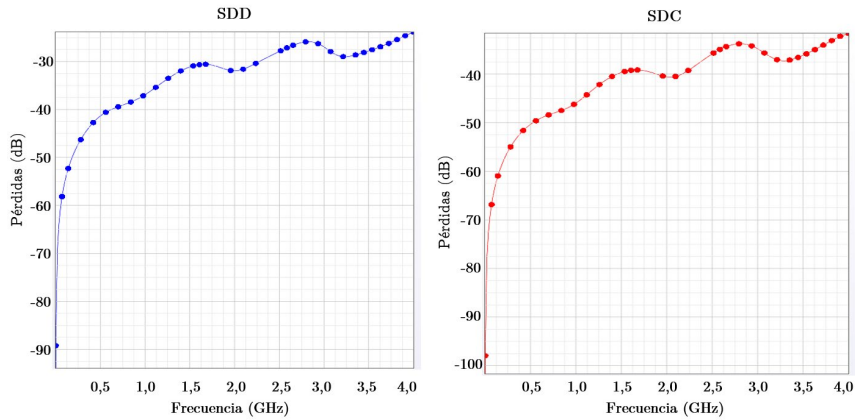


Figura 3.18. Simulación del ruido acoplado FEXT, tanto en modo diferencial como en modo común, entre dos pares diferenciales correspondientes a señales de PMTs adyacentes. Simulación realizada con la herramienta ADS 2020.

Por último, se realizó una simulación de las impedancias características de los pares diferenciales de las líneas de los PMTs, de las líneas del conector FMC y de las líneas del transceptor óptico. Todas ellas fueron diseñadas con una topología adecuada para mantener 100 ohmios de impedancia característica. Se han simulado los pares diferenciales de mayor longitud de cada uno de los tres grupos. La figura 3.19 muestra los resultados de la simulación donde se observa que no se sobrepasa una variación superior a $\pm 6\%$, lo cual es una variación aceptable. Los picos pronunciados que aparecen en la simulación son efectos capacitivos debidos a las perforaciones o vías en los extremos de la conexión.

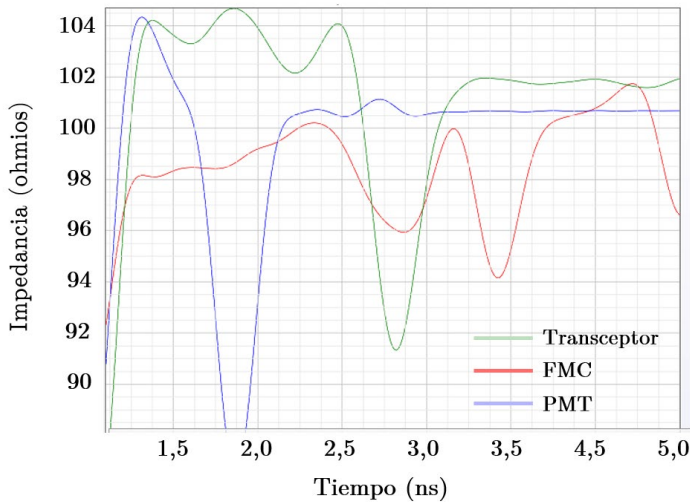


Figura 3.19. Simulación de las impedancias características de los pares diferenciales de mayor longitud de las señales correspondientes a los PMTs, FMC y transceptor óptico. Las grandes discontinuidades negativas observadas en esta gráfica corresponden a los efectos capacitivos producidos al final de las líneas por los puntos de conexión de los conectores.

3.5.2 Análisis de las fluctuaciones

Para verificar que las fluctuaciones de las líneas de comunicación no van a interferir en la capacidad de comunicación de la CLB, se realizó una simulación del diagrama de ojo. Para ello se utilizó un generador pseudoaleatorio PRBS (*Pseudo Random Binary Sequence*) de 31 registros con codificación 8B10B. Se simuló la tasa máxima de KM3NeT de 1,25 Gbps y también una tasa superior de 3,125 Gbps. La figura 3.20 muestra los resultados de los diagramas de ojo obtenidos para ambas tasas de transmisión.

A partir del diagrama correspondiente a la tasa de 3,125 Gbps se realizó un estudio detallado de las fluctuaciones o *jitter*. El *jitter* total que se observa en una comunicación está producido por dos componentes principales: aleatoria y determinista [54].

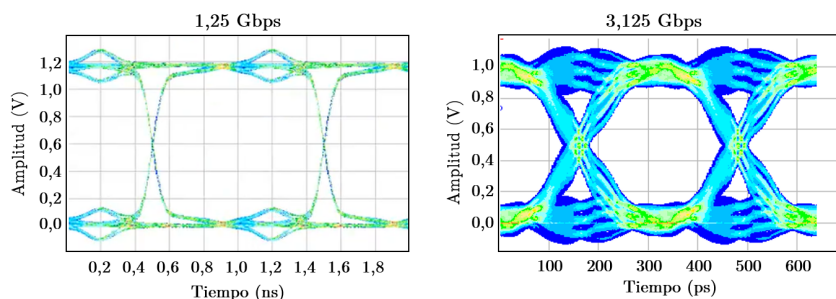


Figura 3.20. Diagrama de ojo simulado en la CLB para tasas de transmisión de 1,25 Gbps y 3,125 Gbps. En ambos casos la apertura del ojo es superior al 80%. Simulación realizada con ADS 2020.

Las fluctuaciones aleatorias (*Random Jitter* – RJ) están producidas por fuentes de ruido, como el ruido de fase del reloj del transmisor, o ruidos intrínsecos como el ruido térmico. No están relacionadas con ninguna señal del sistema y siguen una distribución gaussiana. Al tratarse de una distribución gaussiana, la forma más adecuada de expresarlo es en términos de desviación estándar o *Root Mean Square* (RMS). Las fluctuaciones deterministas se producen al trabajar con componentes que no son ideales. Se trata de fluctuaciones repetitivas que son predecibles y se pueden catalogar en varios tipos:

- Interferencias entre símbolos o ISI (*Inter Symbol Interference*), producidas por la interferencia de un bit con el siguiente, o debidas a reflexiones.
- Distorsión de ciclo o DCD (*Duty Cycle Distorsion*), producidas por alteraciones en la simetría de los flancos de subida y de bajada, generando una figura de distorsión con dos picos.
- Ruido periódico o PJ (*Periodic Jitter*), generado por acoplo, ruido en los raíles de alimentación, ruido en los sustratos, o inestabilidades en lazos de realimentación.

La tabla 3.8 muestra los resultados de todas las contribuciones en las fluctuaciones observadas para las tasas de transmisión de 1,25 Gbps y

3,125 Gbps. Los bajos valores de *jitter* obtenidos, así como la apertura del diagrama de ojo aseguran la calidad de la señal y el correcto funcionamiento del enlace de comunicaciones a ambas tasas de transmisión.

Contribución	1,25 Gbps	3,125 Gbps
Aleatorio (RJ) RMS	1,64 ps	11,46 ps
Entre Símbolos (ISI)	0,18 ps	2,12 ps
Distorsión Ciclo (DCD)	0,02 ps	0,17 ps
Periódico (PJ) RMS	0,06 ps	0,83 ps
Total	23,4 ps	163,4 ps
Apertura ojo	91,3%	87,3%

Tabla 3.8. Medida de las fluctuaciones producidas en el enlace de comunicación a tasas de 1,25 Gbps y 3,125 Gbps. Simulaciones y análisis realizados con la herramienta ADS 2020.

3.6 Prototipo de la CLB

Tras realizar todas las simulaciones posteriores al diseño y verificar la calidad de las señales principales de la tarjeta, se fabricaron los primeros prototipos. La figura 3.21 muestra el primer prototipo producido de la CLB donde se muestra la localización de los principales componentes que fueron descritos en la sección 3.2.

3.6.1 Análisis de los osciladores

Una característica importante para obtener un sincronismo preciso es el ruido de fase de los relojes. Esta característica muestra la inestabilidad, o variaciones de la frecuencia, alrededor de la frecuencia nominal. Esto hace que al analizar una señal en el dominio de la frecuencia no aparezca una única línea espectral, sino que se represente como un espectro centrado en la frecuencia de la portadora. Esta representación se expresa en términos de potencia relativa respecto a la nominal, dentro

de un ancho de banda de 1 Hz, por cada una de las frecuencias alejadas de la nominal en las que se realice la medida. Su unidad es el dBc/Hz.

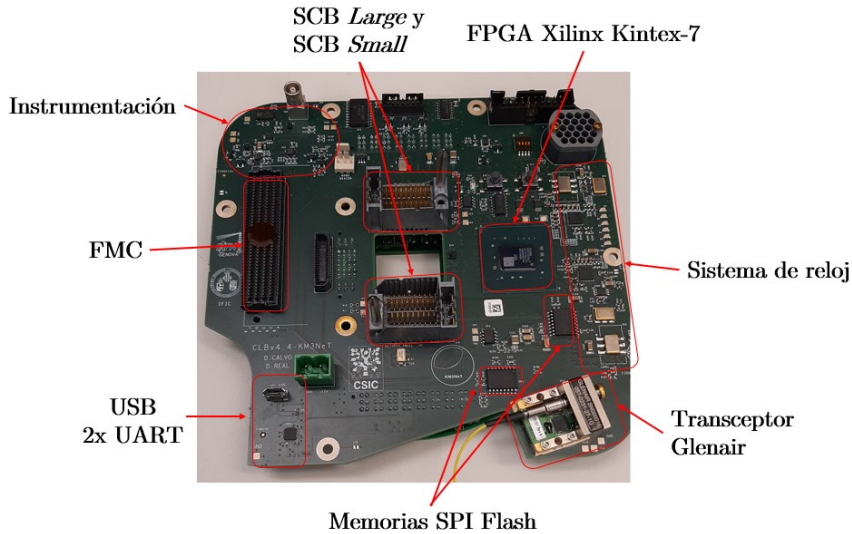


Figura 3.21. Prototipo de la tarjeta CLB. En esta imagen se muestra la posición de los principales componentes de la tarjeta electrónica. Tarjetas producidas por la compañía Rompal Ingenieros S.A.

La figura de ruido de fase es muy importante ya que proporciona información sobre posibles fluctuaciones en el retardo de las señales. Varios factores pueden afectar a la figura del ruido de fase, además de la calidad de los propios relojes, como son la estabilidad de la tensión de alimentación o el propio trazado de las pistas de la tarjeta electrónica.

Para intentar reducir estos efectos se creó una zona de masa aislada dedicada únicamente para los componentes del sistema de reloj, con la intención de reducir fuentes de ruido que se pudiesen acoplar por el plano de masa y afectar a la calidad del reloj.

Finalmente, se realizó una comparativa entre el rendimiento de los osciladores de Crystek y de Abracon. Para ello se dispusieron dos CLB, una con relojes de 125 MHz y 124,992 MHz de Crystek y otra CLB con

los mismos osciladores, pero de la empresa Abracon. Se sincronizaron ambas tarjetas con un conmutador de *White Rabbit*. Como se verá en el capítulo siguiente, cuando el nodo maestro y el nodo esclavo de una red *White Rabbit* están sincronizados, ambos emiten una señal cada segundo denominada PPS (*Pulse Per Second*). Se conectaron a un osciloscopio las señales PPS del maestro y de la CLB y se midió el desfase temporal entre ellas. Se tomaron medidas durante dos días cuyos resultados se pueden ajustar a una gaussiana. La desviación estándar de este ajuste indica la estabilidad del sincronismo. La figura 3.22 muestra los resultados obtenidos para los osciladores de ambas empresas, donde se puede apreciar que los resultados de sincronismo son mejores utilizando los osciladores de Crystek, pero esta mejora es insignificante para los requisitos de KM3NeT, por lo que teniendo en cuenta el precio de ambos osciladores, Abracon ha sido el elegido para estas nuevas tarjetas electrónicas.

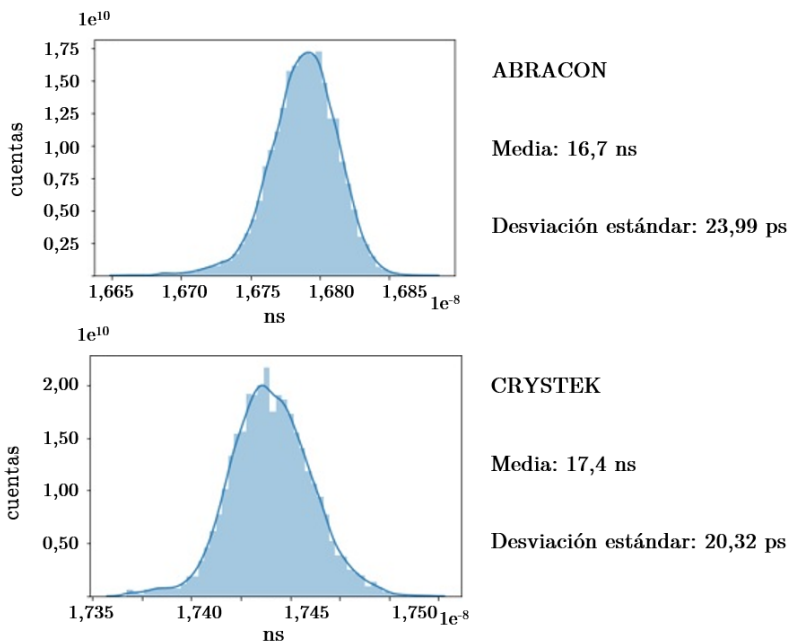


Figura 3.22. Estabilidad del sincronismo obtenida para los relojes de Abracon y Crystek. Medidas realizadas con un osciloscopio Lecroy WavePro760Zi.

SINCRONISMO EN KM3NeT

4 SINCRONISMO EN KM3NeT

El telescopio KM3NeT estará formado por una red tridimensional de módulos ópticos destinados a la detección de neutrinos. En el capítulo 1 se describieron los diferentes tipos de análisis que pretende realizar KM3NeT. Para ello, el telescopio ha de ser capaz de reconstruir los eventos físicos producidos por los neutrinos a partir de la señal que producen los fotones Cherenkov en los fotomultiplicadores de los módulos ópticos, en particular, el tiempo de llegada de dichos fotones y la amplitud de carga. Por lo tanto, para una correcta reconstrucción de eventos se necesita que todos los módulos ópticos estén sincronizados con alta precisión, pues de este grado de sincronización depende la resolución angular del telescopio, y por tanto la capacidad de determinar la dirección de los neutrinos incidentes. La complejidad de sincronizar los nodos del detector está en la gran cantidad de módulos que hay (que además, están distribuidos espacialmente en una red de cientos de metros) y la enorme distancia entre el detector y la estación de la costa. Por todo ello, es necesario un complejo sistema de sincronismo capaz de afrontar estas dificultades. El protocolo elegido en KM3NeT es *White Rabbit* (WR), una tecnología que permite sincronizaciones por debajo del nanosegundo utilizando enlaces bidireccionales de fibra óptica. Debido a la dificultad del emplazamiento de los detectores de KM3NeT, esta tecnología fue modificada y adaptada para usarse en la Fase 1 del experimento. En este capítulo se describe la evolución de la topología y las contribuciones realizadas para la red *White Rabbit* de la Fase 1 de KM3NeT. Cabe destacar que para la Fase 2 de KM3NeT se ha decidido optar por el uso de la tecnología *White Rabbit* de forma estándar, aunque los módulos instalados en la Fase 1 seguirán utilizando la tecnología *White Rabbit* modificada y descrita en este capítulo.

4.1 Principios de sincronismo

El término sincronismo se puede definir mediante dos relojes o sistemas separados espacialmente, donde cada uno de ellos tiene su propio oscilador y, por consiguiente, cada uno tendrá un tiempo absoluto inicial diferente de la forma $t' = Kt + b$ donde el término K hace referencia a la frecuencia de oscilación y b al desfase. Esta situación aparece representada en la figura 4.1.

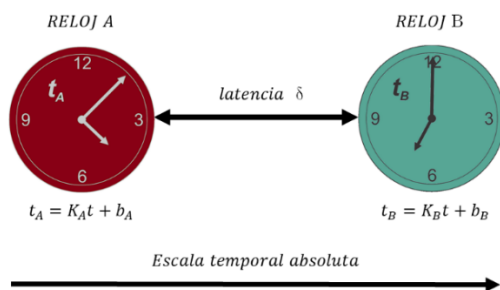


Figura 4.1. Planteamiento del problema que se pretende resolver sincronizando sistemas.

Para que ambos relojes estén sincronizados hay que conseguir que $K_A = K_B$, proceso denominado sintonización, y que las fases sean iguales ($b_A = b_B$). El efecto deseado tras el proceso de sincronismo es que ambos relojes presenten exactamente la misma escala temporal absoluta, o dentro de los límites que puede tolerar el sistema.

Para conseguir la sintonización de los relojes de un nodo, denominado maestro, y del resto de nodos que forman un sistema, denominados esclavos, se utiliza el estándar Ethernet Síncrono (*Synchronous Ethernet* - Sync-E) [55].

El estándar Sync-E define una estructura de red jerárquica con un nodo en su cúspide, denominado maestro, el cual dispone de un reloj primario, que puede ser un reloj atómico o un receptor de un Sistema de

Posicionamiento Global (*Global Positioning System* - GPS), el cual se usa para codificar los datos que se envían a los nodos del siguiente nivel, denominados esclavos. Los nodos esclavos, mediante bucles de enganche de fase (*Phase-Locked Loop* - PLL), son capaces de extraer y recuperar el reloj del maestro del flujo de datos de entrada y, a su vez, utilizar ese reloj recuperado para codificar el flujo de datos de salida que enviará a los nodos del nivel inferior, consiguiéndose así tener todos los nodos de la red con los relojes sintonizados. La figura 4.2 muestra el esquema jerárquico de propagación de reloj en una estructura de red mediante Sync-E, donde se puede observar la propagación en cascada del reloj frente a la estructura de relojes de una red *Ethernet* estándar.

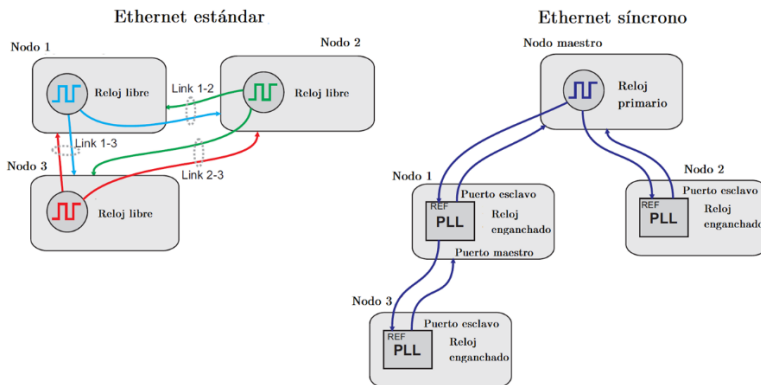


Figura 4.2. Comparativa de los esquemas de distribución de reloj de redes *Ethernet* estándar y *Ethernet* síncrona. Se observa la jerarquía maestro-esclavo con PLLs en cascada para transmitir el reloj de referencia en el protocolo *Ethernet* síncrono, mientras que en las redes *Ethernet* estándar cada nodo tiene su propio reloj independiente. Imagen adaptada de [56].

Tras la sintonización se procede al ajuste de fases. Dicho ajuste se obtiene empleando un intercambio de mensajes entre el nodo maestro y los esclavos mediante el protocolo *Precision Time Protocol* IEEE 1588 (PTP) [57]. PTP es un protocolo con alta precisión temporal diseñado para ser usado en redes de área local, no requiere ninguna

infraestructura adicional y es capaz de proporcionar tanto información temporal muy precisa, como transferencia de datos.

Todos los elementos que forman una red introducen latencias no predecibles que hacen que el sistema sea no determinista. La forma de disminuir estas incertidumbres, que imposibilitarían una sincronización precisa, es intercambiar mensajes desde la capa física donde se incluya una marca temporal. Con este sistema se puede conseguir una sincronización de pocos μs en redes diseñadas con componentes estándar y del orden de 100 ns si todos los elementos hacen uso del protocolo PTP. Esta es una gran ventaja con respecto a otros protocolos de sincronismo sobre *Ethernet* como el protocolo *Network Time Protocol* (NTP) [58], donde las marcas temporales se hacen a nivel de software en lugar de en la capa física y donde la sincronización que se puede obtener es de decenas de ms. En la figura 4.3 se representa una comparativa que muestra las capas del modelo OSI de *Ethernet* con las incertidumbres que se pueden introducir en cada una de las capas y donde se observa el beneficio de utilizar protocolos de sincronismo precisos basados en la capa física, como PTP, frente a protocolos de sincronismo basados en software como NTP.

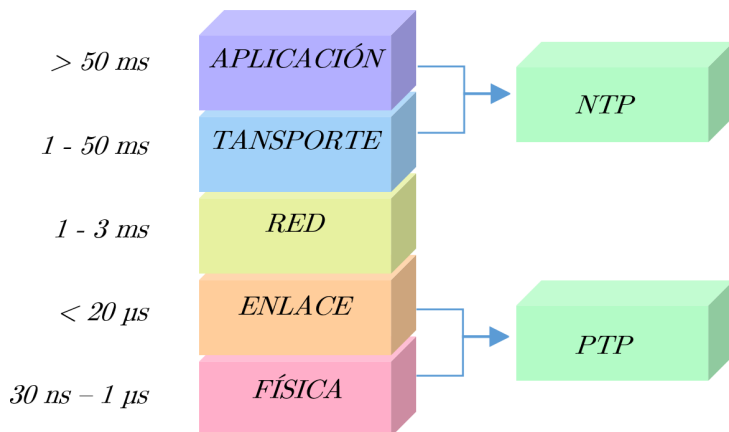


Figura 4.3. Incertidumbre generada en los protocolos de sincronismo en función de la capa del modelo OSI de Ethernet en la que estén implementados.

El protocolo PTP trabaja con un flujo de mensajes, tal y como muestra la figura 4.4, entre maestro y esclavo para conocer cuál es el retardo que existe entre ellos.

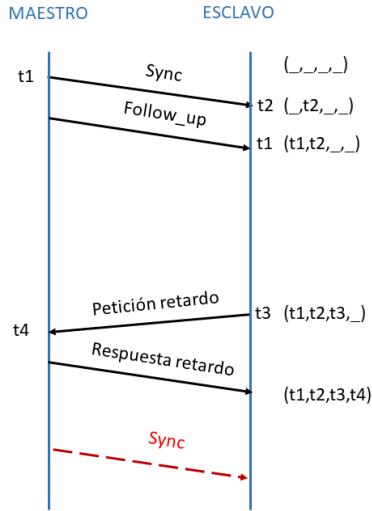


Figura 4.4. Flujo de mensajes entre maestro y esclavo generado por el protocolo PTP para averiguar el desfase que hay entre ellos.

El proceso se inicia con el envío de un mensaje desde el nodo maestro al nodo esclavo en el instante t_1 (paquete *sync*). Posteriormente se envía un segundo paquete al esclavo, denominado *follow-up*, indicando cuál fue el tiempo t_1 en el que se envió el paquete *sync*. El mensaje *sync* llega al nodo esclavo tras un periodo de propagación Δt , el cual dependerá de la longitud de onda del enlace de comunicación y de la distancia. El nodo esclavo, cuando recibe el mensaje *sync*, almacena el instante de recepción (t_2) medido con su reloj y lo devuelve al maestro en el instante t_3 . Después del tiempo de propagación esclavo-maestro ($\Delta t'$), el maestro lo recibe en el instante t_4 . Finalmente el nodo maestro envía un paquete al esclavo con su tiempo de recepción t_4 . Con todos estos datos el esclavo es capaz de aplicar el ajuste necesario para sincronizar su reloj con el reloj del maestro. Con este intercambio de mensajes se puede establecer el tiempo que tardan los mensajes en ir y volver del maestro

al esclavo y viceversa, lo que se conoce como RTT, de sus siglas en inglés *Round Trip Time*. Este tiempo se calcula mediante la expresión

$$T_{RTT} = (t4 - t1) - (t3 - t2). \quad (4.1)$$

Hay que tener en cuenta que en las redes *White Rabbit* el nodo maestro y el nodo esclavo no emiten con la misma longitud de onda ya que ambos utilizan el mismo canal de fibra óptica, por lo que la dispersión cromática hace que $\Delta t' = \alpha \Delta t$, donde el parámetro α representa la asimetría del sistema. Teniendo en cuenta la asimetría del sistema y el RTT, se puede calcular la corrección que hay que aplicar al reloj esclavo, denominado *offset*, mediante la siguiente ecuación propia del protocolo *White Rabbit*:

$$t_{\text{offset}} = \frac{t3 - t4 + \alpha t2 - \alpha t1}{1 + \alpha}, \quad (4.2)$$

siendo $t2 = t1 + \Delta t + t_{\text{offset}}$ y $t4 = t3 + \Delta t' - t_{\text{offset}}$.

Por lo tanto, mediante el flujo de mensajes generado por el protocolo PTP se consigue una sincronización con una granularidad marcada por la frecuencia del reloj maestro. En el caso de KM3NeT se usa un reloj de 125 MHz por lo que la granularidad en esta primera etapa de la sincronización será de 8 ns. Para conseguir sincronizaciones más precisas se necesita corregir en el nodo esclavo el t_{offset} , calculado en la expresión 4.2, mediante la técnica *Digital Dual Mixer Time Difference* (DDMTD), una técnica originalmente analógica, implementada en el ámbito digital donde se transforma la diferencia de fase de dos relojes de alta frecuencia en un dominio de baja frecuencia. Esto se consigue mediante el uso de un reloj auxiliar de frecuencia muy próxima a la de los relojes cuya diferencia de fase se pretende medir. La implementación de esta técnica que permite medir la diferencia de fase entre los relojes clk_1 y clk_2 con alta precisión está esquematizada en la figura 4.5.

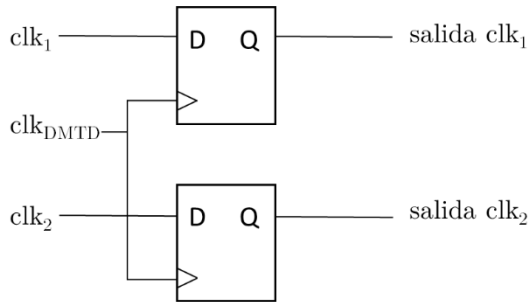


Figura 4.5. Esquema de implementación de la técnica DMTD en el dominio digital, conocida como DDMTD, mediante el uso de biestables tipo D.

Para implementar la técnica DDMTD se conectan los relojes clk_1 y clk_2 a la entrada de biestables tipo D cuyo reloj de muestreo será el reloj auxiliar clk_{DMTD} . La frecuencia del reloj clk_{DMTD} está relacionada con la de los relojes clk_1 y clk_2 mediante la expresión

$$clk_{DMTD} = \frac{n}{n+1} clk_1, \quad (4.3)$$

donde n representa el factor de amplificación temporal. Con los dos biestables y el reloj auxiliar se consigue un efecto de amplificación temporal, tal y como se representa en la figura 4.6, donde esa diferencia de fase generada por la técnica DDMTD es proporcional a la diferencia de fase de los relojes clk_1 y clk_2 multiplicada por un factor n . Esta diferencia de fase se puede medir con gran precisión utilizando el reloj de alta frecuencia clk_2 . Al no tener clk_1 y clk_2 la misma frecuencia existirá un error en las diferencias de fase que habrá que corregir. Para ello se necesita que el reloj de los nodos esclavos sea un oscilador controlado por tensión cuya frecuencia se puede modificar de forma precisa mediante una tensión gestionada por un DAC.

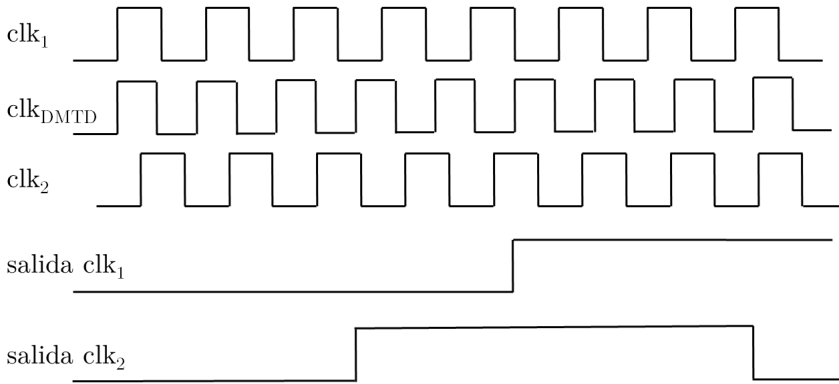


Figura 4.6. Diagrama de señales que muestra el efecto de amplificación temporal que se consigue con la técnica DDMTD.

Las frecuencias de los relojes de la CLB se seleccionaron para tener una amplificación temporal de 2^{14} . Por lo tanto, según la ecuación 4.3, la frecuencia del reloj auxiliar es

$$clk_{DMTD} = \frac{2^{14}}{2^{14} + 1} 125 \text{ MHz} = 124,992 \text{ MHz}. \quad (4.4)$$

4.2 Sincronismo en KM3NeT

El experimento KM3NeT, como se ha descrito en el capítulo 1, es una infraestructura que estará compuesta por miles de módulos ópticos, los cuales se encargan de detectar y procesar la radiación de Cherenkov para reconstruir las trazas de las partículas que originaron dicha radiación. Los módulos ópticos, separados por decenas de metros, tienen su propia electrónica de adquisición y su propio plano temporal. Para una correcta identificación de las fuentes astrofísicas que producen los neutrinos cósmicos, se necesita una resolución angular mejor de $0,2^\circ$

para neutrinos con energía mayor de 10 TeV. Teniendo en cuenta los efectos intrínsecos de la dispersión cromática, aproximadamente 1,5 ns, y un TTS de 1,3 ns (σ) [59], el sistema de calibración temporal de KM3NeT no debe superar estos límites temporales intrínsecos. Así pues, se ha definido una precisión temporal de 1 ns, ya que por encima de este valor la resolución angular del experimento comenzaría a degradarse. Como se ha mencionado anteriormente, para conseguir este objetivo, el protocolo utilizado en el sistema de sincronización de KM3NeT ha sido *White Rabbit*.

El protocolo *White Rabbit* ha sido desarrollado por el CERN (Laboratorio Europeo de Física de Partículas). Se trata de un proyecto colaborativo de código abierto donde se define un protocolo de sincronismo de gran precisión, fiabilidad y escalabilidad, que utiliza la red de fibra óptica tanto para sincronizar como para comunicar y enviar datos. Este protocolo permite alcanzar resoluciones de 1 ns con una precisión de unos pocos centenares de ps, lo cual satisface los requisitos de KM3NeT. WR forma una topología de red jerárquica diseñada sobre la capa física de Ethernet y basada en enlaces maestro-esclavo bidireccionales. La figura 4.7 muestra una representación de una red WR. La sincronización con WR se consigue mediante las técnicas y protocolos descritos en el apartado 4.1, es decir, Ethernet síncrono, PTP y DDMTD.

4.2.1 Elementos de la red *White Rabbit* en KM3NeT

Debido al diseño y dimensión del experimento KM3NeT, además de los nodos maestros y esclavos que formarían los enlaces típicos en una red óptica WR, es necesario introducir otros elementos ópticos que aseguren la correcta transmisión de la información entre los nodos y la estación de la costa, distanciados 40 km en la zona francesa (ORCA) y 100 km en la zona italiana (ARCA).

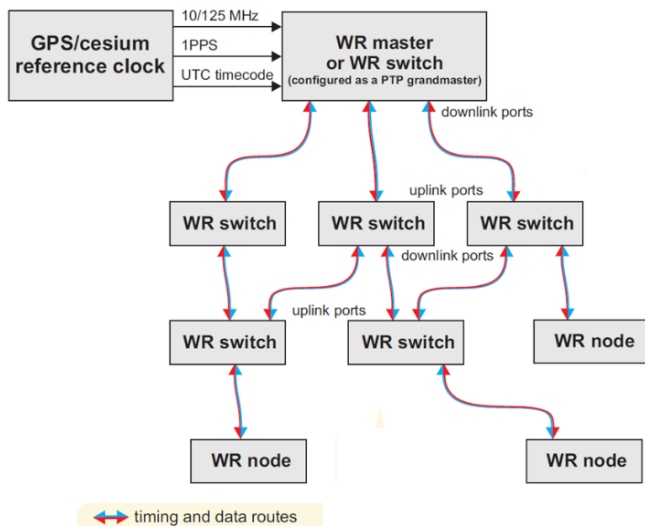


Figura 4.7. Esquema de red con topología *White Rabbit* basada en varios niveles donde se muestra la jerarquía y la distribución de reloj y datos entre nodos maestro y esclavo. Imagen tomada de [60].

4.2.1.1 Maestro: WRS

El componente principal de las redes *White Rabbit* es un conmutador de red, denominado *White Rabbit Switch* (WRS). Este dispositivo permite combinar en el mismo medio físico de conexión, tanto paquetes de sincronismo como paquetes de datos. El WRS es un conmutador de gigabit *Ethernet* (IEEE802.1 D Bridge) con 18 puertos IEEE802.3z SFP los cuales soportan tanto conexión de cobre como de fibra óptica. Las principales características del WRS son:

- Implementación de los estándares PTP y Sync-E.
- Enlaces con latencia determinista.
- 17 puertos de bajada. Estos puertos actúan como maestros. A través de ellos se propaga el reloj de sincronismo a los diferentes elementos de la red que estén en el siguiente nivel jerárquico inferior y se recibe el tráfico de datos de los mismos.

- 1 puerto de subida que actúa como esclavo y permite conectar con los niveles jerárquicos superiores, tanto para recibir el reloj del sistema como para enviar los datos de los restantes 17 puertos.
- 1 puerto de *Ethernet* 100BaseT que permite acceder a la gestión del WRS mediante una red o una conexión no WR.
- Señal denominada PPS, de sus siglas anglosajonas *Pulse Per Second*. Esta señal se emite una vez cada segundo cuando el sistema está sincronizado y sirve como referencia para evaluar la calidad del sincronismo entre el módulo maestro y esclavo.
- Salida del reloj recuperado de 125 MHz.

El hardware del WRS está implementado en estándar microTCA, un estándar compacto, con alimentación redundante, control remoto y diseñado para soportar tasas de datos elevadas. Debido al reducido tamaño del estándar microTCA, los conectores ópticos de los 18 puertos están incorporados en otra tarjeta que se acopla mediante dos conectores QSS-048-01-LD-DP. La figura 4.8 muestra un diagrama del WRS con sus principales bloques funcionales.

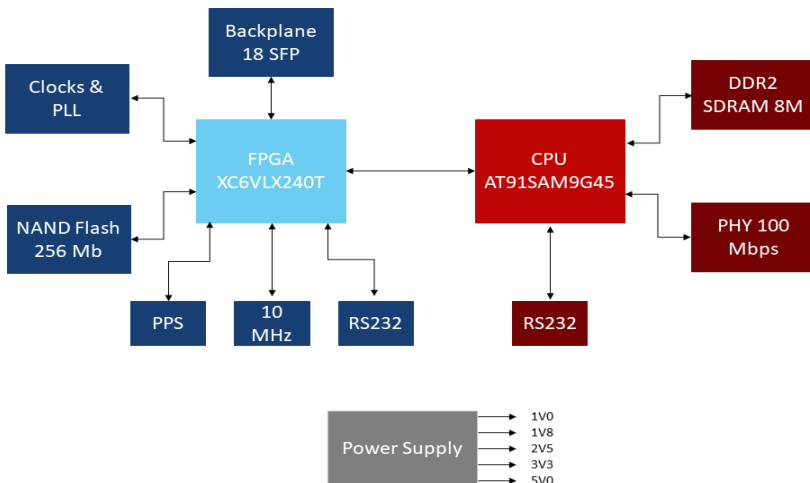


Figura 4.8. Diagrama de los bloques principales que forman el denominado *White Rabbit Switch*.

Los WRSs permiten formar una estructura jerárquica de varios niveles, ya que, dentro del mismo dispositivo, hay enlaces tanto maestro como esclavo.

4.2.1.2 Esclavo: DOM

Los *Digital Optical Modules* (DOMs), descritos en los capítulos 1 y 2, son los nodos esclavos de la red de *White Rabbit* de KM3NeT. Son los elementos encargados de digitalizar las señales originadas en los eventos que tienen lugar en el detector y, por tanto, necesitan estar sincronizados con precisión. Son los últimos elementos en la jerarquía de red de KM3NeT y los encargados de enviar a la estación de la costa todos los datos que se adquieran en el experimento.

4.2.1.3 Amplificadores ópticos

En el experimento KM3NeT se utilizan fibras ópticas de un solo modo dentro del estándar U-T G.655 [61] para comunicaciones de 100 km, las cuales están optimizadas para tener menos atenuación en la Banda-C de la tercera ventana (1528 nm - 1563 nm) [62]. Aun así, y debido a la gran distancia que separa el detector submarino de la costa, son necesarios amplificadores ópticos. Los amplificadores ópticos utilizados son amplificadores de fibra dopada, en concreto con iones de erbio (*Erbium Doped Fiber Amplifier* - EDFA). Estos dispositivos permiten mantener unos márgenes ópticos entre las bases submarinas y la costa de 10 dB. Se han elegido EDFAs por las ventajas que presentan con respecto a otro tipo de amplificadores ópticos como los de láser de semiconductor, también conocidos como SOA (*Semiconductor Optical Amplifier*). A continuación, se enumeran las principales ventajas:

- Conversión de energía mucho más eficiente, por lo que alcanzan valores de ganancia mucho más altos.
- Son menos ruidosos.

- No presentan efectos dinámicos en la ganancia para señales de alta velocidad, por lo que son muy adecuados para sistemas de transmisión multicanal.
- Tienen ganancia óptica en la tercera ventana.

4.2.1.4 Multiplexores ópticos

La red óptica de KM3NeT estará formada por miles de nodos, lo cual hace que sea una red bastante compleja y extensa. Para tratar de simplificar el diseño de la red, se utilizarán las fibras ópticas como canales donde irán multiplexados los datos procedentes de varios módulos ópticos simultáneamente.

Existen varias técnicas de multiplexado como la transmisión por división de frecuencia óptica (OFDM de su acrónimo en inglés *Optical Frequency Division Multiplexing* [63]), o la división de longitud de onda (WDM de su acrónimo en inglés *Wavelength Divison Multiplexing* [64]). Ambas técnicas son similares conceptualmente y únicamente difieren en la tecnología que necesitan. La técnica OFDM necesita filtros de alta selectividad y sintonizables, como los Fabry-Perot [64] o anillos resonantes, mientras que para WDM se pueden utilizar filtros de banda fija no sintonizable. Debido a la sencillez y el bajo coste, WDM es la técnica utilizada en KM3NeT.

Como se ha descrito en la sección 4.2.1.3, el EDFA permite amplificar señales que se encuentren dentro de la tercera ventana, y dentro de esta ventana, se van a utilizar longitudes de onda de banda-C. Por otra parte, como se describió en el capítulo 1, las DUs de KM3NeT constan de 18 módulos ópticos. En una misma fibra óptica se transmitirán los módulos ópticos de 4 DUs, es decir, 72 longitudes de onda. Dado el ancho de banda de la banda-C, los 72 canales estarán separados 50 GHz. A esta técnica de transmitir varios canales en la misma fibra con 50 GHz de separación se le conoce como DWDM de sus siglas en inglés *Dense Wavelength División Multiplexing*. De forma análoga, estos

canales serán separados en la estación de la costa para extraer el tráfico de datos de cada uno de los módulos ópticos.

4.2.2 Red de sincronismo para la Fase 1 de KM3NeT. La red *White Rabbit Broadcast*

Dada la complejidad de la red óptica que conforman los elementos del experimento KM3NeT, así como la gran cantidad de nodos, la tecnología *White Rabbit* fue modificada y adaptada a las necesidades de KM3NeT. Esta tecnología fue desarrollada para la primera fase de la construcción del detector, conocida como Fase 1, para reducir el número de fibras ópticas y componentes electrónicos que deberían ir en el fondo del mar.

La principal característica es que los enlaces no son bidireccionales entre los módulos ópticos y los WRSs. Esta red *White Rabbit* modificada está diseñada con una topología jerárquica, asimétrica y encabezada por el denominado *WRS-Broadcast*. El *WRS-Broadcast* será el maestro que recibirá el tiempo de un GPS y el encargado de distribuirlo a todos los módulos del experimento, así como de enviar los comandos de control (*slow control*), todo ello mediante un único puerto unidireccional de 1,25 Gbps. En el camino de vuelta, cada módulo óptico esclavo tiene un camino diferente, donde los paquetes de ajuste temporal y los datos físicos llegan a un WRS diferente en el denominado Nivel 1. Una vez llegan al primer nivel, los paquetes temporales se encaminan para que vuelvan al *WRS-Broadcast* mientras que los paquetes de datos se encaminan hacia conmutadores comerciales optimizados para el manejo de altas tasas de transferencia de datos. Esta topología de red WR, basada en varios niveles, aparece representada en la figura 4.9.

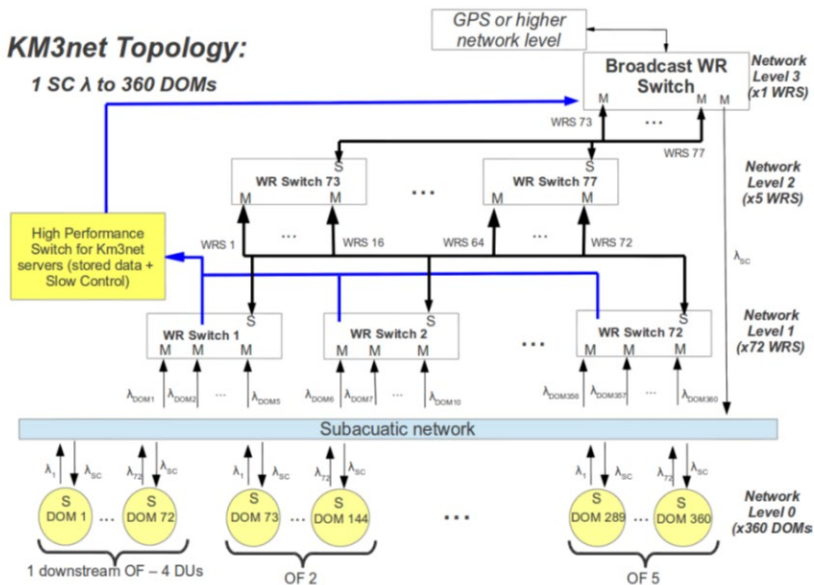


Figura 4.9. Topología de la red óptica WR *Broadcast* diseñada para la Fase 1 del experimento KM3NeT. La red óptica está basada en el protocolo *White Rabbit*, pero ha sido modificada para adaptarla a las necesidades de KM3NeT.

Debido a esta gran asimetría fue necesario modificar el flujo de mensajes del protocolo PTP ya que el intercambio de paquetes de sincronismo no se hace entre el WRS maestro y el módulo óptico esclavo, sino que existen uno o varios WRSs intermedios. En esta nueva implementación todos los paquetes que envía el WRS-*Broadcast* llegarán a todos los módulos ópticos, por lo que es necesario que el WRS-*Broadcast* envíe dos tipos de paquetes:

- Paquetes genéricos.- Estos paquetes son procesados y compartidos por todos los módulos ópticos, tales como los paquetes PTP Sync y PTP Follow up.

- Paquetes específicos.- Paquetes con información concreta para un módulo óptico. Estos paquetes serán únicamente procesados por el módulo óptico al que hace referencia el paquete y serán descartados por el resto de módulos. Además de los paquetes específicos que se han generado durante el procesado de establecimiento de comunicación entre maestro y esclavo (el cual se ha omitido en esta sección por simplificar), un paquete específico es el PTP_Respuesta_retardo, donde el tiempo t_4 marcado por el WRS *Level 1*, llegará a todos los módulos, pero únicamente será procesado por uno de ellos.

Por lo tanto, con esta novedosa implementación, un paquete PTP sync+follow_up enviado por el WRS-*Broadcast* generará 360 paquetes PTP_peticion_retardo, los cuales serán respondidos en el WRS *Level 1*, y esas 360 respuestas serán enviadas a través de WRS-*Broadcast* a todos los módulos ópticos. Los módulos ópticos solo aceptarán el paquete que les corresponda. El nuevo flujo de paquetes para el cálculo del RTT aparece representado en la figura 4.10.

En esta topología, el tráfico de datos propio del experimento no pasa por todos los niveles jerárquicos de la red, ya que esto saturaría rápidamente la capacidad de los WRSs. Cuando salen de la red subacuática, los datos se separan mediante módulos DWDM y, a través del nivel 1 de WRS, se envían a conmutadores estándar de alto rendimiento en el tráfico de datos, capaces de gestionar 1,28 Tbps, para su posterior envío a la granja de ordenadores de la estación de la costa para su procesado y almacenamiento final.

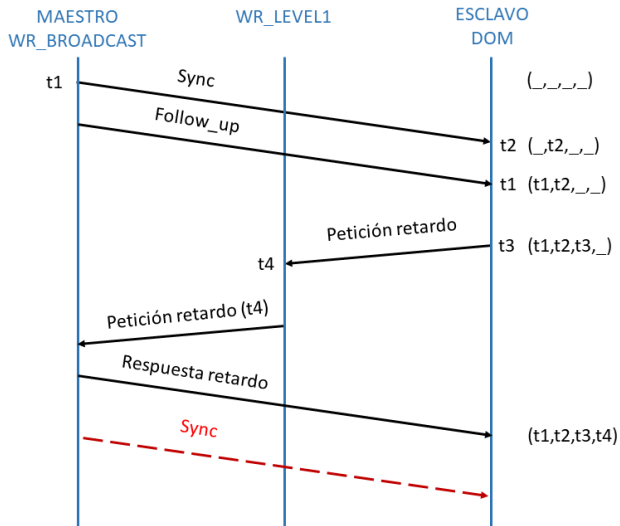


Figura 4.10. Flujo de datos del protocolo PTP adaptado para la red óptica *White Rabbit Broadcast* de la Fase 1 de KM3NeT. Este nuevo flujo de datos tiene en cuenta los niveles de WRSs intermedios entre el nodo maestro y los esclavos.

4.2.3 Dimensionado de la red *White Rabbit Broadcast*

Para poder realizar un correcto dimensionado de la red de WR hay que hacer unas estimaciones previas sobre el tráfico de datos, tanto de los fotomultiplicadores como de los sensores acústicos, que se prevén en las operaciones del experimento.

La mayor contribución en la tasa de datos provendrá de los fotomultiplicadores y, en definitiva, de los eventos luminosos que se produzcan en las inmediaciones del detector. Durante las operaciones habrá un fondo óptico que estará generado por la bioluminiscencia y por la radiación emitida en las desintegraciones β de los isótopos de ^{40}K .

Para estimar la radiación que se puede tener de fondo, es muy útil utilizar la experiencia previa y los datos que se tienen de otros detectores como ANTARES [65] o NEMO [66]. En base a la experiencia

previa en el detector NEMO, instalado en la costa italiana, se observó durante más de nueve meses de toma de datos que la media de eventos de fondo por cada fotomultiplicador, correspondientes a desintegraciones de ^{40}K , estaba entre 48-52 kHz. Esta tasa puede aumentar significativamente, llegando a alcanzar hasta los 10 MHz si se producen ráfagas de bioluminiscencia que consisten en destellos breves de luz, típicamente por debajo de varios segundos, producidos por organismos luminiscentes. En este escenario, las tasas superiores a 100 kHz se produjeron durante menos de un 0,5% del tiempo, tal y como se observa en la figura 4.11.

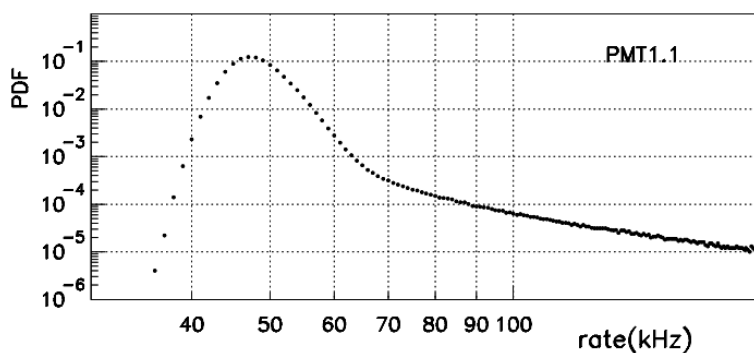


Figura 4.11. Distribución de las frecuencias de eventos registradas en el detector NEMO durante más de nueve meses de toma de datos.

En el experimento NEMO se utilizaron fotomultiplicadores de 10". A través de las tasas obtenidas por un fotomultiplicador de 10" se puede estimar la tasa que se obtendría con los fotomultiplicadores de 3" de KM3NeT mediante la siguiente relación entre sus radios: $f = R_{3''}^2 / R_{10''}^2 = 0,09$. Esta relación implica que la tasa esperada de eventos de fondo que se observarán con los fotomultiplicadores de KM3NeT será de ~ 4 kHz pudiendo llegar a tasas de 1 MHz durante las ráfagas provocadas por bioluminiscencia.

Para realizar una estimación de las tasas que se observarán en el emplazamiento francés, se instaló un módulo óptico de KM3NeT dentro

del detector ANTARES. Este módulo óptico registró tasas correspondientes a eventos de fondo superiores a las estimadas en la costa italiana, en concreto de 9,5 kHz en promedio. Por lo tanto, teniendo en cuenta ambos escenarios, se estableció una tasa media de eventos de fondo esperada para KM3NeT de 7 kHz. Se definió un valor conservativo de 10 kHz y un valor de 15 kHz para un escenario extremo para dimensionar la red óptica y el sistema de adquisición.

Sin embargo, esta estimación no tiene en cuenta el efecto que pueden producir las anteriormente mencionadas ráfagas de bioluminiscencia. Estos eventos son esporádicos, no constantes y muy luminosos. En KM3NeT se definió el término ráfaga para todos aquellos eventos de fondo que superasen en más de un 120% la tasa de eventos debida al ^{40}K . Los estudios en los detectores NEMO y ANTARES, mostraron que la duración de estas ráfagas oscila entre 100 ms y 10 s, contribuyendo a la tasa de datos entre el 0,5 - 4 % del tiempo, lo que hace indicar que será poco probable una saturación completa del ancho de banda debido a estos efectos.

Teniendo en cuenta las características de las ráfagas se estableció que los DOMs deberían ser capaces de digitalizar una tasa de eventos de hasta 130 kHz por fotomultiplicador, lo que equivale a una tasa de transferencia por módulo óptico de 200 Mbps. Con estos datos, la tabla 4.1 muestra el número de WRSs que se necesitarían por cada 360 módulos ópticos, siendo 1,25 Gbps la máxima capacidad de transmisión de datos del WRS. La información representada en la tabla 4.1 hace referencia al esquema representado en la figura 4.9.

Como se muestra en la tabla 4.1, el coste unitario de producción de un WRS es, aproximadamente, 1800 € por lo que el coste total estimado para la Fase 1, sumando las redes ópticas de ARCA y ORCA, sería de 212400 €.

Etapa	FASE 1 ARCA (24 DUs)		FASE 1 ORCA (6 DUs)	
	Nº WRS	Coste (€)	Nº WRS	Coste (€)
Nivel 1	87	156600	22	39600
Nivel 2	5	9000	2	3600
<i>Broadcast</i>	1	1800	1	1800
Total	93	167400	25	45000

Tabla 4.1. Estimación del coste, en cuanto a WRSs, para la red óptica de la Fase 1 de ARCA y ORCA.

4.2.4 Duplicación de canales de subida dentro de los WRSs

El gran número de WRSs necesarios para esta topología de red y, en definitiva, el alto coste total, está originado por la baja capacidad de transmisión de datos de los WRSs. Suponiendo que se alcance el límite máximo de transmisión de un módulo óptico (200 Mbps), con cinco módulos se saturaría el ancho de banda del WRS. Por lo tanto, únicamente se pueden conectar cinco módulos a cada WRS, quedando doce puertos inutilizados. Para evitar esto, se implementó a nivel de software, una modificación dentro de los WRSs para poder añadir un puerto más de transmisión a 1,25 Gbps. Con esta modificación se dispondría de dos puertos de transmisión a 1,25 Gbps cada uno, por lo que sería posible conectar más de cinco módulos ópticos y se reducirían considerablemente el número de WRS del nivel 1.

4.2.4.1 Esquema del WRS

El diseño interno del WRS está compuesto de diferentes módulos conectados mediante el bus *Wishbone* [67] y controlados mediante el procesador empujado LM32 de *Lattice* [68]. La figura 4.12 muestra el diagrama con los bloques que forman el WRS.

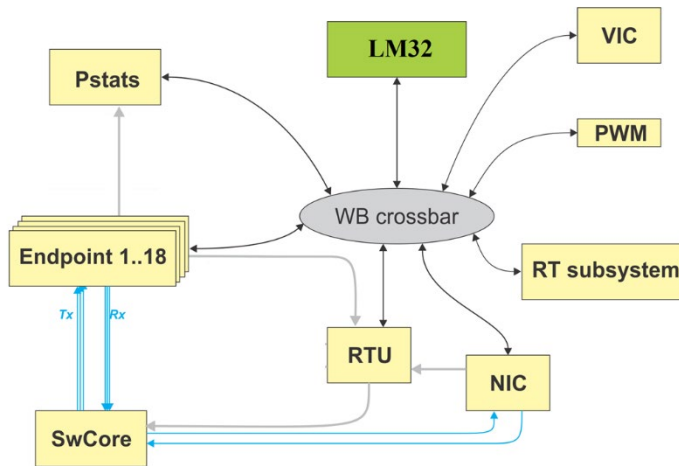


Figura 4.12. Esquema de los módulos principales del *White Rabbit Switch*, y su interconexión mediante el bus *Wishbone* con el microprocesador empotrado LM32 de Lattice.

Los principales bloques del WRS son los siguientes:

Endpoint.- Implementa las funcionalidades 1000Base-X PCS (*Physical Coding Sublayer*) y MAC (*Media Access Controller*) para los enlaces ópticos de *Gigabit Ethernet* de los 18 puertos del WRS, los cuales están optimizados para tener latencia baja y determinista. Los *Endpoint* utilizan codificación 8B10B para la comunicación.

NIC (Network Interface Controller).- Es el bloque encargado de enviar tramas de *Ethernet* entre los 18 puertos ópticos y el sistema operativo Linux que se encuentra corriendo dentro del procesador ARM.

RTU (Routing Table Unit).- Es el modulo encargado de encaminar los paquetes de *Ethernet* por el puerto adecuado. Dichas decisiones están basadas en un proceso de aprendizaje donde se obtienen las direcciones MAC que se encuentran conectadas a cada puerto óptico. Todo ello está almacenado dinámicamente en un bloque denominado Tabla *Hash*. La tabla *Hash* se almacena en un bloque de memoria RAM (*Random Access Memory*) estática externa. Es el bloque donde se implementaron

las modificaciones para crear otro enlace ascendente de transmisión de datos de 1,25 Gbps. En este bloque se almacena también la información sobre las redes virtuales dentro del WRS. Mediante máscaras se consigue discernir a qué subred pertenece cada uno de los puertos ópticos.

SwCore (*Switching Core*).- Es el bloque encargado de recibir los paquetes de los *Endpoints*, y redirigirlos al puerto indicado por el RTU.

RT (*Real Time subsystem*).- Se trata del módulo responsable de los aspectos temporales. Está controlado por el LM32 y está compuesto por todos los sub-módulos encargados de controlar el sincronismo, y por los puertos de entrada/salida relacionados con las señales de sincronización.

VIC (*Vector Interrupt Controller*).- Se trata del bloque que combina todas las interrupciones generadas por todos los bloques que integran el WRS. Se encarga de definir las prioridades de las interrupciones para enviárselas al LM32 para su gestión.

Pstats.- Contiene la estadística del tráfico de cada uno de los puertos ópticos.

PWM (*Pulse Width Modulator*).- Es el módulo encargado de controlar la velocidad de los dos ventiladores del WRS.

4.2.4.2 Routing Table Unit

El bloque RTU procesa las cabeceras de los paquetes recibidos en los *Endpoints* y determina el puerto de destino. Para ello se decodifica la información de la cabecera extrayendo las direcciones MAC de origen y destino, el identificador de subred virtual y la prioridad del paquete. Con esta información se consulta la tabla *Hash* y se decide si el paquete debe ser redirigido o descartado. Si la MAC de origen no está en la tabla *Hash* se almacena en una memoria FIFO (denominada UFIFO) y se activa una interrupción para que se gestione por parte del *software*. El

bloque software tiene un demonio ejecutándose continuamente que se encarga de procesar las interrupciones, leer las peticiones de la UFIFO y, mediante sus procesos de aprendizaje, manejar la petición, crear una entrada en los filtros de la memoria de direcciones, así como eliminar direcciones de memoria antiguas. El diagrama de bloques del módulo RTU aparece representado en la figura 4.13.

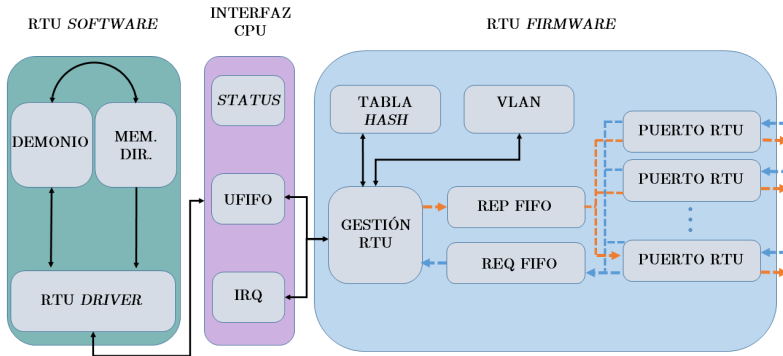


Figura 4.13. Diagrama de bloques del módulo RTU. Este módulo gestiona los puertos y las rutas de los paquetes mediante *firmware*, y el aprendizaje, envejecimiento, y el filtro de las entradas de la base de datos mediante *software*.

Para permitir tener dos puertos de subida, se modificó en la parte del *software* el RTU *driver* y el bloque de filtrado, estableciendo entradas fijas donde los paquetes recibidos por los puertos 2-6 se encaminarían con la MAC de destino del servidor conectado al puerto 1, y los paquetes recibidos por los puertos 9-13 se encaminarían con la MAC de destino del servidor conectado al puerto 7.

Para verificar esta implementación, se conectaron dos tarjetas electrónicas CLB, ambas con un generador de paquetes implementado internamente capaces de enviar un tráfico de 799 Mbps mediante paquetes Jumbo mayores de 1500 bytes. La versión 3.3 del WRS con la que se realizó esta modificación tenía una serie de errores, que fueron subsanados en versiones posteriores. Estos errores producían pérdidas

importantes con paquetes de red de 64 ó 128 bytes, tal y como muestra la figura 4.14.

	64 bytes	128 bytes	512 bytes	1024 bytes	1518 bytes
Carga (%)	Pérdidas (%)	Pérdidas (%)	Pérdidas (%)	Pérdidas (%)	Pérdidas (%)
10	0	0	0	0	0
20	0	0	0	0	0
30	0	0	0	0	0
40	0	0	0	0	0
50	0	0	0	0	0
60	0	0	0	0	0
70	12,5	0	0	0	0
80	87,48	0	0	0	0
90	87,35	62,29	0	0	0
91	45,18	99,81	0	0	0
92	47,95	100	0	0	0
93	48,12	100	0	0	0
94	48,61	100	0	0	0
95	46,97	100	0	0	0
96	52,38	100	0,33	0	0
97	51,99	100	33,11	0	0
98	53,18	100	100	74,91	0
99	53,59	100	100	100	26,4
100	54,13	100	100	100	50

Figura 4.14, Pérdidas de paquetes *Ethernet* en los WRSv3.3 en función del tamaño de los paquetes y del porcentaje del ancho de banda utilizado. Imagen adaptada de [69].

En las redes WR hay un pequeño porcentaje del ancho de banda que es utilizado por los paquetes de sincronismo, por lo que no se debe sobrepasar con datos el 95% del ancho de banda para no perder paquetes. De todas formas, es aconsejable dejar un margen entre un 10-20% del ancho de banda máximo.

Para probar la capacidad de transmisión de los dos puertos de subida simultáneamente, se conectó una CLB al puerto 3 y la otra al puerto 10. Mediante el programa Speedometer V2.8 se capturó el tráfico de red en ambos servidores. La figura 4.15 muestra ambos enlaces funcionando simultáneamente a 799 Mbps durante más de 15 min.

Con esta modificación con dos enlaces ópticos de subida, a los cuales se les ha dado un 80% del ancho de banda máximo, se podrían conectar

ocho módulos ópticos por cada WRS en vez de cinco, con lo cual el coste de las redes ópticas de ARCA y ORCA sería de 133200 €. Esta modificación reduciría el coste un 37% con respecto a la implementación anterior. El coste detallado de esta implementación se muestra en la tabla 4.2

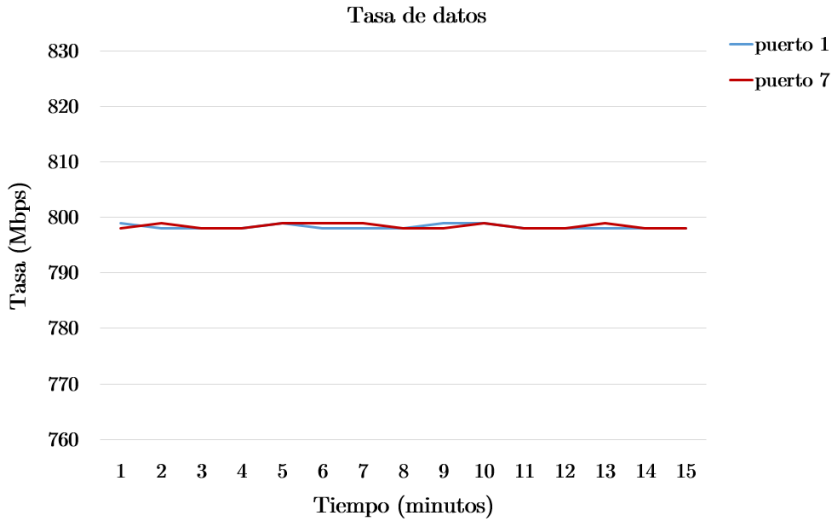


Figura 4.15. Tasas del tráfico de datos obtenidas con la modificación del módulo RTU de los WRSs para permitir dos canales simultáneos de envío de datos. Tráfico recogido mediante dos servidores con Linux Ubuntu 14.04 y el software de análisis de red Speedometer v2.8.

Etapa	FASE 1 ARCA (24 DUs)		FASE 1 ORCA (6 DUs)	
	Nº WRS	Coste (€)	Nº WRS	Coste (€)
Nivel 1	54	97200	14	25200
Nivel 2	4	7200	0	0
<i>Broadcast</i>	1	1800	1	1800
Total	59	106200	15	27000

Tabla 4.2. Coste de la red óptica de la Fase 1 de KM3NeT ARCA y KM3NeT ORCA modificando las RTUs de los WRSs para implementar dos enlaces de transmisión de datos.

4.2.5 Red *White Rabbit* Híbrida para Fase 1

Una de las particularidades que presenta la solución de red *Broadcast* es la enorme asimetría que existe entre los caminos de los paquetes de datos y los de sincronismo, así como el alto coste de WRSs. Es por ello que para la Fase 1 de KM3NeT se ideó una modificación de red óptica conocida como red WR Híbrida. En esta red se sigue manteniendo el sincronismo entre los WRSs de la costa y las bases de las DUs mediante la implementación *Broadcast* y el intercambio de paquetes PTP, pero la diferencia estriba en el protocolo WR implementado en los módulos ópticos.

En esta implementación la ruta de subida de las bases de las DUs sigue conectada a los WRSs de nivel 1 para conseguir el sincronismo mientras que el camino de subida de los DOMs, es decir, por donde se enviará el tráfico de datos, está conectado a conmutadores comerciales de *Ethernet*. De esta forma se obtiene mucha flexibilidad a la hora de poder enviar los datos obtenidos por el experimento y deja de afectar la baja capacidad de transmisión de los WRSs. El esquema de implementación de la red *White Rabbit* híbrida está representado en la figura 4.16.

El inconveniente que presenta esta topología de red es el sincronismo de los DOMs. Las bases de las DUs van a estar sincronizadas con los WRSs de la costa mediante *White Rabbit Broadcast* donde se tienen en cuenta los tiempos de propagación de maestro-esclavo y viceversa. Los DOMs únicamente van a tener en cuenta el retardo maestro-esclavo. Para sincronizar los DOMs tras la sintonización, el DOM configurará su reloj con el tiempo t_1 enviado por el *WRS-Broadcast*. Por lo tanto, ambos relojes tendrán un retardo fijo entre ellos. Este valor de retardo es el tiempo de propagación de *WRS-Broadcast* hasta la base de la DU, más el tiempo de propagación de la base al DOM [70]. Al no haber intercambio de paquetes PTP por parte del DOM previamente a la puesta en marcha de los DOMs en el fondo del mar, es necesario realizar en los laboratorios una medición previa de cuál es el retardo entre las

bases y cada uno de los 18 DOMs para posteriormente corregirlo en los ordenadores de la estación de la costa al analizar los datos recibidos del detector.

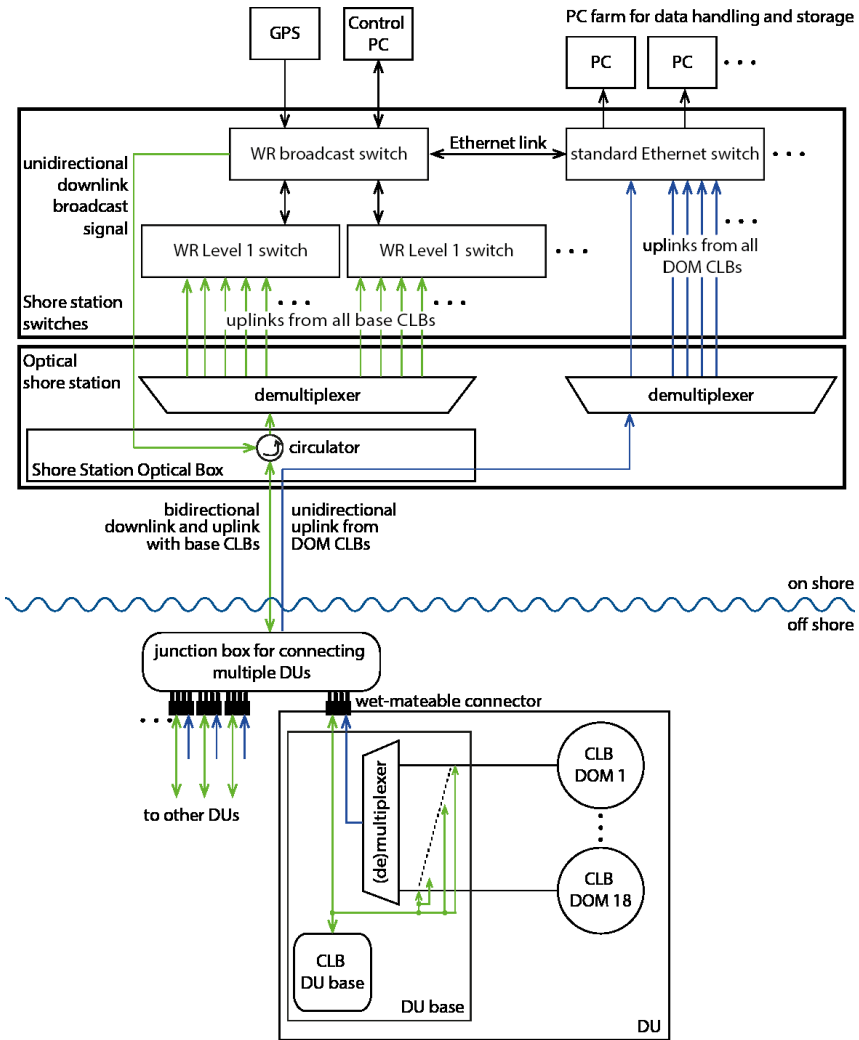


Figura 4.16. Nuevo diseño de la red óptica para la Fase 1 de KM3NeT. En este nuevo diseño se permite que el tráfico de datos vaya directamente a conmutadores comerciales de *Ethernet*. Esto evita el cuello de botella que suponen los WRSs en la transmisión de datos. Para ello fue necesario modificar el protocolo WR de los DOM. Imagen obtenida de [71].

Esta implementación tiene la ventaja de evitar el cuello de botella producido por los WRSs en cuanto al tráfico de datos, así como reducir el número de WRS de la red de KM3NeT. La tabla 4.3 muestra una estimación del número de WRSs y del precio para esta nueva topología aplicada a la Fase 1 de ARCA y ORCA. El coste de esta nueva implementación sería de 9000 €. El precio se reduce respecto a la arquitectura original un 96% y un 93% respecto a la arquitectura modificada con dos canales de subida. Por otro lado, requiere de una calibración previa de cada uno de los DOMs antes de ser instalados en el fondo del mar.

Etapa	FASE 1 ARCA (24 DUs)		FASE 1 ORCA (6 DUs)	
	Nº WRS	Coste (€)	Nº WRS	Coste (€)
Nivel 1	2	3600	1	1800
Nivel 2	0	0	0	0
<i>Broadcast</i>	1	1800	1	1800
Total	3	5400	2	3600

Tabla 4.3. Coste de WRSs de la red óptica híbrida para la Fase 1 de KM3NeT.

FIABILIDAD

5 FIABILIDAD

La fiabilidad electrónica permite estimar cuánto tiempo podrá funcionar un sistema sin fallos. Este es un punto vital para infraestructuras como KM3NeT por la dificultad de su emplazamiento. Todos los módulos o componentes que se instalen en el fondo del mar permanecerán allí durante toda la vida del experimento sin posibilidad práctica de ser reparados o sustituidos. Como se ha descrito en los capítulos anteriores, KM3NeT es una plataforma de investigación submarina que constará de miles de módulos, cada uno de ellos con cientos de componentes electrónicos. El periodo estimado de actividad de KM3NeT es, como mínimo, de diez años. La colaboración KM3NeT se ha marcado el objetivo de alcanzar una fiabilidad consistente en no perder más de un 10% de los módulos al cabo de estos diez años. Este hecho tiene una enorme importancia en el diseño de las tarjetas electrónicas y la correcta elección de sus componentes.

Para el análisis de fiabilidad se ha utilizado el método FIDES [72]. Se trata de una metodología de fiabilidad para sistemas electrónicos creada por un consorcio de grandes empresas de los sectores aeronáuticos y de defensa y bajo la supervisión del ministerio de defensa francés. Esta metodología pretende realizar una evaluación realista de la fiabilidad de los productos electrónicos, así como definir directrices y proporcionar herramientas para el desarrollo de material electrónico.

5.1 Principios estadísticos

Muchos procesos relevantes de distintos ámbitos de la física pueden ser descritos mediante procesos de Poisson. La distribución de probabilidad de Poisson se caracteriza por una variable aleatoria discreta X cuyos valores son enteros no negativos y cuya función de probabilidad aparece representada en la ecuación [73]

$$P(x, \lambda) = \frac{\lambda^x}{x!} e^{-\lambda}, \quad (5.1)$$

siendo λ tanto su valor medio como su varianza, $\lambda = E(X) = Var(X)$. Las variables aleatorias de Poisson se utilizan para representar el número X de ocurrencias de un determinado suceso durante un periodo de tiempo concreto. Para que un proceso pueda ser denominado como proceso de Poisson debe satisfacer tres condiciones:

Primera.- El número de ocurrencias en dos intervalos cualesquiera de tiempo disjuntos debe ser independiente entre sí.

Segunda.- La probabilidad de que ocurra un suceso durante cualquier intervalo de tiempo debe ser proporcional a la longitud de ese intervalo, siendo λ la constante de proporcionalidad. Es decir, en un intervalo dt , la probabilidad de que ocurra un suceso en dicho intervalo viene dada por λdt .

Tercera.- La probabilidad de que haya dos o más ocurrencias en cualquier intervalo de tiempo muy pequeño debe ser de menor orden que la probabilidad de que haya solo una ocurrencia. A medida que el intervalo se hace más pequeño, la probabilidad de dos o más ocurrencias se hará despreciable en comparación con una ocurrencia.

En los análisis de fiabilidad se suele considerar el número de fallos en un tiempo t de un conjunto de N dispositivos, como una variable aleatoria distribuida de acuerdo a una distribución de Poisson con media λ . De este modo, la probabilidad de que se produzca un fallo en el intervalo de tiempo $(t, t + dt)$ al cabo de un tiempo t , será el producto de la probabilidad de que el módulo haya llegado al tiempo t sin fallo, $P(0; \lambda) = e^{-\lambda t}$, por la probabilidad, λdt , de que falle en el intervalo dt . La siguiente ecuación muestra que la función de densidad de probabilidad obtenida es la distribución exponencial:

$$f(t) = \lambda e^{-\lambda t}. \quad (5.2)$$

Así pues, la distribución del tiempo que transcurre entre procesos de Poisson sigue una distribución exponencial. Por lo tanto, cuando la tasa de fallos, λ , es razonablemente constante con el tiempo (hipótesis de Poisson), la distribución de los tiempos de duración de los dispositivos antes de fallar sigue una distribución exponencial. Conocida esta función de densidad de probabilidad de fallos, $f(t)$, la probabilidad de que tenga lugar un fallo al cabo de un tiempo menor o igual que t , viene dada por la función acumulativa,

$$F(t) = \int_0^t f(t)dt = 1 - e^{-\lambda t}. \quad (5.3)$$

La función de fiabilidad, denominada $R(t)$, que representa la probabilidad de que un sistema haya funcionado hasta un determinado tiempo t , será entonces

$$R(t) = 1 - F(t) = e^{-\lambda t}. \quad (5.4)$$

El valor esperado de la función de densidad de probabilidad de fallos representa el tiempo medio entre fallos consecutivos, denominado MTBF de su acrónimo en inglés *Mean Time Between Failure*. Este valor se obtiene a partir de la ecuación

$$\text{MTBF} = \int_0^{\infty} t f(t) dt = \int_0^{\infty} t \lambda e^{-\lambda t} dt = \frac{1}{\lambda}. \quad (5.5)$$

Teniendo en cuenta las premisas de KM3NeT donde solo se permite que el 10% de los dispositivos fallen a los diez años (87600 horas de funcionamiento), se establece el valor de la tasa de fallos permitida como

$$\lambda = -\frac{\ln(R(t))}{t}, \quad (5.6)$$

donde en este caso, $R(t)$, representa el porcentaje de unidades sin fallo tras un tiempo de t horas. Es decir, con $R(87600 \text{ h}) = 0,9$ y $t = 87600 \text{ h}$, se obtiene una tasa de fallos permitida de $\lambda = 1,2027 \cdot 10^{-6}$, que expresado como MTBF se traduce en 831431 h.

Uno de los aspectos clave para evaluar la fiabilidad de un sistema es el valor de los Fallos En el Tiempo, también conocido como parámetro FIT (*Failure In Time*). Cada uno de los componentes que forman un sistema sufre un número de fallos que depende del propio componente, el número de horas que se estima que estará en funcionamiento, la temperatura ambiente, la humedad relativa y las vibraciones aleatorias. De forma general, se define el parámetro FIT como el número de fallos al cabo de 10^9 horas de funcionamiento. Por lo tanto, para poder cumplir con los requerimientos del experimento, el FIT total de los módulos debe ser

$$\text{FIT}_{\max} = \frac{1}{\text{MTBF}} \cdot 10^9 = 1203. \quad (5.7)$$

De acuerdo con la metodología FIDES, el valor del FIT de los módulos se obtiene sumando el FIT de cada uno de sus componentes. La figura 5.1 muestra la evolución de la ecuación de fiabilidad $R(t)$, es decir, el porcentaje de componentes sin fallo en función de los años de operación del experimento.

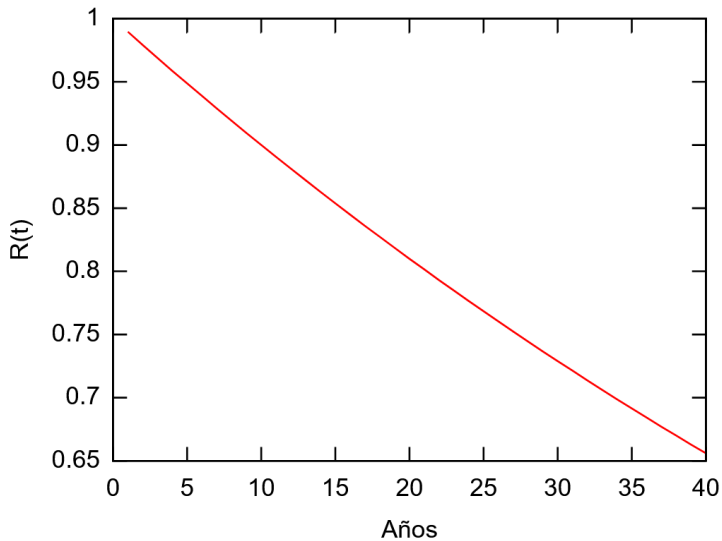


Figura 5.1. Función de fiabilidad para los módulos de KM3NeT suponiendo una tasa de fallo máxima permitida, cuyo FIT es 1203, que evite perder más del 10% de los módulos en los primeros diez años del experimento.

Una forma de cuantificar la incertidumbre en los parámetros que describen las distribuciones de fiabilidad consiste en determinar intervalos de confianza, cuyo significado es el siguiente. Por ejemplo, un intervalo de confianza del 95% para el MTBF significa que el 95% de las veces que se calcula dicho intervalo, el valor verdadero, aunque desconocido, del MTBF caerá dentro de dicho intervalo. En el caso en que la densidad de probabilidad de fallos sea exponencial, se puede comprobar que el estadístico $(2T/\text{MTBF})$ se distribuye como una función de probabilidad de χ^2 , lo que permite, dada una probabilidad predefinida, α , calcular el percentil correspondiente. De este modo, las ecuaciones para calcular el intervalo de confianza del MTBF vienen dadas por

$$\text{MTBF}_{\text{sup}} = \frac{2T}{\chi_{\gamma, \alpha/2}^2}, \tag{5.8}$$

$$\text{MTBF}_{\text{inf}} = \frac{2T}{\chi_{\gamma, 1-\alpha/2}^2}, \quad (5.9)$$

donde T representa el número de horas del test, y γ el número de grados de libertad de la distribución de χ^2 , el cual depende de cómo se realice el test. Si el test consiste en contar el número de fallos, n , que ocurren hasta un tiempo T predefinido (denominado *time terminated test*), el número de grados de libertad es $\gamma = 2n + 2$. Si por el contrario el test consiste en medir el tiempo hasta que se produzcan un número determinado de fallos (*failure terminated test*), el número de grados de libertad es entonces $2n$ [74, 75].

Tras la finalización de la Fase 2 de KM3NeT se estima que, al cabo de diez años, habrá un total de 6210 módulos ópticos con un máximo número de módulos inoperables del 10%. Mediante estos datos y considerando que se trata de un *failure terminated*, se obtiene un valor para el tiempo de duración del test de

$$T = N_{\text{módulos erróneos}} \cdot \text{MTBF} = 516318651 \text{ h},$$

y el número de grados de libertad será

$$\gamma = 2 \cdot 621 = 1242.$$

Conociendo los grados de libertad, se pueden obtener los valores correspondientes de la función de χ^2 para un intervalo de confianza del 90% [76]:

$$\chi_{0,05,1242}^2 = 1161,2, \quad (5.10)$$

$$\chi_{0,95,1242}^2 = 1325,1. \quad (5.11)$$

Con todos estos datos se pueden calcular los extremos del intervalo de confianza para el MTBF a través de las siguientes ecuaciones [77]:

$$\text{MTBF}_{low} = \frac{2T}{\chi_{0,95,1242}^2} = 779290 \text{ h}, \quad (5.12)$$

$$\text{MTBF}_{up} = \frac{2T}{\chi_{0,05,1242}^2} = 889285 \text{ h}. \quad (5.13)$$

Lo que proporciona un valor del intervalo de confianza al 90% de [779290 h, 889285 h]. Es decir, el intervalo de confianza al 90% de la tasa de módulos defectuosos al cabo de 10 años es [9,4%, 10,6%], según las ecuaciones 5.3 y 5.4.

Por otra parte, conocido el MTBF y el número total de módulos, se puede calcular el número total de fallos al cabo de 10 años de funcionamiento ($t=87600$ h):

$$N_{fallos} = \frac{1}{\text{MTBF}} \cdot N_{módulos} \cdot t = 654. \quad (5.14)$$

Es decir, 654 fallos repartidos entre las 621 unidades defectuosas.

Utilizando la distribución de probabilidad de Poisson se puede calcular la probabilidad de que los módulos defectuosos sufran un determinado número de fallos [78]:

$$P(n) = \frac{(\lambda t)^n}{n!} e^{-\lambda t}, \quad (5.15)$$

donde λ representa la tasa de fallos, t el tiempo (10 años) y n el número de fallos en un mismo módulo. La tabla 5.1 muestra el número de fallos por módulo que se estiman para KM3NeT durante los primeros diez años del experimento.

Por lo tanto, tras los primeros diez años, aproximadamente 5590 módulos no presentarán ningún fallo, 589 presentarán un fallo, 30 presentarán dos fallos, puede que haya un módulo con tres fallos y está casi descartado que un módulo tenga cuatro fallos.

Fallos	Módulos (%)	Núm. Módulos
0	90,01	5589,6
1	9,48	588,7
2	0,49	30,4
3	0,015	0,93
4	$4,62 \cdot 10^{-6}$	$0,2 \cdot 10^{-3}$

Tabla 5.1. Estimación del número de módulos ópticos que sufrirán un determinado número de fallos en KM3NeT durante los primeros 10 años del experimento.

A pesar de las correctas predicciones de la metodología, las observaciones experimentales durante muchos años han demostrado que la tasa de fallos (λ) no presenta un comportamiento constante durante toda la vida de los componentes. Normalmente, la tasa de fallos presenta un comportamiento conocido como "curva de bañera" que puede ser descrito mediante la distribución de Weibull [79] con diferentes valores de sus parámetros. La distribución de Weibull es bastante utilizada en los análisis de fiabilidad ya que permite modelar diferentes características en la vida de los componentes o sistemas, y está representada por:

$$f(t) = \frac{\beta}{\eta} \left(\frac{t}{\eta}\right)^{\beta-1} e^{-\left(\frac{t}{\eta}\right)^\beta}, \quad (5.16)$$

donde β representa el factor de forma y η representa un factor de escala o tiempo de vida característico. Dependiendo del valor de β , la distribución de Weibull puede tomar diferentes formas, tal y como muestra la figura 5.2.

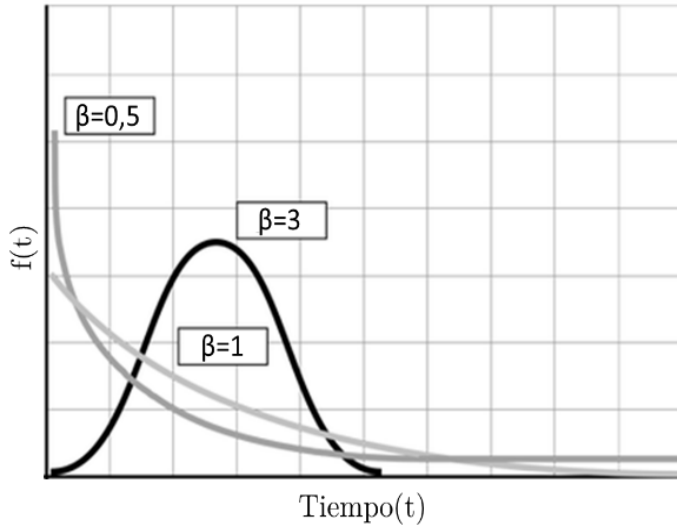


Figura 5.2. Representación de la distribución de Weibull en función del tiempo para diferentes valores del factor de forma, β . Dichas curvas permitirán estimar las tasas de fallos que se obtendrán en KM3NeT.

Al contrario que en la distribución exponencial, donde la tasa de fallos es constante, en el caso de la distribución de Weibull viene dada por [77]

$$\lambda(t) = \frac{\beta}{\eta} \left(\frac{t}{\eta} \right)^{\beta-1}. \quad (5.17)$$

La figura 5.3 muestra las diferentes tasas de fallos obtenidas de nuevo para diferentes valores del factor de forma, β .

Con la ayuda de distribución de Weibull, se puede representar el ciclo de vida completo de un producto en el que se pueden distinguir tres etapas:

- Fallos iniciales o mortalidad infantil ($\beta < 1$).
- Fallos aleatorios ($\beta = 1$).
- Fallos por envejecimiento ($\beta > 1$).

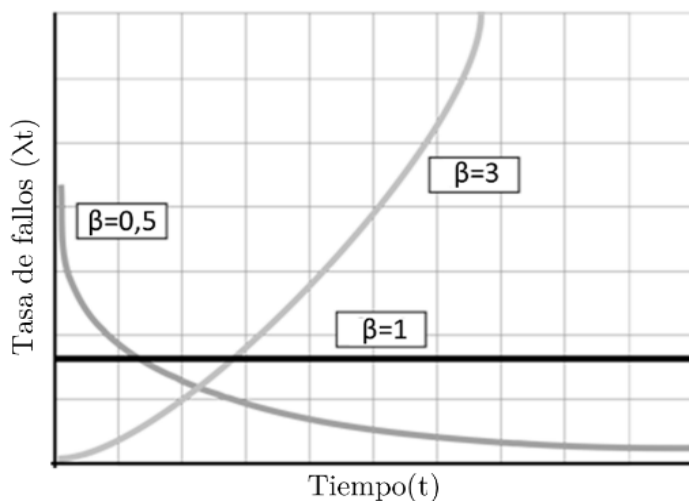


Figura 5.3. Representación de las tasas de fallos obtenidas en función del tiempo para diferentes valores del factor de forma, β , de la distribución de Weibull.

Estas tres etapas que marcan el ciclo de vida de cualquier producto, están representadas de forma gráfica en la figura 5.4.

La zona inicial de mortalidad infantil hace referencia a fallos debidos a problemas de calidad típicamente relacionados con los procesos de fabricación y montaje de componentes. Se pueden utilizar los denominados test de vida acelerados o HALT (*High Accelerated Life Test*) y los test de estrés acelerados o HASS (*Highly Accelerated Stress Screening*) [80] para reducir la mortalidad infantil. Los primeros prototipos se someten los test HALT, donde se aplican ciclos extremos de temperatura y vibración en cámaras térmicas y vibratorias para determinar los límites destructivos de las tarjetas electrónicas, así como detectar las zonas más susceptibles a fallos debido al diseño. Esto permite mejorar el diseño, aumentando su robustez y mejorando su fiabilidad.

Una vez determinados los límites destructivos con los test HALT, se realizan los test HASS mediante ciclos lentos de temperatura y vibración

con valores fuera de los márgenes previstos para el funcionamiento normal de la tarjeta, pero sin llegar a sus límites destructivos. Con este tipo de pruebas se consigue detectar lotes defectuosos de componentes o errores en los procesos de fabricación que permiten reducir la mortalidad infantil y mejorar la fiabilidad haciendo que la tasa de fallos aleatorios sea la que predomine en el sistema.

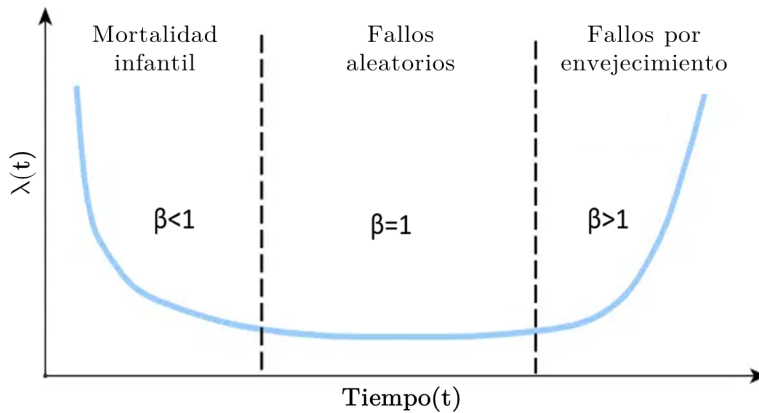


Figura 5.4. Representación gráfica del ciclo de vida de un producto, también conocida como curva de bañera. En ella se indican las tres fases caracterizadas por diferentes valores del factor de forma de la distribución de Weibull.

5.2 Cálculo de las tasas de fallos

Tras analizar cual deber ser el máximo FIT permitido para poder garantizar el porcentaje de fallos establecido por KM3NeT, hay que diseñar todos los componentes electrónicos acorde a dichos parámetros de fiabilidad. La metodología FIDES define la tasa de fallos individual de cada componente en base a tres aspectos: tecnología utilizada, procesos de fabricación y uso del componente. Con estos tres aspectos se define el FIT individual de cada componente como refleja la expresión [72]

$$\lambda = \lambda_{física} \cdot \pi_{fabricación} \cdot \pi_{proceso} \cdot \pi_{LF}, \quad (5.18)$$

donde $\lambda_{física}$ representa la contribución al FIT de los factores físicos y tecnológicos del componente; $\pi_{fabricación}$ indica el nivel de calidad de los componentes; $\pi_{proceso}$ muestra cómo contribuyen los procesos de diseño, fabricación y soporte del fabricante en la tasa de fallos, y por último, π_{LF} establece un factor de corrección para los nuevos procesos de ensamblado sin plomo.

5.2.1 Factores físicos y tecnológicos

Las contribuciones debidas a los procesos físicos y tecnológicos se pueden desglosar en diferentes categorías, representadas mediante la ecuación [72]

$$\lambda_{física} = \left(\sum_{contr. físicas} \lambda_0 \cdot \pi_{aceleración} \right) \cdot \pi_{inducido}, \quad (5.19)$$

donde λ_0 representa el FIT básico de cada componente en base a sus características físicas: $\pi_{aceleración}$ es un factor de aceleración o incremento de fallo debido a las condiciones de uso y condiciones normales de estrés térmico, eléctrico, mecánico, químico y de humedad y, finalmente, el término $\pi_{inducido}$ hace referencia al factor que incrementa la tasa de fallo por condiciones de estrés térmico y electromecánico por encima de los límites para los que el componente ha sido diseñado. Dicho término, a su vez, se calcula como [72]

$$\pi_{inducido} = (\pi_{aplicación} \cdot \pi_{posición} \cdot \pi_{robustez})^{0,511 \cdot \ln(C_{sen})}, \quad (5.20)$$

donde $\pi_{aplicación}$ indica el entorno y el estrés electromecánico al que estará expuesto el componente, $\pi_{posición}$ hace referencia a la influencia

que puede tener la posición del componente dentro del sistema y sus características de trabajo (si se trata de un componente digital, analógico de baja potencia, de alta potencia, etc.), $\pi_{robustez}$ indica el criterio que se aplica para el comportamiento del componente en situaciones de estrés fuera de sus límites y, finalmente, C_{sen} hace referencia a la sensibilidad intrínseca del componente ante dichas situaciones de estrés. El rango de valores para el parámetro $\pi_{inducido}$ es [1,100].

5.2.2 Factor de fabricación

El factor de fabricación permite cuantificar el nivel de calidad de los componentes de un sistema, donde se tienen en cuenta diferentes aspectos como los estándares de calidad que cumple el fabricante, así como factores de calidad propios del componente obtenidos mediante pruebas realizadas por el fabricante. La siguiente ecuación muestra los parámetros de cálculo del factor de fabricación [72]:

$$\pi_{fabricación} = e^{1,39 \cdot (1 - PartGrade) - 0,69}, \quad (5.21)$$

donde el factor *PartGrade* engloba los diferentes indicadores de calidad [72],

$$PartGrade = \frac{(QA_{fabr} + QA_{componente} + RA_{componente}) \cdot \epsilon}{36}, \quad (5.22)$$

donde QA_{fabr} hace referencia a los estándares de calidad que cumple el fabricante (certificaciones ISO, ESA, QML, IEC, etc.), $QA_{componente}$ indica un factor de calidad genérico para cada familia de componentes basado en los estándares de calidad que tenga el fabricante, $RA_{componente}$ hace referencia a la calidad de cada componente según sea su resultado frente a pruebas de calidad realizadas por el fabricante y, finalmente, el factor ϵ hace referencia a la reconocida experiencia del

fabricante, con un rango de [1,4]. El rango del resto de factores es [0,3], por lo que $0,5 \leq \pi_{fabricación} \leq 2$.

En el caso del experimento KM3NeT y de los desarrollos que se describen en esta tesis, no existe un único proveedor ni fabricante que se encargue de realizar toda la producción electrónica, por lo que en estos casos, la guía FIDES recomienda establecer un valor genérico $\pi_{fabricación} = 1,6$ que es el que se ha tomado para los cálculos de fiabilidad de esta sección.

5.2.3 Factor de proceso

El factor de proceso representa la calidad y la capacidad técnica que se tiene sobre todo el ciclo de vida de los productos. Es decir, este factor cuantifica el impacto que puedan tener los procesos de fabricación en la tasa de fallos de los componentes. La forma de obtener este valor es mediante un cuestionario de 270 preguntas relativas a las siete fases del ciclo de vida de un producto:

- Especificaciones.
- Diseño.
- Montaje.
- Integración parcial.
- Integración total.
- Operación y mantenimiento.
- Soporte y recursos humanos.

Dicho cuestionario permite estimar la contribución de cada fase, término denominado peso, así como obtener una puntuación indicativa del nivel de satisfacción de cada una de ellas. La tabla 5.2 muestra los pesos y puntuaciones obtenidas para el ciclo de vida de los productos en KM3NeT.

Una vez obtenidas las puntuaciones para cada una de las fases y sus pesos, el factor de proceso se obtiene como [72]

$$\pi_{proceso} = e^{2,079 (1-PG)}, \tag{5.23}$$

donde PG viene dado por [72]

$$PG = \left(\sum_{i=1}^7 \text{Peso}_{fase_i} \cdot \frac{\text{puntuación}_{fase_i}}{\text{puntuación}_{max_{fase_i}}} \right). \tag{5.24}$$

Con esta información se obtiene el valor de $PG = 0,799$, y a partir de la ecuación 5.23, el factor de proceso para el experimento KM3NeT arroja un valor de $\pi_{proceso} = 1,52$.

Fase	Peso	Puntuación	Puntuación máxima
Especificaciones	7,67	425,1	515,7
Diseño	15,43	855,1	1035,9
Montaje	14,55	806,8	1096,2
Int. Parcial	20,90	1158,7	1452
Int. Total	16,41	909,9	1125
Operación y mantenimiento	15,67	868,8	1087,5
Soporte	9,37	519,2	630

Tabla 5.2. Valores de peso y puntuaciones obtenidas para las fases del ciclo de vida de los productos de KM3NeT.

5.2.4 Factor LF

El factor LF establece una corrección para los nuevos procesos de ensamblado y soldadura libres de plomo. Los métodos de la guía FIDES estaban basados en procesos de soldadura con plomo por lo que ahora se incorpora un factor de corrección para los procesos de montaje donde no se utiliza plomo. Este valor varía entre 1 y 2 dependiendo del grado de madurez del fabricante para utilizar estos procesos. Al igual que sucede

con el factor de fabricación, al no existir un único fabricante, para los cálculos de los desarrollos electrónicos analizados en esta tesis, se ha tomado un valor de $\pi_{LF} = 1,6$ según las recomendaciones de la guía FIDES.

5.2.5 Cálculo unitario de FIT para condensadores cerámicos

En este apartado se expone, a modo de ejemplo, el cálculo del FIT para los condensadores cerámicos, uno de los componentes que más contribuyen al aumento de la tasa de fallos de las tarjetas electrónicas.

Este ejemplo de cálculo tiene en cuenta todos los factores descritos anteriormente en esta sección y es una clara representación de cómo han de calcularse los valores de FIT para el resto de componentes de las tarjetas electrónicas de KM3NeT. La tabla 5.3 muestra los valores necesarios para el cálculo del FIT de un condensador cerámico (modelo GRM31CR61A476ME15L).

$FIT_{GRM31CR61A} = \lambda_{física} \cdot \pi_{fabricación} \cdot \pi_{proceso} \cdot \pi_{LF} = 1,09$					
$\lambda_{física} = \lambda_0 \cdot \pi_{aceleración} \cdot \pi_{inducido} = 0,28$					
$\lambda_{física}$	λ_0	$\pi_{aceleración}$	$\pi_{inducido}$		
	1,2	$\pi_{aceleración} = \pi_{férico} + \pi_{mecánico} = 0,11$	$\pi_{inducido} = (\pi_{aplicación} \cdot \pi_{posición} \cdot \pi_{robustez})^{0,511 \cdot \ln(C_{sen})} = 2,13$		
		$\pi_{férico} = 0,11$	$\pi_{aplicación} = 1,13$	$\pi_{posición} = 1,6$	$\pi_{robustez} = 1,26$ $C_{sen} = 6,05$
$\pi_{fabricación}$					1,6
$\pi_{proceso}$					1,52
π_{LF}					1,6

Tabla 5.3. Cálculo detallado del valor del parámetro FIT para el modelo de condensador GRM31CR61A476ME15L. Este elemento es uno de los que más contribuyen a incrementar la tasa de fallos de las tarjetas electrónicas de KM3NeT.

5.3 Fiabilidad en el DOM

Tras calcular el valor máximo teórico de FIT permitido para poder garantizar el porcentaje de fallos establecido por KM3NeT, hay que diseñar todos los componentes de los módulos ópticos de manera que la suma de sus correspondientes valores de FIT esté por debajo de ese valor límite de 1203 fallos por 10^9 horas.

Las tarjetas más críticas de los módulos ópticos son la *Central Logic Board* y la *Power Board*, pero también hay otras tarjetas electrónicas como las *Bases* de los PMTs y las *Signal Collector Boards* que afectan a la fiabilidad del sistema. Existe además otra tarjeta electrónica denominada *Break Out Box* (BOB) [81] situada en la parte externa del DOM que se encarga de generar los 12 V DC de alimentación para toda la electrónica a partir de una tensión de 400 V DC. Para la obtención del FIT de cada tarjeta se ha utilizado la guía FIDES, donde se establecen los valores individuales de cada componente (activos y pasivos) en función de la temperatura ambiente, vibraciones, tensión y corriente de funcionamiento, materiales, etc.

La tabla 5.4 presenta los valores de FIT obtenidos para las tarjetas electrónicas más importantes del DOM. No se han incluido las tarjetas *Bases* ni las *Signal Collector Boards* ya que un fallo drástico en alguna de esas tarjetas haría que se perdiese un PMT de los 31 que hay por DOM, lo cual no es tan importante como perder el DOM entero.

El cálculo mostrado en la tabla 5.4 se traduce en un 11,7% de pérdidas de DOMs durante los primeros 10 años del experimento. Es un poco más elevado de lo que marcan las restricciones de KM3NeT, pero como se justificará al final de la sección, este valor es satisfactorio.

Tarjeta	FIT
CLB	356,11
PB	673,42
BOB	394,00
Total	1423,53

Tabla 5.4. Valores del FIT total de las tarjetas electrónicas más relevantes de los DOMs de KM3NeT. Este valor es el que marca la evolución de los módulos ópticos del experimento a lo largo de los años.

En la figura 5.5 se presenta un estudio más detallado de la contribución de cada tipo de componente al FIT de la tarjeta CLB.

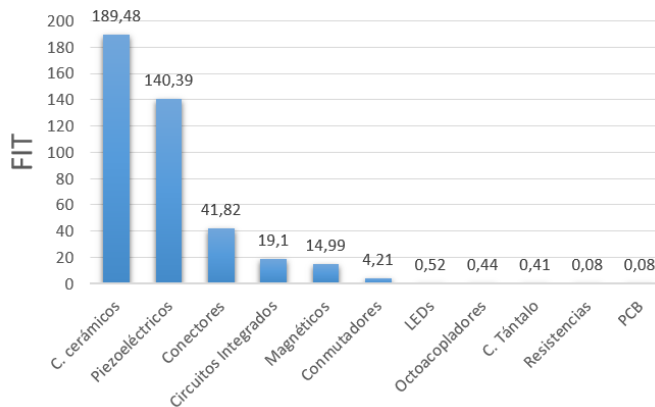


Figura 5.5. Análisis detallado de los elementos que más contribuyen al FIT de la tarjeta electrónica CLB. Esta representación muestra los componentes prioritarios a la hora de tratar de reducir el FIT de las tarjetas electrónicas.

Es importante conocer también el tipo de estrés que contribuye a provocar fallos en las tarjetas electrónicas. La figura 5.6 representa la contribución de cada tipo de estrés al FIT de la tarjeta.

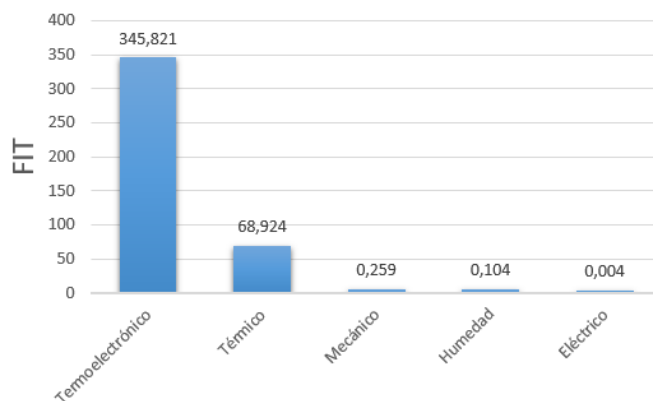


Figura 5.6. Representación de la contribución al FIT de cada tipo de estrés al que se someten las tarjetas electrónicas de KM3NeT.

5.4 *Fiabilidad en el WRS*

Como se ha descrito en el capítulo 4, el protocolo de sincronismo aplicado en KM3NeT requiere de dispositivos capaces de gestionar tanto el sincronismo como el tráfico de datos de varios DOMs simultáneamente. Estos dispositivos son los Conmutadores *White Rabbit* (WRSs), presentados anteriormente. Según se ha descrito en los capítulos precedentes, la implementación de la red de *White Rabbit* para la Fase 1 de KM3NeT evita el uso de WRSs en el fondo del mar. Sin embargo, la nueva implementación para la red óptica de la Fase 2 de KM3NeT utilizará el protocolo *White Rabbit* estándar con conexiones bidireccionales punto a punto entre los DOMs y los WRSs lo cual implica la utilización de WRS en el fondo del mar, concretamente en las bases de las DUs. Se trata por tanto de un elemento crítico que, dado su emplazamiento, no será posible su reparación o sustitución, por lo que es necesario realizar un estudio de fiabilidad de dicho dispositivo e intentar mejorar su diseño desde el punto de vista de la fiabilidad.

El WRS consta de dos tarjetas electrónicas. La denominada *Switching Core Board* (SWCB) es la tarjeta principal encargada del procesamiento

de datos y del sincronismo mediante un procesador ARM9 de 32 bits y una FPGA Virtex-6 240T. La segunda tarjeta, que es la que incorpora los 18 transceptores de fibra óptica, se denomina *Carrier Board*. En el caso de KM3NeT, debido a sus restricciones de espacio, esta tarjeta ha sido rediseñada con otra geometría y otros transceptores ópticos con mejor fiabilidad. Esta nueva tarjeta se denomina *Chromium* [82].

En primer lugar se realizó un estudio de fiabilidad de las tarjetas originales que forman el WRS basado en los principios explicados en las secciones 5.1 y 5.2. El resultado de dicho estudio proporcionó un FIT total de 3576, demasiado alto para KM3NeT. Gracias al estudio de fiabilidad se pudo comprobar que los componentes que más contribuían a incrementar el FIT eran los condensadores de desacoplo, por lo que se seleccionaron nuevos condensadores para ambas tarjetas mejorando el cociente entre su tensión máxima y la tensión a la que trabajan en el WRS. Esta nueva elección de componentes redujo el FIT en un 66%. La tabla 5.7 muestra una comparativa de los valores de FIT de ambas tarjetas.

Tarjeta	FIT
SWCB original	2321,92
Carrier Board	505,17
Total original	2827,09
SWCB KM3NeT	627,71
<i>Chromium</i>	343,91
Total KM3NeT	971,62

Tabla 5.7. Comparativa de los valores de FIT obtenidos para las tarjetas que forman el WRS. Se muestran los valores de FIT de las tarjetas originales y los valores de las nuevas tarjetas producidas tras tener en cuenta los análisis de fiabilidad presentados en esta sección.

Estos resultados muestran que, gracias a las mejoras introducidas con la elección de nuevos componentes, la tasa de fallos estimada para los

WRSs en los primeros 10 años de funcionamiento será del 8,2%, como se muestra a continuación:

$$R(t) = e^{-\left(\frac{FIT_{WRS} \cdot 87600h}{10^9}\right)} = 0,918. \quad (5.26)$$

Los WRSs tienen capacidad para conectar 17 módulos esclavos a sus puertos. Como las DUs tienen 18 DOMs, será necesario utilizar dos WRSs en paralelo en las bases de las DUs, conectando nueve DOMs a cada uno de ellos. Aprovechando este hecho y, dada la importancia de este dispositivo, mediante repartidores de potencia óptica (llamados *splitters*) seis DOMs de los nueve que se conectan a cada WRS estarán conectados también (aunque bloqueados) al otro WRS. Esto se ha diseñado así por motivos de seguridad, ya que con esta configuración si un WRS fallase completamente, sería posible encaminar el tráfico de seis DOMs por el otro WRS perdiendo únicamente tres módulos en vez de nueve. El esquema de configuración de WR para la Fase 2 se representa en la figura 5.7.

Como se ha mencionado en el capítulo 1, la Fase 2 de KM3NeT estará formada por tres *Building Blocks* en total, lo que significa 345 DUs. Con el diseño de la red óptica de la Fase 2 se necesitarán dos WRS en cada DU, es decir 690 WRSs. El FIT calculado en la tabla 5.7 indica que al cabo de diez años el 8,2% habrá tenido algún fallo. Suponiendo que un fallo signifique perder el WRS, con cada WRS se perderán tres DOMs gracias a la duplicidad de las conexiones, lo que significa que se perderán 170 DOMs, un 2,7% del total.

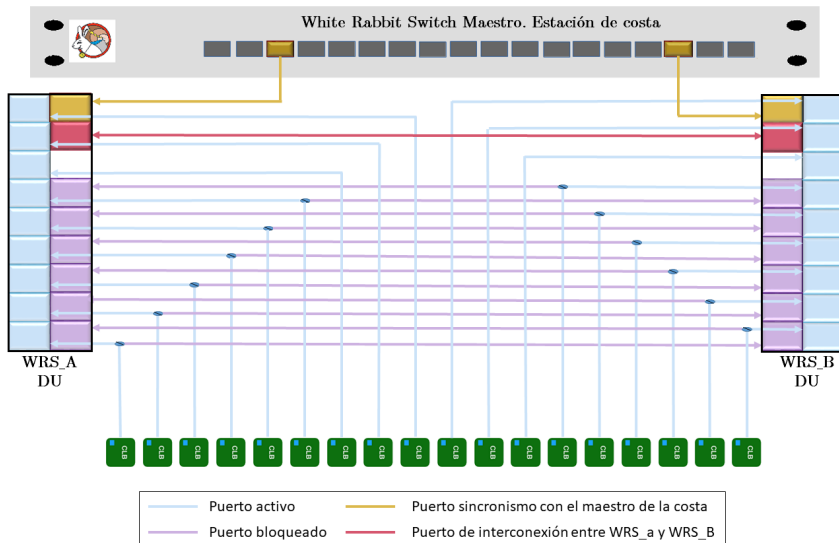


Figura 5.7. Representación de la red WR para la Fase 2 de KM3NeT. Las bases de las DUs tendrán dos WRSs denominados WRS_A y WRS_B. A cada WRS hay conectados nueve DOMs. Doce DOMs estarán conectados mediante *splitters* ópticos a ambos WRSs, aunque sus puertos solo estarán activos en uno de ellos. Esto permite poder encaminar el tráfico de datos por el otro WRS si fallase el WRS al que se encuentran conectados. Mediante una conexión entre ambos WRSs es posible acceder al control y configuración de ambos accediendo indistintamente por cualquiera de los dos. Ambos WRS están conectados con el nodo maestro que está en la estación de la costa.

Los cálculos realizados a las tarjetas electrónicas de los DOMs establecían un 11,7% de módulos perdidos tras los primeros diez años del experimento. Por su parte, el cálculo de fiabilidad de los WRSs implica que se añadirán un 2,7% más de DOMs perdidos, es decir, un total de 14,4%.

Aunque las premisas de KM3NeT era no perder más del 10%, el 14,4% calculado no es un mal resultado. Para los cálculos realizados en este capítulo se ha supuesto el peor caso posible, es decir, que cada fallo en una tarjeta electrónica significa la pérdida completa de dicha tarjeta. Pero esto no siempre será así. Un fallo en la FPGA hará que se pierda el

DOM entero, pero un fallo en cualquier parte de los sensores de instrumentación o de su electrónica de acondicionamiento no haría que se perdiese el DOM por lo que su impacto no sería tan significativo. De igual forma, como se ha descrito en el capítulo 3, partes importantes como el reloj del sistema de la CLB, cuyo fallo sí provocaría una pérdida completa, tienen un sistema adicional de guarda en caso de que falle el reloj principal. Todo ello contribuye a reducir el número de módulos ópticos que se perderán. Así pues, se puede suponer que el número de módulos perdidos tras los primeros diez años será sustancialmente menor del 14,4% cumpliendo con los requisitos de KM3NeT.

Para evaluar con detalle la importancia de cada uno de los fallos y cuantificar exactamente el alcance de ellos, existe una metodología que se está aplicando en KM3NeT denominada *Failure Mode Effects and Criticality Analysis* (FMECA) [83]. Se trata de un estudio pormenorizado de cada componente a nivel funcional y de qué posibles implicaciones tendría su fallo en el sistema global. Esta metodología es muy extensa y se aleja del cometido de esta tesis doctoral, por lo que no se ha considerado oportuno describirlo con más detalle.

SISTEMA DE ADQUISICIÓN

6 *FIRMWARE* DE ADQUISICIÓN

En un telescopio de neutrinos como KM3NeT, el aspecto más importante consiste en la reconstrucción de los eventos producidos por las interacciones de los neutrinos. Las partículas cargadas producidas en dichas interacciones son capaces de inducir la emisión de luz Cherenkov al atravesar un medio transparente como el agua del mar. La medida de los tiempos de llegada de los fotones Cherenkov, así como la anchura temporal de las señales que generan y la posición de los fotomultiplicadores, permiten reconstruir la dirección y la energía del neutrino incidente. Como se ha descrito en los diferentes capítulos de esta memoria, los requisitos impuestos por KM3NeT para la correcta reconstrucción de dichos eventos exige conocer el tiempo relativo entre los fotomultiplicadores con una resolución del orden de 1 nanosegundo. El elemento principal del sistema de adquisición de KM3NeT para llevar a cabo la medida y caracterización de las señales producidas por los fotones Cherenkov con dicha resolución, lo constituyen los denominados canales *Time to Digital Converters*, TDCs, implementados en la tarjeta CLB. En este capítulo se describe con detalle el *firmware* de adquisición y procesado de datos, la arquitectura de los TDCs, así como sus principales características y los primeros resultados de validación obtenidos de las primeras DUs instaladas en ORCA.

6.1 *Requisitos de adquisición*

A partir de los análisis presentados en el capítulo 4 sobre las experiencias previas en los experimentos ANTARES y NEMO, se establece que los canales TDC han de ser capaces de adquirir y procesar eventos a una tasa máxima de 130 kHz durante ráfagas de bioluminiscencia, siendo 7 kHz la tasa esperada por cada canal en condiciones normales de operación. La tabla 6.1 resume el tráfico de datos esperado en ambas situaciones en el experimento KM3NeT.

El sistema de adquisición debe organizar los eventos en porciones de tiempo denominados *Time Slices* (TSs) cuya longitud debe ser configurable entre 10 ms y 100 ms, así como enviar toda la información recogida a la estación de la costa mediante paquetes UDP (*User Datagram Protocol*) de tamaño configurable. Los eventos detectados por el sistema de adquisición llevarán una marca temporal del momento de detección que estará referenciada con el inicio del TS.

	Tasa esperada (7 kHz)	Tasa máxima (130 kHz)
DOM (31 PMTs)	11 Mbps	200 Mbps
DU (18 DOMs)	200 Mbps	3,6 Gbps
ORCA: 1 BB (115 DUs)	23 Gbps	415 Gbps
ARCA: 2 BB (230 DUs)	46 Gbps	830 Gbps

Tabla 6.1. Tasa de datos esperada en el experimento KM3NeT en condiciones normales de operación, así como su tasa máxima esperada en caso de producirse ráfagas de bioluminiscencia.

Para reducir la complejidad del *hardware* y del *firmware* de los módulos ópticos, en KM3NeT se utiliza la estrategia “*all-data-to-shore*”, descrita en el capítulo 2, que básicamente consiste en enviar todos los datos recogidos por los DOMs a la estación de la costa donde serán procesados y filtrados en una granja de ordenadores.

Además de los eventos ópticos, el sistema de adquisición es el encargado de procesar los datos procedentes del sistema de posicionamiento acústico, controlar todos los dispositivos de instrumentación incorporados en la CLB y gestionar las diferentes interfaces de comunicación (I²C, SPI, GPIO, RS-232 y USB). Todo ello controlado por un microprocesador empotrado LM32 e integrado en una FPGA Kintex-7 de Xilinx junto con el sistema de sincronismo descrito en el capítulo 4. La figura 6.1 representa el diagrama de bloques del DOM junto con el sistema de adquisición y sincronismo de KM3NeT.

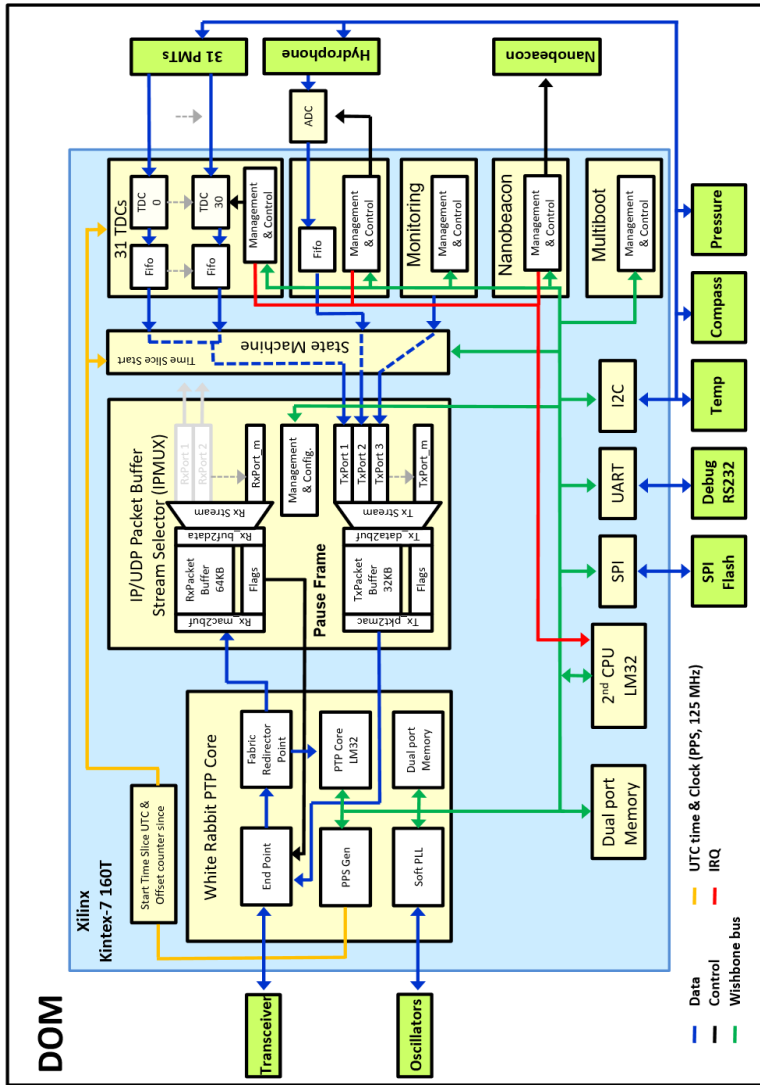


Figura 6.1. Diagrama de bloques del *firmware* de los DOMs de KM3NeT. Consta de dos microprocesadores empotrados LM32 que controlan el sistema de adquisición y el sistema de sincronismo.

Cuando un fotón incide en el cátodo del PMT, da lugar a un fotoelectrón con una probabilidad que viene dada por la eficiencia cuántica del PMT ($\sim 30\%$). Posteriormente, se genera una cascada de electrones hasta el ánodo del PMT. Si la señal eléctrica en el ánodo cruza el umbral de un discriminador, se genera una señal diferencial LVDS, cuyo tiempo de inicio es el tiempo de cruce del umbral y su duración es igual al tiempo que la señal está por encima del umbral configurable. Esta duración de tiempo se denomina ToT (*Time over Threshold*). Las señales LVDS generadas por los PMTs se envían a la CLB donde se realiza la adquisición y digitalización por medio de los TDCs, con una precisión de 1 ns, siendo 1 ns el mínimo ancho de pulso detectado y 255 ns el máximo. Cada evento se codifica con 6 bytes, donde el primer byte indica el PMT que envía la señal, los siguientes 4 bytes proporcionan el tiempo de llegada relativo al inicio del TS y el último byte codifica la duración del pulso.

6.2 Time to Digital Converters

Los denominados *Time to Digital Converters* son los encargados de transformar la duración y llegada de un evento en valores numéricos. Los TDCs se utilizan en numerosas aplicaciones donde se necesitan medidas temporales precisas, que pueden ir desde aplicaciones de física médica o experimentos de física nuclear, hasta sensores de detección en automóviles inteligentes. Los TDCs pueden implementarse en ASICs o en FPGAs. La implementación en ASICs puede proporcionar mejor precisión y resolución [84]. Sin embargo, debido al menor tiempo de desarrollo y la flexibilidad que ofrecen, se eligieron FPGAs para la implementación de los TDCs y por ende, para implementar todo el sistema de adquisición del experimento KM3NeT.

Existen diferentes técnicas para implementar los TDCs utilizando FPGAs. Una de ellas es la denominada “*Multitapped delay-line*” la cual consiste en generar N retardos en cascada cuyas entradas se conectan a un biestable tipo D. Todos los biestables adquieren el valor de las

entradas en el mismo flanco de reloj. La figura 6.2 muestra un esquema de dicha implementación.

En esta implementación el rango de medida está determinado por el número de etapas o retardos que se pueden conectar en cascada. Este número depende de la frecuencia de reloj y del valor del retardo δ_d . El principal inconveniente consiste en escribir código sintetizable por la FPGA que resulte en una cadena adecuada donde se mantengan y se conozcan los retardos de forma correcta, más aún si se necesita una gran cantidad de canales en paralelo como en KM3NeT. El impacto de los cambios de temperatura también es más acentuado con este tipo de implementaciones. Por todo ello, esta técnica fue descartada para ser utilizada en la adquisición de las señales de los PMTs de KM3NeT.

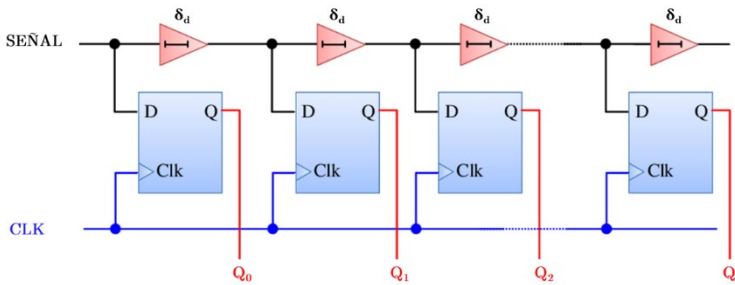


Figura 6.2. Implementación de TDCs mediante la técnica *Multitapped delay-line* basada en el uso de biestable tipo D en cascada. Imagen adaptada de [85].

6.2.1 Arquitectura de los *Time to Digital Converters*

Para diseñar los TDCs de KM3NeT se han utilizado recursos específicos de la FPGA como son los serializadores, los cuales se encuentran integrados dentro de los bloques de entrada/salida, evitando así retardos que puedan influir en la digitalización de los eventos, problemas temporales debidos a las rutas de las señales dentro de la FPGA y permitiendo un diseño de altas prestaciones utilizando pocos recursos lógicos.

Para la implementación de los TDCs se ha empleado una técnica de sobremuestreo denominada “4 *Oversampling*” [86]. Estas técnicas se basan en muestrear la señal de entrada con diferentes fases de una misma frecuencia de reloj, por lo que se incrementa la frecuencia de muestreo por cada una de las fases que se incluyen. La figura 6.3 muestra esquemáticamente cómo funcionan estas técnicas de implementación.

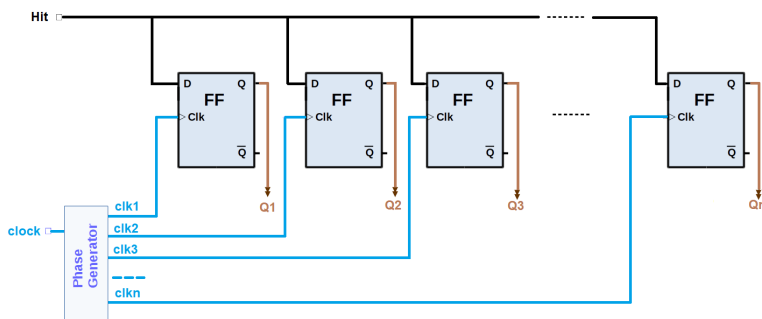


Figura 6.3. Representación de la técnica de sobremuestreo. Al muestrear la señal de entrada sin desfasar con N fases equidistantes se consigue aumentar la frecuencia de muestreo N veces. Imagen obtenida de [87].

Utilizando el sobremuestreo no es imprescindible introducir retardos en la señal de entrada ya que los bloques serializadores están compuestos internamente por biestables que muestrean la señal con cada uno de los relojes de entrada. Los serializadores de Xilinx, conocidos como IOSERDES (*Input-Output Serializer-Deserializer*), utilizan dos relojes de una misma frecuencia desfasados 90° . Los IOSERDES están implementados para ser capaces de muestrear tanto en los flancos ascendentes de reloj como en los descendentes, por lo tanto, la frecuencia efectiva de muestreo será cuatro veces la frecuencia del reloj de entrada. Si aun así se necesitase más resolución, Xilinx permite retardar 45° la señal de entrada y muestrear a la vez esa señal retardada con otro bloque IOSERDES duplicando la frecuencia de muestreo que se obtiene con un único bloque.

6.2.2 Características temporales

Como ya se describió en el capítulo 4, KM3NeT necesita una resolución angular de $0,2^\circ$, para neutrinos con una energía mayor de 10 TeV, lo cual equivale a ser capaces de digitalizar eventos con una resolución de 1 ns.

Los parámetros más importantes que caracterizan los TDCs son: el rango de medida, la resolución en términos del bit menos significativo (conocido también como LSB de sus siglas anglosajonas *Least Significant Bit*), la incertidumbre de la medida y las no-linealidades.

Para conseguir la resolución deseada de 1 ns, por cada canal TDC se ha utilizado un bloque IOSERDES con dos relojes de 250 MHz desfasados 90° entre ellos. La figura 6.4 muestra gráficamente la equivalencia de la resolución obtenida con esta implementación [86].

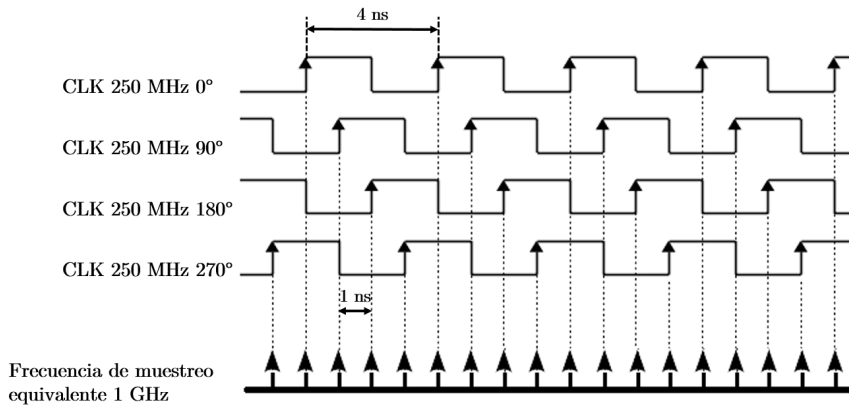


Figura 6.4. Equivalencia de la resolución obtenida mediante la técnica 4 Oversamplig en los TDCs de KM3NeT. Imagen adaptada de [87].

La implementación para los DOMs de KM3NeT requiere disponer de 31 canales TDCs con 1 ns de resolución trabajando en paralelo.

En función de las características ópticas de los eventos que se pretenden detectar en KM3NeT (tanto físicos como de fondo debidos a la

bioluminiscencia o la desintegración de ^{40}K) y gracias a la experiencia de ANTARES y NEMO, se estableció utilizar 8 bits para codificar el ToT de los eventos detectados. Con estos 8 bits la máxima longitud que se puede codificar es de 255 ns. Las características de la arquitectura de los TDCs permiten detectar anchuras mínimas de 1 ns, y su implementación lleva implícito un tiempo muerto entre eventos de 4 ns. La tabla 6.2 recoge toda esta información.

Características de los TDCs	
Número de canales	31
Frecuencia esperada por canal	7 kHz
Resolución	1 ns
Pulso mínimo	1 ns
Pulso máximo	255 ns
Tiempo muerto entre eventos	4 ns
Duración de los <i>Time Slice</i>	10 ms - 100 ms

Tabla 6.2. Características temporales de los TDCs del sistema de adquisición de KM3NeT. Estas características están marcadas por los requisitos del experimento y por las características de la arquitectura seleccionada para su implementación.

En base a estas características se utilizan 48 bits para codificar cada evento. La tabla 6.3 muestra la codificación de cada uno de los bloques que forman los eventos digitalizados por el sistema de adquisición.

Bloque	Codificación (bits)
Identificador de canal	8
Tiempo de llegada	32
<i>Time over Threshold</i>	8

Tabla 6.3. Representación de los bloques que forman los eventos digitalizados, así como el número de bits utilizados para codificar la información.

6.2.3 Implementación del sistema de adquisición basado en *Time to Digital Converters*

Para la implementación de esta arquitectura se dispone del reloj del sistema de 125 MHz. Mediante el uso de los recursos de reloj de la FPGA se generan dos relojes de 250 MHz desfasados 90°, concretamente utilizando los denominados DCMs (*Digital Clock Managers*).

Los eventos llegan a los pines de entrada en modo diferencial a través de las tarjetas electrónicas SCB. Los IOSERDES, instancias de la primitiva ISERDESE2, generan 4 bits de salida, con una frecuencia de 250 MHz. Estas muestras se envían a un módulo denominado DRU (*Data Recovery Unit*) donde las muestras son procesadas para determinar la duración total de los eventos. Finalmente, los eventos procesados son almacenados en memorias FIFO [88].

Para formar los paquetes UDP con los eventos digitalizados, un bloque denominado *State Machine* se encarga de leer los eventos de todas las FIFOs de los 31 canales utilizando un algoritmo similar al *Round Robin* [89] y enviarlos al módulo encargado de formar los paquetes UDP, con el fin de enviarlos a la estación de la costa mediante el enlace de fibra óptica. Los módulos de memoria FIFO son instancias de la primitiva FIFO18E1, los cuales tienen 1024 posiciones de almacenamiento de palabras de 18 bits. Como cada evento está codificado mediante 48 bits, son necesarios 3 bloques FIFO por cada canal de TDC. La figura 6.5 muestra un diagrama de la implementación del sistema de adquisición junto con sus dominios de reloj.

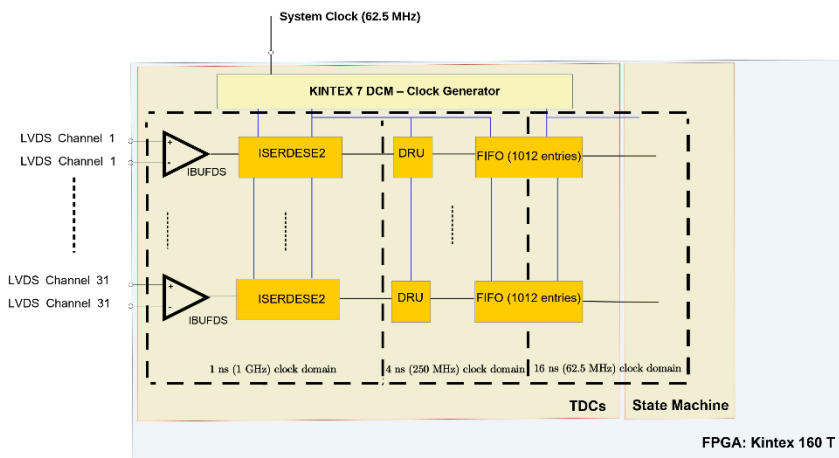


Figura 6.5. Diagrama de bloques del sistema de adquisición de KM3NeT. Se representan los TDCs implementados en los bloques IOSERDES mediante las primitivas ISERDESE2, junto con el módulo de procesado y las memorias de almacenamiento. Imagen obtenida de [87].

6.2.4 Funciones adicionales: Veto y *Multihit*

El sistema de adquisición presenta dos funcionalidades importantes para KM3NeT: el denominado *Multihit* y el Veto. Ambas opciones están implementadas a nivel de *firmware* y controladas por registros mediante el LM32, por lo que son configurables remotamente.

6.2.4.1 *Multihit*

En la subsección 6.2.2 se ha descrito la codificación utilizada para representar los eventos digitalizados. Esta implementación permite medir anchuras de pulso, ToT, de 255 ns como máximo. Existen situaciones que pueden producir eventos de más duración que 255 ns como, por ejemplo, varios fotones de una traza de muones incidiendo sobre un PMT con una separación de pocos ps, partículas ionizadas por la trayectoria de muones o incluso partículas exóticas como los monopolos. Las partículas que generan este tipo de pulsos no se incluyen

en los análisis estándar de KM3NeT, pero pueden aportar información muy valiosa para comprender fenómenos físicos de otra índole o para detectar un comportamiento anómalo del detector.

Para poder digitalizar este tipo de eventos se ha diseñado la funcionalidad denominada *Multihit*, la cual está implementada en los 31 canales TDC. Este tipo de pulsos de gran anchura se digitalizan como eventos consecutivos de 255 ns excepto el último, cuya duración será el tiempo restante hasta completar la duración real del evento físico. Cuando estos eventos llegan a la estación de la costa, el sistema de adquisición de datos (DAQ – Data *Acquisition*) [90] se encarga de procesarlos y unirlos en un solo evento. Si la opción *Multihit* no está activada y llega un evento cuya duración es mayor de 255 ns, únicamente se emitirá un evento de 255 ns. La figura 6.6 muestra gráficamente la funcionalidad del *Multihit*.

El uso de la función *Multihit* puede incrementar la tasa de datos durante algunos instantes, sin embargo, no se espera que se produzcan estas situaciones con mucha frecuencia por lo que la función *Multihit* no tendrá un impacto significativo ni en el ancho de banda ni en el rendimiento del DAQ.

6.2.4.2 Veto

Como se ha descrito en el capítulo 4, existen varias fuentes de ruido externo que pueden afectar el funcionamiento de los telescopios de neutrinos. La más importante son las ráfagas de bioluminiscencia que pueden generar tasas de datos tan altas que puedan saturar el sistema de adquisición. Para prevenir la saturación del sistema de adquisición, los TDCs de KM3NeT incorporan la función denominada HRV (*High Rate Veto*) para detener la adquisición cuando se produzcan ráfagas de este tipo.

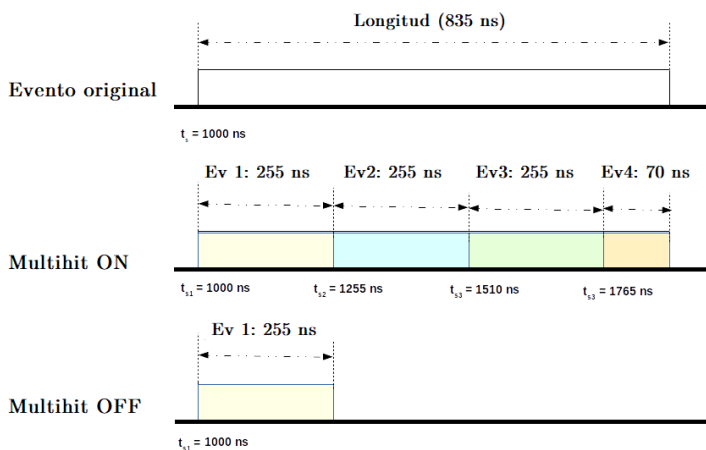


Figura 6.6. Representación del funcionamiento del sistema de adquisición para eventos de duración (ToT) superior a 255 ns con la función *Multihit* activada y desactivada. En este caso para un pulso de 835 ns de anchura y la función *Multihit* activada se generan 4 eventos mientras que si está desactivada únicamente se genera un solo evento de 255 ns. Imagen adaptada de [87].

La función HRV está implementada en los 31 canales TDC bloqueando la adquisición cuando la frecuencia de adquisición supera un valor predefinido. En este caso, el canal se bloquea y no adquiere más eventos hasta el inicio del siguiente TS, donde volverá a adquirir nuevamente. De esta forma se evita que se puedan saturar las FIFOs de los TDCs o el sistema DAQ. La figura 6.7 representa el funcionamiento de la función HRV.

6.2.4.3 Recursos utilizados

Los canales de TDC, junto con sus bloques de procesado, forman bloques que trabajan a una frecuencia de 250 MHz, lo cual es una frecuencia bastante elevada teniendo en cuenta las características de conmutación de una FPGA Kintex-7 con *speed grade -2*. Teniendo en cuenta dichas características, se implementó el bloque de TDCs de forma óptima utilizando los menores recursos posibles para que se

cumpliesen todas las restricciones temporales durante las etapas de implementación del *firmware*. La tabla 6.4 muestra un resumen de los recursos utilizados en la implementación de los TDCs de KM3NeT.

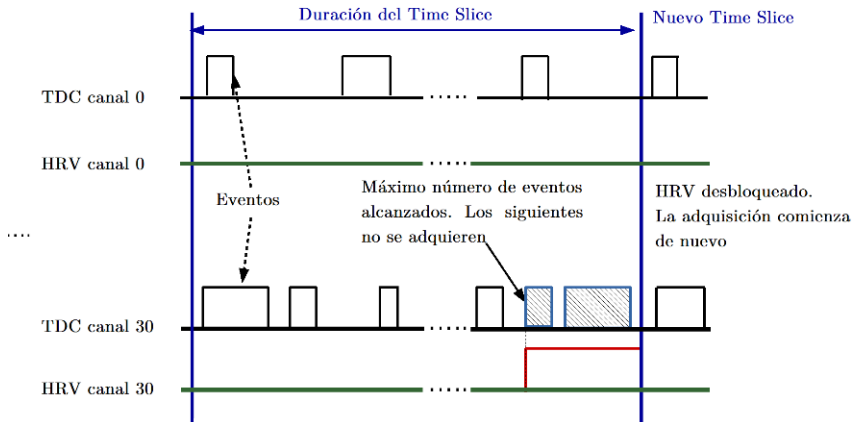


Figura 6.7. Representación del funcionamiento del HRV durante ráfagas de bioluminiscencia. En los canales 0 y 30 el HRV está activado y fijado en 4 sucesos por TS. En el canal 0, el número de sucesos en el TS es 3, por lo que el HRV no se dispara. Sin embargo, en el canal 30 el HRV se ponen en marcha a partir del cuarto suceso y la adquisición se bloquea hasta el inicio del siguiente TS. Imagen adaptada de [87].

Recurso	Disponibles	Utilizados	% uso
Tablas de <i>look-up</i>	101400	12568	12
Registros	202800	6917	3
Bloques de memoria (36 Kb)	325	93	28
Bloques de entrada/salida	400	92	23
Recursos de reloj	32	5	15

Tabla 6.4. Recursos de la FPGA Kintex-7 160T utilizados para la implementación de los 31 canales de TDC junto con sus bloques de procesamiento.

6.2.5 Resolución y precisión

Dos conceptos importantes para evaluar la capacidad y la calidad de la adquisición son la resolución y la precisión. En este capítulo se describe la arquitectura de los TDCs, los cuales mediante una frecuencia de 250 MHz son capaces de obtener una resolución de 1 ns.

Existen varios factores que pueden afectar a la degradación de la precisión como son las fluctuaciones (o *jitter*) de los relojes, el ruido electrónico, las variaciones de temperatura o las variaciones en la alimentación. En los TDCs de KM3NeT la mayor contribución a la degradación de la precisión, debido a su arquitectura, está en los errores de cuantificación, como muestra la figura 6.8. El evento superior de la figura tiene un ToT de 6,8 ns. Este evento se adquiere con un valor de 6 muestreos de reloj, dada su posición relativa respecto al muestreo del reloj, con lo que su error de cuantificación es -0,8 ns. El evento inferior tiene un ToT de 7,2 ns. En este caso, debido a la posición relativa, el número de muestreos de reloj es 8, lo que da un error de cuantificación de 0,8 ns. Los valores máximos para el error de cuantificación serían ± 1 ns.

La llegada de eventos es asíncrona con respecto a los relojes de adquisición, por lo que dicha llegada estará uniformemente distribuida entre el periodo de la frecuencia de muestreo de los TDCs. Como el resultado del TDC solo puede tomar dos valores consecutivos, el error aleatorio debido a la cuantificación puede expresarse mediante la desviación estándar de la distribución binomial relacionada con ambos valores [91]:

$$\sigma = t_0 \sqrt{\eta(1-\eta)} , \quad (6.1)$$

donde t_0 representa la resolución y η representa la parte decimal de la ratio ToT/t_0 como muestra la ecuación 6.2. Este término se expresa en unidades LSB.

$$\eta = \text{Frac} \left[\frac{ToT}{t_0} \right]. \quad (6.2)$$

La desviación estándar de la precisión de los TDCs se ha evaluado experimentalmente mediante un generador de pulsos, implementado sobre una FPGA Virtex-6 240T, conectado a las entradas de los TDCs. Se han hecho las medidas de precisión con patrones de 6 millones de eventos asíncronos por cada una de las medidas. La figura 6.9. muestra una comparativa entre la desviación teórica obtenida con la ecuación 6.1 frente a la desviación obtenida de forma experimental.

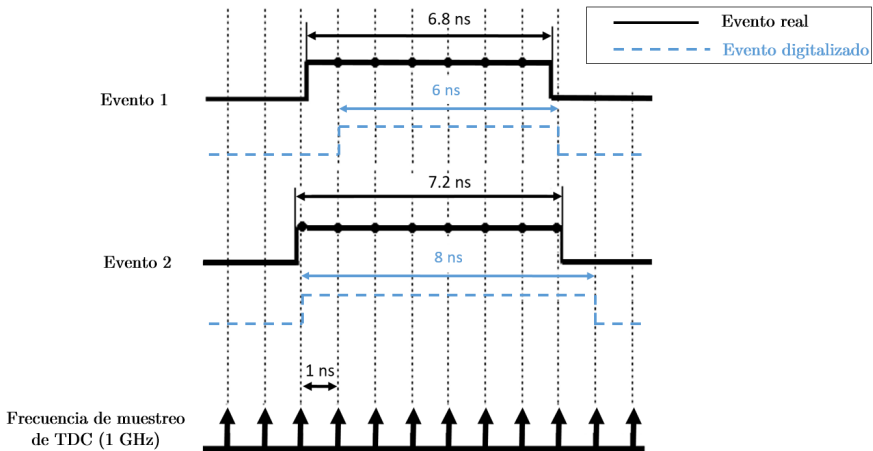


Figura 6.8. Representación del error de cuantificación que se comete con la implementación de los TDCs de KM3NeT. Con esta implementación el máximo error de cuantificación es ± 1 ns. Imagen adaptada de [87].

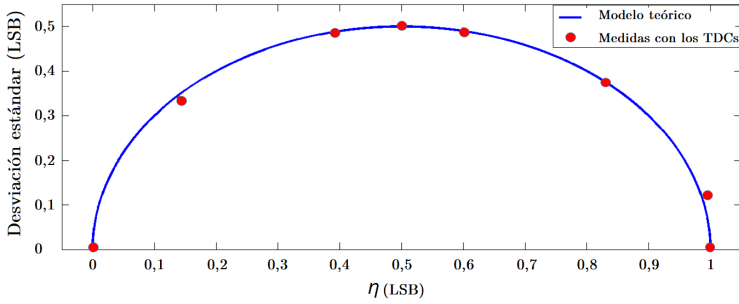


Figura 6.9. Precisión de los TDCs. Se presenta una comparativa de la desviación estándar en función del valor η de la ecuación 6.2 expresado en unidades LSB. La línea azul representa el modelo teórico (ecuación 6.1) mientras que los puntos rojos corresponden a las medidas realizadas con los TDCs implementados en la FPGA Kintex-7. Imagen adaptada de [87].

Con estas ecuaciones se puede calcular el valor medio de la precisión de los TDCs integrando la ecuación 6.1 desde 0 hasta 1 como se muestra a continuación [92],

$$\sigma_{Av} = \int_0^1 t_0 \sqrt{\eta(1-\eta)} d\eta = \frac{\pi t_0}{8} \approx 0,393 t_0 = 0,393 \text{ ns.} \quad (6.3)$$

Los pulsos enviados desde la Virtex-6 240T se caracterizaron previamente mediante un osciloscopio Lecroy WavePro760Zi de 6 GHz [93]. Se calculó la desviación estándar sobre el valor de la media para cada anchura de pulso generado. Los valores de las desviaciones estándar fueron $16,3 \leq \sigma \leq 18,5$ ps.

Al tratarse de fuentes independientes los errores se sumarían en cuadratura por lo que las fluctuaciones introducidas por la Virtex-6 en la generación de los trenes de pulsos no afecta en más de un 0,15% a las medidas de precisión.

6.2.6 No linealidad

Dos parámetros que definen la calidad de un TDC son las denominadas no linealidades. Se trata de imperfecciones en la estructura intrínseca de los TDCs que producen desviaciones que pueden afectar a su resolución. Hay dos tipos: las llamadas no linealidades diferenciales o DNLs de su acrónimo, *Differential NonLinearities*, y no linealidades integrales o INLs, *Integral NonLinearities*. Para cuantificar estos parámetros es necesario disponer de un tren de pulsos aleatorios uniformemente distribuidos que no estén en el mismo dominio de reloj que el reloj de muestreo de los TDCs. Para estas pruebas se generaron trenes de pulsos de miles de eventos asíncronos. Es importante que el número de eventos adquiridos por los TDCs sea lo mayor posible para tratar de reducir la incertidumbre estadística. Dicha incertidumbre se puede determinar por la expresión $1/\sqrt{N}$ siendo N el número de eventos adquiridos.

6.2.6.1 No linealidad diferencial

La DNL se define como la desviación, en unidades normalizadas LSB, de cada uno de los niveles de cuantificación respecto al nivel ideal. Se trata de una característica intrínseca de la arquitectura. El uso de IOSERDES como arquitectura utilizada para la implementación de los TDCs de KM3NeT hace que las DNLs sean muy pequeñas. La arquitectura utilizada en estos TDCs genera cuatro muestras por cada ciclo de reloj de 250 MHz, es decir, una muestra por cada una de las cuatro fases con las que se muestrea la señal de entrada.

Las DNLs se evalúan comparando el número de eventos detectados por cada una de las cuatro fases (n_i) con respecto al valor medio esperado en un entorno ideal, que en este caso es $\bar{n} = N/4$. La ecuación 6.4 representa el cálculo de las DNLs para cada una de las 4 fases de muestreo (también denominado *bin*) [94]:

$$DNL_i = \frac{n_i - \bar{n}}{\bar{n}}. \quad (6.4)$$

Se midieron las DNLs para los 31 canales TDC mediante cinco pruebas con más de 50000 eventos cada una. No se observaron diferencias significativas entre los diferentes canales. La figura 6.10 muestra los resultados de uno de los canales, donde las barras de error representan la desviación estándar definida por la ecuación

$$\sigma_i = \sqrt{\frac{1}{M} \sum_{j=1}^M D_j^2}, \quad (6.5)$$

donde M representa el número de pruebas realizadas y D_j el valor DNL obtenido en cada prueba. En dicha figura se muestra que el error en el peor caso corresponde a 0,04 LSB, es decir, 40 ps, lo cual es insignificante para el rendimiento de los TDCs en KM3NeT.

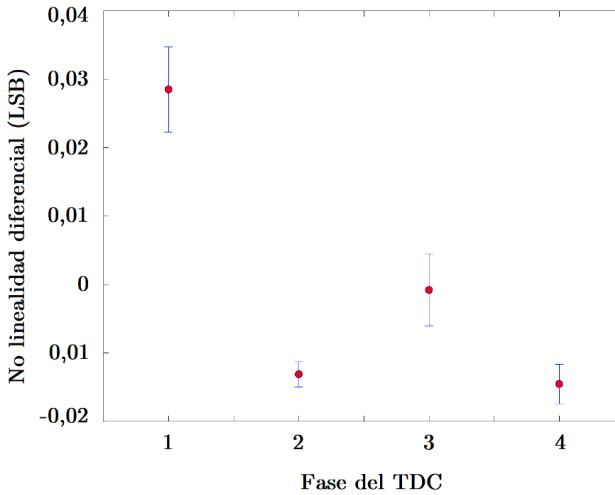


Figura 6.10. Medidas de no linealidad diferencial para uno de los canales TDC de KM3NeT. Se ejecutaron cinco pruebas diferentes con más de 50000 eventos cada una. Se puede observar el valor medido de DNL junto con la desviación estándar de las cinco pruebas realizadas. Imagen adaptada de [87].

6.2.6.2 No linealidad integral

El término INL hace referencia a la desviación que se produce en cada paso del rango del TDC respecto a su valor ideal expresado en LSB. De forma matemática se representa como [95]

$$\text{INL} = \frac{\bar{T} - T_{\text{in}}}{t_{\text{bin}}}. \quad (6.6)$$

Para esta arquitectura, T_{in} representa el ToT del pulso, \bar{T} es la media de los ToTs de los pulsos medidos y t_{bin} es la anchura temporal de cada paso del rango, que en este caso es 1 ns. Para analizar la INL de los TDCs se generaron trenes de pulsos mediante una Virtex-6 240T cuyas anchuras iban de 5 ns hasta 255 ns en pasos de 5 ns. Se realizaron cinco pruebas con 50000 eventos para cada una de las anchuras. La figura 6.11 muestra el resultado de la INL. Las barras de error muestran la dispersión obtenida de las cinco pruebas realizadas.

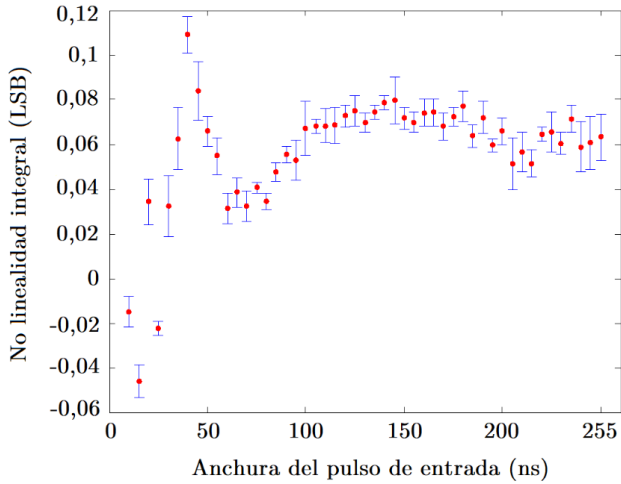


Figura 6.11. Medidas de las INLs de los TDCs de KM3NeT. Medidas realizadas con trenes de pulsos con anchuras desde 5 ns hasta 255 ns. Se generaron 50000 pulsos, para cada una de las anchuras, con los que se realizaron cinco pruebas diferentes. Las barras de error muestran la dispersión de las cinco pruebas realizadas. Imagen adaptada de [87].

6.2.7 Caracterización de los efectos de la temperatura

Para evaluar los efectos producidos por la temperatura en la precisión de los TDCs se utilizó una cámara climática de la compañía Dycometal modelo CCK [96]. Para ello se introdujo la CLB adquiriendo datos mediante los TDCs en el interior de la cámara. Los pulsos de entrada se generaron en modo diferencial LVDS con una Virtex-6 240T situada fuera de la cámara. La Virtex-6 y la CLB estaban conectadas mediante un cable CAT-5.

El patrón de datos enviado para estas pruebas consistía en trenes de pulsos de 50000 eventos de 5 ns de anchura espaciados 50 ns. Las pruebas se realizaron desde -35°C hasta 60°C. Cada 5°C se realizaron los cálculos de la desviación estándar debida a los efectos de temperatura en unidades de LSB según la expresión,

$$\sigma_{\text{LSB}} = \sqrt{\frac{\sum_{i=1}^N (\text{ToT}_i - \text{ToT}_{\text{real}})^2}{N}}, \quad (6.7)$$

donde ToT_i representa cada una de las 50000 medidas realizadas por los TDCs, N es el número total de eventos medidos y ToT_{real} representa la anchura real del pulso enviado.

Con estas pruebas se obtuvo una desviación estándar de 0,5 ps a -35°C y 2,2 ps a 60°C, por lo tanto, se puede concluir que la temperatura tiene un impacto despreciable en la resolución de los TDCs. La figura 6.12 muestra los resultados obtenidos para uno de los canales TDC.

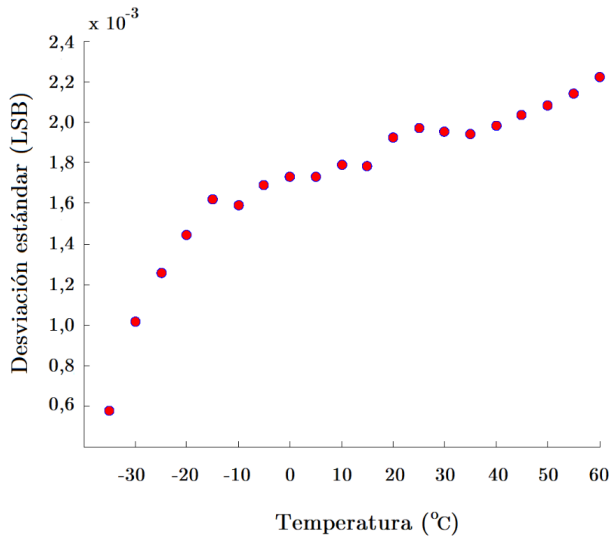


Figura 6.12. Efecto de la temperatura en la precisión de los TDCs de KM3NeT. Por cada 5°C se evaluó la desviación de la anchura de los eventos medidos frente a la anchura de los eventos reales. Imagen adaptada de [87].

6.3 *Procesado de datos*

Una vez que los eventos han sido digitalizados y almacenados por los TDCs, el bloque del sistema de adquisición denominado *State Machine* (SM) es el encargado de extraer los datos almacenados para formar correctamente los paquetes UDP para el envío de información a la estación de la costa.

Como ya se ha mencionado anteriormente, el flujo de datos en KM3NeT se encapsula en porciones temporales denominadas *Time Slices*, TSs, cuya duración puede estar entre 10 ms y 100 ms. Cada TS está identificada de forma única por su tiempo de comienzo expresado, de forma conjunta, con los estándares Tiempo Universal Coordinado (UTC) y Tiempo Atómico Internacional (TAI) [97]. La codificación del instante de llegada de los eventos se realiza relativa al inicio del TS al que pertenecen.

El bloque de la SM maneja los eventos de los 31 canales TDC, un canal acústico y un canal de monitorización. Cada canal funciona de forma independiente gobernado por una máquina de estados finita [98].

Para encapsular la información de cada canal primero se crea una cabecera y después se agregan los datos correspondientes. Las cabeceras de canal son ligeramente diferentes entre ellas, pero todas comparten la misma organización básica. Están formadas por varios campos donde el primero define el canal que está enviando la información (óptico, acústico o monitorización). El siguiente campo muestra un identificador de la secuencia de toma de datos que se está llevando a cabo (denominado *run number*). El siguiente campo hace referencia al índice del paquete UDP. Los paquetes UDP generados por el sistema de adquisición también pueden tener longitud variable; por defecto se utilizan tramas jumbo [99] de 8972 bytes. Como todos los eventos de un TS, en particular de los 31 TDCs, ocupan más de 8972 bytes, es necesario enviar varios paquetes UDP. Cada paquete llevará un número de índice para que el sistema DAQ pueda recomponerlo adecuadamente en la estación de la costa. Después del índice se envía el instante de inicio del TS utilizando los sistemas UTC y TAI. Tras la información del tiempo se envía un campo que identifica el DOM que está enviando la información. Finalmente, los últimos campos contienen información acerca del estado de los canales o sus espacios de almacenamiento. Por ejemplo, en el caso del canal óptico se envían dos campos, uno de ellos con el estado de las 31 FIFOs y otro campo con el estado del veto de los 31 canales. En el caso del canal acústico se envía un único campo con el estado de su FIFO de almacenamiento. El canal de monitorización, el cual se manda una vez por cada TS, recoge en sus dos últimos campos, a modo de resumen, los estados de las FIFOs y los vetos de los canales TDC durante todo el TS. A modo de ejemplo, la tabla 6.5 muestra la estructura de las cabeceras que se envían por el canal óptico.

Campo	Número de bits
Canal (“TTDC”)	32
Número de <i>run</i>	32
Índice	32
Tiempo de inicio (UTC+TAI)	64
Identificador del DOM	32
Estado de las FIFOs	32
Estado del veto	32

Tabla 6.5. Formato de las cabeceras que se envían junto con los datos del canal óptico. Las cabeceras de los otros dos canales (acústico y monitorización) presentan cabeceras similares donde únicamente cambian los últimos campos referidos al estado del canal.

Tras la información de la cabecera comienzan a enviarse los datos correspondientes a cada canal. En el caso de los eventos ópticos, se envían todos los datos almacenados en las FIFOs hasta completar el tamaño máximo de paquete UDP. En el caso del canal acústico, se envía la información almacenada y codificada mediante el estándar AES (*Audio Engineering Society*) [100] y finalmente, en el caso del canal de monitorización, se envía la información de estado referida al microprocesador empotrado LM32.

6.3.1 Arquitectura e implementación

Para implementar este bloque se han diseñado tres máquinas de estado finitas de Mealy [101]. Estas máquinas de estados trabajan en el dominio de reloj de 62,5 MHz. El protocolo WR proporciona el tiempo de inicio del TS. Una vez disponible dicho tiempo, comienza la creación de la cabecera del paquete. Tras finalizar la cabecera se comprueba si hay datos en los canales correspondientes y, en caso afirmativo, se empiezan a leer y a añadir hasta completar la descarga de todos los datos o, como en el caso del canal óptico, hasta completar el tamaño máximo del paquete UDP. Las tres máquinas de estados tienen un funcionamiento

similar, siendo la más compleja la encargada del canal óptico ya que se encarga de procesar 31 canales de forma simultánea.

La máquina de estados del canal óptico implementa un algoritmo de descarga similar al *Round Robin*, donde se van descargando los datos de las FIFOs de los 31 canales de forma cíclica evitando cambiar excesivamente de canal, ya que cada transición de canal tarda 16 ns. La figura 6.13 muestra el diagrama de estados y las transiciones de la máquina de estados encargada de gestionar el canal óptico.

La capacidad de procesado del sistema de adquisición depende en gran medida de cómo se generen los eventos en el detector. El sistema ha sido probado satisfactoriamente y sin saturación de memoria con patrones de datos de 500 kHz por canal, lo cual genera una tasa de envío de aproximadamente 0,8 Gbps.

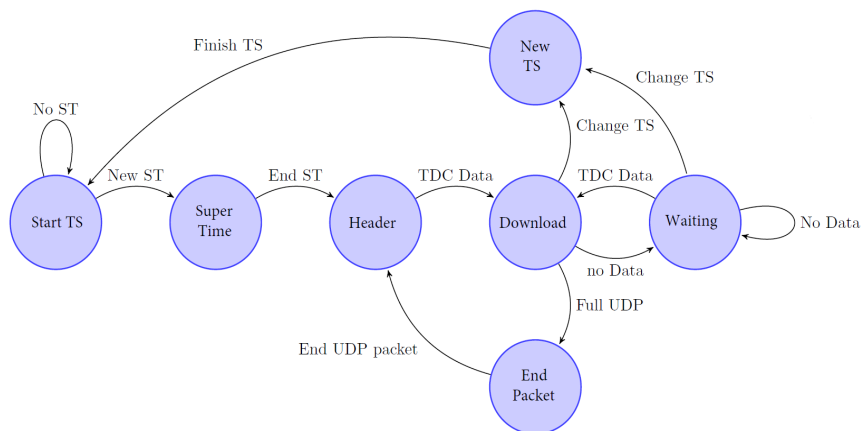


Figura 6.13. Diagrama de estados de la máquina que gestiona el canal óptico. Esta máquina de estados espera a que le llegue el tiempo UTC+TAI de inicio del TS. Cuando lo recibe empieza a formar la cabecera, y por último comienza la descarga de datos de los 31 canales hasta que se acaben, llegue una señal de cambio de TS o se alcance el máximo tamaño de paquete UDP. Imagen obtenida de [87].

La situación más problemática ocurre con las denominadas ráfagas de bioluminiscencia descritas en el capítulo 4. En estos casos se pueden generar eventos muy luminosos, con muy poca separación entre eventos y de manera prolongada en el tiempo. Esto puede producir la saturación de las FIFOs de los TDCs. La tabla 6.6 muestra varias situaciones en función de la separación entre eventos. Por cada situación se muestra cuánto tiempo sería capaz de soportarlo el sistema de adquisición sin que se saturase alguna de sus FIFOs.

Separación entre eventos (μ s)	Frecuencia equivalente (kHz)	Tiempo sin saturación (μ s)
1666	600	6,3
1428	700	3,6
1250	800	2,7
1111	900	2,3
1000	1000	2,0

Tabla 6.6. Capacidad del sistema de adquisición frente a ráfagas de bioluminiscencia. Se muestran varias situaciones donde se indica la separación a la que llegan los eventos a los 31 canales y el tiempo que soportaría el sistema de adquisición sin que ninguna FIFO se sature.

Finalmente, la tabla 6.7 muestra los recursos de la Kintex-7 160T empleados en la implementación del módulo SM, el cual incluye la gestión de los 3 canales mediante máquinas de estados finitas.

Recurso	Disponibles	Utilizados	% uso
Tablas de <i>look-up</i>	101400	3442	3,4
Registros	202800	3366	1,7
Bloques de memoria (36 Kb)	325	2	0,6
Recursos de reloj	32	5	6,3

Tabla 6.7. Recursos lógicos, registros y recursos de reloj utilizados en la implementación de la arquitectura del bloque SM encargado de gestionar los datos de los canales óptico, acústico y monitorización.

Actualmente, para la nueva Fase 2 del experimento KM3NeT, donde la red óptica va a ser íntegramente WR con WRSs en las bases de las DUs, se conectarán 9 DOMs por cada WRS. Teniendo en cuenta que la máxima capacidad de transferencia del WRS es de 1,25 Gbps, la máxima tasa de eventos por DOM que sería capaz de soportar el ancho de banda del WRS sería de 74 kHz.

6.4 Resultados experimentales

Varias DUs de ARCA y ORCA han sido ya instaladas, se encuentran operativas y están tomando datos. Este es un buen escenario para validar todas las funcionalidades del *firmware* desarrollado para el sistema de adquisición, ya que se generan grandes trenes de pulsos aleatorios y asíncronos respecto al reloj de adquisición.

En estas primeras DUs se ha establecido un veto a 20 kHz, con un TS de 100 ms, por lo que los canales TDC se bloquearán cuando detecten una tasa de adquisición mayor de 2000 eventos por TS. La figura 6.14 muestra las tasas de eventos recogidos con uno de los primeros DOMs instalados en ORCA. El periodo de adquisición fue de 6 horas y se puede apreciar claramente el efecto del veto a 20 kHz.

En la figura 6.15 se representa la distribución de los ToT de los eventos digitalizados en ese mismo canal de ese mismo DOM. Estos datos fueron tomados con la función *Multihit* desactivada. En cambio, en la figura 6.16 se puede observar el efecto de tener la opción *Multihit* activada. En dicha figura se representa la distribución de la diferencia temporal entre eventos digitalizados por dos canales de un mismo DOM de ORCA. En ambas distribuciones se observa un incremento mayor en el canal de 255 ns debido a que cuando aparecen eventos cuyo ToT es superior a 255 ns, el *Multihit* creará varios eventos consecutivos y, por lo tanto, separados 255 ns hasta completar el ToT del evento original.

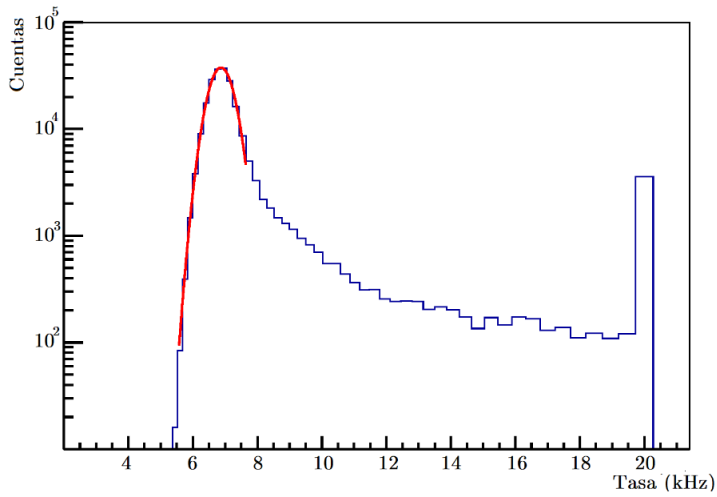


Figura 6.14. Distribución de las tasas de eventos producidas en un canal de uno de los DOMs de ORCA durante un periodo de 6 horas. La funcionalidad del veto está activa y configurada a 20 kHz por canal. Imagen obtenida de [87].

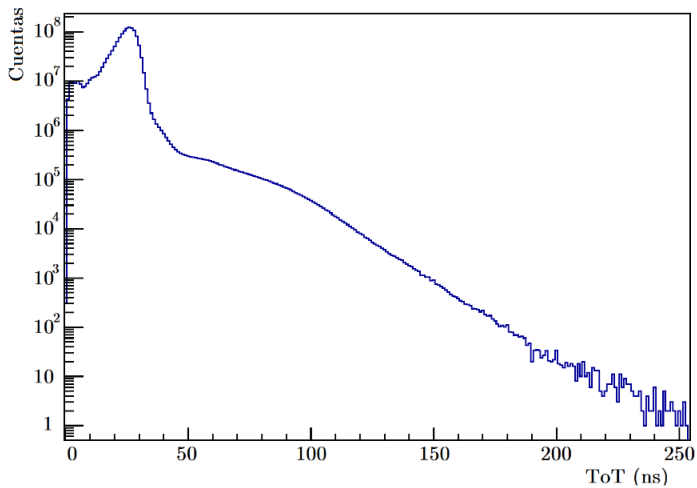


Figura 6.15. Distribución de los ToT detectados en uno de los canales de un DOM de ORCA durante un periodo de adquisición de 6 horas. En esta adquisición la opción *Multihit* está desactivada. Imagen obtenida de [87].

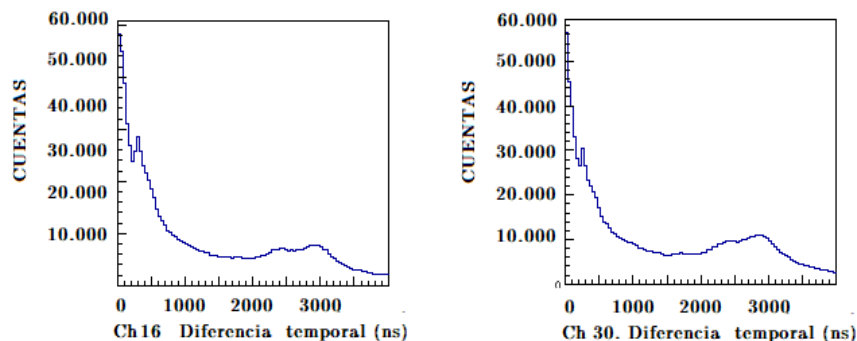


Figura 6.16. Análisis de las diferencias temporales entre los eventos detectados en dos canales del mismo DOM de ORCA. Durante esta adquisición la opción *Multihit* fue activada. En estas gráficas se observa cómo aparece una mayor acumulación en la zona de 255 ns debido a la opción del *Multihit*.

Finalmente se calcularon las no linealidades diferenciales de todos los canales. Se obtuvieron las desviaciones de las cuatro fases y se representó el peor caso. La figura 6.17 muestra estos resultados. Se comprueba cómo la mayor desviación obtenida no supera los 50 ps, por lo que se verifica el análisis previo que se hizo en el laboratorio y se confirma el bajo impacto de las no linealidades en los TDCs.

Aun siendo demasiado pronto, todos estos resultados muestran el correcto funcionamiento de los primeros DOMs instalados en el fondo del mar. Se trata de una verificación experimental del sistema de adquisición, sistema de sincronismo, así como el resto de elementos que forman el experimento KM3NeT, desde el sistema de alimentación, red óptica, sistema de adquisición de la costa, granja de ordenadores, etc. Esto es un hecho significativo que permite afrontar con optimismo las siguientes fases del experimento mostrando su viabilidad.

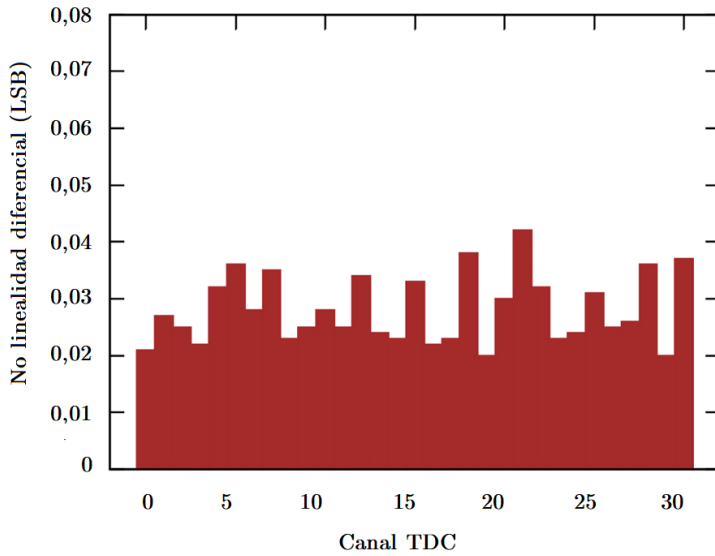


Figura 6.17. Cálculo de las no linealidades diferenciales de los 31 canales de un DOM de ORCA. Más de seis millones de eventos han sido analizados. En esta gráfica se muestra solamente el peor caso por cada canal. Imagen obtenida de [87].

CONCLUSIONES

7 CONCLUSIONES

El tema de la presente tesis es la electrónica de adquisición del experimento KM3NeT y de su sincronismo. KM3NeT es una plataforma de investigación submarina multidisciplinar para diversos estudios en física de partículas y astropartículas tales como la determinación de la jerarquía de masas de los neutrinos y la detección de neutrinos cósmicos de alta energía, así como estudios relacionados con las ciencias del mar. El experimento consta de varios bloques de detectores de neutrinos distribuidos por el mar Mediterráneo y situados en las costas de Toulon (Francia) y Capo-Passero (Italia).

El detector situado en la costa francesa, denominado ORCA, está destinado al estudio de las oscilaciones de los neutrinos para determinar la jerarquía de sus masas, constará de un solo bloque, lo que equivale a 2070 módulos ópticos (DOMs) distribuidos en 115 líneas de detección (DUs). Su finalización se espera para 2024, si bien con este tipo de detectores se puede empezar a tomar datos y a hacer ciencia con ellos desde la instalación de las primeras líneas, que ya están operativas.

El detector situado en la costa italiana, denominado ARCA, está dimensionado con el fin de detectar neutrinos cósmicos de alta energía para el estudio de las fuentes astrofísicas de neutrinos y su conexión con los rayos cósmicos. Constará de dos bloques, lo que equivale a 4140 DOMs distribuidos en 230 DUs y su finalización se espera para finales de 2025.

A pesar de las diferencias en la física que pretenden estudiar y de las diferencias en la disposición de las líneas y los módulos ópticos en el mar, ambos detectores comparten la misma tecnología y por tanto la misma electrónica de adquisición y sincronismo.

Se ha cumplido con el objetivo de desarrollar una tarjeta electrónica que permite controlar todas las funciones del DOM, incluyendo la adquisición, la instrumentación, las comunicaciones y el sincronismo. Esta tarjeta electrónica, llamada *Central Logic Board* (CLB), ha sido diseñada para cumplir con los requisitos, desde el punto de vista de los análisis de física que se pretenden realizar en KM3NeT. La tarjeta CLB permite digitalizar eventos con una resolución de 1 ns, tal y como se pretendía.

Se ha conseguido dicha resolución desarrollando *Time to Digital Converters*, TDCs, implementados sobre una FPGA Kintex-7 y gracias al uso de un sistema de reloj con bajo ruido de fase para evitar fluctuaciones que generen incertidumbre en las medidas. La calidad de los relojes, así como de las principales señales de la CLB, ha sido correctamente verificada mediante simulaciones previas y posteriores al diseño, y mediante verificaciones experimentales tanto en el laboratorio como *in situ*.

Además de poseer una electrónica en el interior de los DOMs que permita generar alta resolución, es necesario disponer de un sistema de sincronismo que ajuste los relojes de todos los DOMs del experimento con una resolución por debajo de 1 ns. Esto se ha conseguido con el protocolo *White Rabbit*. Durante las diferentes fases de la construcción de KM3NeT se han propuesto diferentes soluciones para la red WR, todas ellas validadas previamente en los laboratorios para implementar el sincronismo de forma óptima atendiendo a la dificultad que genera el tamaño y la ubicación de los detectores. Como parte de los desarrollos de esta tesis, se implementó y validó un sistema capaz de generar dos canales de subida en los WRSs con el objetivo de reducir el número de unidades para la implementación de la red WR *Broadcast* para la Fase 1, lo que generaba una reducción de más de un 37% en el gasto de WRSs.

KM3NeT es un sistema de difícil acceso, lo que impide que los componentes defectuosos puedan ser reparados o reemplazados durante la vida del experimento. Para garantizar el cumplimiento de los objetivos científicos del experimento, se requiere no perder más del 10% de los módulos durante los primeros diez años. Esto obliga a diseñar todas las tarjetas electrónicas en base a estrictos criterios de fiabilidad. Se ha calculado cuál debe ser la tasa máxima de fallos permitida y en función de ese número, se han seleccionado los componentes de las tarjetas electrónicas. Para estos cálculos se ha utilizado la guía FIDES. La CLB ha sido diseñada como parte de los desarrollos de esta tesis bajo dichos criterios de fiabilidad. Además, otras tarjetas electrónicas como la *Power Board* (PB) y la *Switching Core Board* (SWCB) del WRS han sido rediseñadas para cumplir con los requisitos de fiabilidad. Los resultados obtenidos del diseño y re-diseño de las tarjetas principales de KM3NeT auguran que se cumplirán los objetivos establecidos.

Por último, se ha diseñado el *firmware* de la electrónica de adquisición. Para ello se han desarrollado TDCs que son capaces de digitalizar las señales generadas por los PMTs con 1 ns de resolución y ~ 400 ps de precisión cumpliendo con los requisitos exigidos por KM3NeT. Se ha comprobado que los efectos de la temperatura y de las no linealidades son insignificantes para el rendimiento del sistema. Se han realizado pruebas de validación con generadores de pulsos en el laboratorio y también con los primeros módulos instalados en el fondo marino.

Las primeras seis DUs de ORCA han sido instaladas, así como las dos primeras de ARCA. El hecho de que estas líneas lleven varios meses tomando datos correctamente supone una validación del sistema en todos sus niveles que permite continuar con la producción en masa de todos los componentes, para cumplir con los objetivos establecidos en un futuro cercano.

8 LISTA DE PUBLICACIONES

Fruto de los desarrollos realizados en esta tesis doctoral se han publicado los siguientes artículos en revistas indexadas:

- 1.- D. Calvo, D. Real, et al, “Architecture and performance of the KM3NeT front-end firmware”, *Journal of Astronomical Telescopes, Instruments, and Systems*, vol. 7, no. 01, p. 1, Jan, 2021.
- 2.- D. Real, D. Calvo, V. v.Beveren, et al, “KM3NeT front-end and readout electronics system: hardware, firmware and software”, *Journal of Astronomical Telescopes, Instruments, and Systems*, vol. 5, no. 04, p. 1, Dec. 2019.
- 3.- D. Calvo, D., Real, F. Carrió, “Sub-nanosecond synchronization node for high-energy astrophysics: The KM3NeT White Rabbit Node”, *Nucl. Instruments Methods Phys. Res. Sect. A Accel. Spectrometers, Detect. Assoc. Equip.*, vol. 958, Apr. 2020.
- 4.- D. Real, D. Calvo, “Digital Optical Module electronics of KM3NeT”, *Physics of Particle and Nuclei*, 47(6), 2016.
- 5.- D. Calvo, D. Real, “High resolution time to digital converter for the KM3NeT neutrino telescope”, *Journal of Instrumentation*, 10, C01015 (2015).
- 6.- D. Calvo, D. Real, “Status Of The Central Logic Board Of The KM3NeT Neutrino Telescope”, *Journal of Instrumentation*, 10, C12027 (2015).
- 7.- D. Real, C. Bozza, D. Calvo, et al. “KM3NeT acquisition: the new version of the Central Logic Board and its related Power Board, with highlights and evolution of the Control Unit”, *Journal of Instrumentation*, 15, C03024 (2020).

8.- D. Real, D. Calvo, P. Musico, et al, “Reliability studies for the White Rabbit Switch in KM3NeT: FIDES and Highly Accelerated Life Tests”, *Journal of Instrumentation*, 15, C02042, 2020.

9 LISTA DE ACRÓNIMOS

AES	Audio Engineering Society
AC	Alternating Current
ADS	Advance Design System
ADC	Analog to Digital Converter
AGN	Active Galactic Nuclei
ANTARES	Astronomy with a Neutrino Telescope and Abyss environmental RESearch
ASIC	Application Specific Integrated Circuit
ARCA	Astroparticle Research with Cosmics in the Abyss
BB	Building Block
BGA	Ball Grid Array
BPI	Byte Peripheral Interface
BOB	Break Out Box
CERN	Centre Européen Recherche Nucléaire
CLB	Central Logic Board
CMB	Cosmic Microwave Background
CTF	Cable Termination Frame
DAC	Digital to Analog Converter
DAQ	Data AcQuisition

DC	Direct Current
DCD	Duty Cycle Distorsion
DCM	Digital Clock Manager
DDMTD	Digital Dual Mixer Time Difference
DNL	Differential NonLinearities
DOM	Digital Optical Module
DRU	Data Recovery Unit
DU	Detection Unit
DWDM	Dense Wavelength División Multiplexing
EDFA	Erbium Doped Fiber Amplifier
FEXT	Far-End crosstalk
FIFO	First In First Out
FIT	Failure In Time
FMC	FPGA Mezzanine Card
FMECA	Failure Mode Effects and Criticality Analysis
FPGA	Field-Programmable Gate Array
FWHM	Full Width Half Maximun
GPS	Global Positioning System
GRB	Gamma-Ray Burst
HALT	High Accelerated Life Test

HASS	Highly Accelerated Stress Screening
HRV	High Rate Veto
INL	Integral NonLinearities
ISI	Inter Symbol Interference
I ² C	Inter-Integrated Circuit
IOSERDES	Input-Output Serializer-Deserializer
JB	Junction Box
JTAG	Joint Test Action Group
KM3NeT	Cubic Kilometre Neutrino Telescope
LSB	Least Significant Bit
LVC MOS	Low Voltage Complementary Metal Oxide Semiconductor
LVDS	Low Voltage Differential Signal
LVPECL	Low-Voltage Positive/pseudo Emitter-Coupled Logic
MAC	Media Access Controller
MEOC	Main Electro-Optical Cables
MTBF	Mean Time Between Failure
MVC	Medium Voltage Converter
NEXT	Near-End crosstalk
NIC	Network Interface Controller
NTP	Network Time Protocol

LCM	Local Control Module
OFDM	Optical Frequency Division Multiplexing
OM	Optical Module
ORCA	Oscillations Research with Cosmics in the Abyss
PB	Power Board
PCS	Physical Coding Sublayer
PLL	Phase-Locked Loop
PMT	PhotoMultiplier Tubes
PJ	Periodic Jitter
PPS	Pulse Per Second
PRBS	Pseudo Random Binary Sequence
PTP	Precision Time Protocol
PWM	Pulse Width Modulator
RAM	Random Access Memory
RJ	Random Jitter
RMS	Root Mean Square
RTU	Routing Table Unit
SCB	Signal Collector Board
SM	State Machine
SWCB	SWitching Core Board

SNR	Supernova remnant
SPI	Serial Peripheral Interface
Sync-E	Synchronous Ethernet
TAI	Tiempo Atómico Internacional
TDC	Time to Digital Converter
ToT	Time over Threshold
TS	Time Slice
TTS	Transit Time Spread
UART	Universal Asynchronous Receiver/Transmitter
UDP	User Datagram Protocol
UTC	Coordinated Universal Time
UHECR	Ultra High Energy Cosmic rays
VCXO	Voltage Controlled Crystal Oscillator
VIC	Vector Interrupt Controller
WDM	Wavelength Division Multiplexing
WR	White Rabbit
WRS	White Rabbit Switch

10 BIBLIOGRAFÍA

- [1] S. M. Bilenky, “Neutrino in standard model and beyond,” *Phys. Part. Nucl.*, vol. 46, no. 4, pp. 475–496, Jul. 2015.
- [2] R. Svoboda, “The Homestake Neutrino Detector,” *Nucl. Phys. B - Proc. Suppl.*, vol. 229–232, pp. 376–380, Aug. 2012.
- [3] R. Schaeffer, Y. Declais, and S. Jullian, “The neutrino emission of SN1987A,” *Nature*, vol. 330, no. 6144, pp. 142–144, 1987.
- [4] IceCube Collaboration, “The IceCube Neutrino Observatory, the Pierre Auger Observatory and the Telescope Array: Joint Contribution to the 34th International Cosmic Ray Conference (ICRC 2015),” Nov. 2015.
- [5] M. G. Aartsen *et al.*, “Evidence for high-energy extraterrestrial neutrinos at the icecube detector,” *Science (80-.)*, vol. 342, no. 6161, 2013.
- [6] J. S. Nico, “Neutron beta decay,” *J. Phys. G Nucl. Part. Phys.*, vol. 36, no. 10, 2009.
- [7] C. L. Cowan, F. Reines, F. B. Harris, H. W. Kruse, and A. D. McGu, “Detection of the Free Neutrino: a Confirmation,” vol. 124, no. 3212, 1956.
- [8] L. A. Ahrens *et al.*, “Determination of the neutrino fluxes in the Brookhaven wide-band beams,” *Phys. Rev. D*, vol. 34, no. 1, pp. 75–84, 1986.
- [9] K. Kodama *et al.*, “Final tau-neutrino results from the DONuT experiment,” *Phys. Rev. D - Part. Fields, Gravit. Cosmol.*, vol. 78, no. 5, Sep. 2008.
- [10] J. Barrios, “Search for cosmic sources in neutrino telescopes and time calibration in the ANTARES neutrino telescope,” Universidad de Valencia, 2018.

- [11] K. D. Hoffman, “High energy neutrino telescopes,” *New J. Phys.*, vol. 11, 2009.
- [12] V. F. Hess, “Über Beobachtungen der durchdringenden Strahlung bei sieben Freiballonfahrten.,” *Phys. Zeitschrift*, vol. 13, pp. 1084–1091, 1912.
- [13] L. W. Acton, “Inverse Compton effect as a possible cause of the x-ray radiation of solar flares [4],” *Nature*, vol. 204, no. 4953. Nature Publishing Group, pp. 64–65, 1964.
- [14] C. Patrignani *et al.*, “Review of particle physics,” *Chinese Physics C*, vol. 40, no. 10. Institute of Physics Publishing, p. 100001, 01-Oct-2016.
- [15] K. Greisen, “End to the cosmic-ray spectrum?,” *Phys. Rev. Lett.*, vol. 16, no. 17, pp. 748–750, 1966.
- [16] G. T. Zatsepin and V. A. Kuz’min, “Upper Limit of the Spectrum of Cosmic Rays,” *JETPL*, vol. 4, p. 78, 1966.
- [17] G. Rajasekaran, “The story of the neutrino,” *arXiv:1606.08715v2*, 2016.
- [18] F. Halzen, D. Hooper, A. U. Abeysekara, and K. D. Hoffman, “High energy neutrino telescopes,” *New J. Phys.*, vol. 11, p. 29, 2009.
- [19] M. Ageron *et al.*, “ANTARES: The first undersea neutrino telescope,” *Nucl. Instruments Methods Phys. Res. Sect. A Accel. Spectrometers, Detect. Assoc. Equip.*, vol. 656, no. 1, pp. 11–38, Nov. 2011.
- [20] K. Graf *et al.*, “Towards acoustic detection of UHE neutrinos in the mediterranean Sea - The AMADEUS project in ANTARES1,” *J. Phys. Conf. Ser.*, vol. 60, no. 1, pp. 296–299, Mar. 2007.
- [21] J. A. Aguilar *et al.*, “Study of large hemispherical photomultiplier tubes for the ANTARES neutrino telescope,”

- Nucl. Instruments Methods Phys. Res. Sect. A Accel. Spectrometers, Detect. Assoc. Equip.*, vol. 555, no. 1–2, pp. 132–141, Dec. 2005.
- [22] “KM3NeT 2.0 Letter of Intent for ARCA and ORCA-Astroparticle & Oscillation Research with Cosmics in the Abyss,” *JPhG*, vol. 43, p. 127, 2016.
- [23] R. Papaleo, “Km3Net Italy - Seafloor network,” in *EPJ Web of Conferences*, 2016, vol. 116.
- [24] D. Real and D. Calvo, “Digital optical module electronics of KM3NeT,” *Phys. Part. Nucl.*, vol. 47, no. 6, pp. 918–925, Nov. 2016.
- [25] S. Aiello *et al.*, “KM3NeT front-end and readout electronics system: Hardware, firmware and software,” *arXiv*, vol. 5, no. 4. arXiv, 15-Jul-2019.
- [26] D. Calvo and D. Real, “Status of the central logic board (CLB) of the KM3NeT neutrino telescope,” *J. Instrum.*, vol. 10, no. 12, pp. C12027–C12027, 2015.
- [27] A. Trovato, E. Drakopoulou, and P. Sapienza, “Muon track reconstruction and muon energy estimate in the KM3NeT/ARCA detector,” in *Proceedings of Science*, 2015, vol. 30-July-2015, p. 1114.
- [28] D. Real *et al.*, “KM3NeT acquisition: The new version of the Central Logic Board and its related Power Board, with highlights and evolution of the Control Unit,” in *Journal of Instrumentation*, 2020, vol. 15, no. 3, p. C03024.
- [29] A. Brunner *et al.*, “A Cockcroft-Walton base for the FEU84-3 photomultiplier tube,” *Nucl. Instruments Methods Phys. Res. Sect. A Accel. Spectrometers, Detect. Assoc. Equip.*, vol. 414, no. 2–3, pp. 466–476, Sep. 1998.
- [30] J. S. Kapustinsky, R. M. DeVries, N. J. DiGiacomo, W. E. Sondheim, J. W. Sunier, and H. Coombes, “A fast timing light

- pulsar for scintillation detectors,” *Nuclear Inst. and Methods in Physics Research, A*, vol. 241, no. 2–3. North-Holland, pp. 612–613, 01-Dec-1985.
- [31] D. Real and D. Calvo, “Nanobeacon: A time calibration device for KM3NeT,” *EPJ Web Conf.*, vol. 207, p. 07002, May 2019.
- [32] M. Lipi, T. Włostowski, J. Serrano, and P. Alvarez CERN, “White Rabbit: a PTP Application for Robust Sub-nanosecond Synchronization.”
- [33] Xilinx and Inc, “7 Series FPGAs Data Sheet: Overview (DS180),” 2010.
- [34] “Understanding Toggle Rates.” [Online]. Available: https://www.xilinx.com/support/documentation/sw_manuals/xilinx10/isehelp/xpa_c_togglelrates.htm. [Accessed: 25-Jan-2021].
- [35] Xilinx and Inc, “Artix-7 FPGAs Data Sheet: DC and AC Switching Characteristics (DS181),” 2018.
- [36] Xilinx and Inc, “Kintex-7 FPGAs Data Sheet: DC and AC Switching Characteristics,” 2011.
- [37] “SFB-G-53 - COTSWORKS.” [Online]. Available: <https://cotsworks.com/product/sfb-g-53/>. [Accessed: 25-Jan-2021].
- [38] C. Corporation, “Crystek CVPD-922 Ultra-Low Noise,” pp. 2–3, 2017.
- [39] Abracon LLC., “ABLNO Ultra Low Phase Noise XO / VCXO,” 2008.
- [40] C. Enable, C. Pin, C. H. Crystal, O. Replacement, and F. Channel, “Two Output, Integrated VCO, Low-Jitter Clock Generator,” no. February 2009, 2011.
- [41] Bryan Li and K. K. Gakhal, “MultiBoot with 7 Series FPGAs and SPI,” vol. 1247, pp. 1–19, 2017.

- [42] “IEEE 802.1X Wake on LAN Support [Support] - Cisco Systems.” [Online]. Available: https://www.cisco.com/en/US/docs/ios-xml/ios/sec_usr_8021x/configuration/15-2mt/sec-ieee-wake-lan-sup.html. [Accessed: 13-Feb-2021].
- [43] N. Zlatanov, “Architecture and Operation of a Watchdog Timer,” no. July 2014, 2014.
- [44] M. Integrated, “MAX6369–MAX6374 Pin-Selectable Watchdog Timers.”
- [45] Xilinx, “Recommended Design Rules and Strategies for BGA Devices,” vol. 1099, pp. 1–53, 2016.
- [46] S. Thierauf, *High-Speed Circuit Board Signal Integrity*. Artech House, 2004.
- [47] “PCB FR4: the guide to FR-4 for your printed circuits.” [Online]. Available: <https://www.proto-electronics.com/blog/pcb-fr4-guide-printed-circuits>. [Accessed: 25-Jan-2021].
- [48] “PathWave Advanced Design System (ADS) | Keysight.” [Online]. Available: <https://www.keysight.com/es/en/products/software/pathwave-design-software/pathwave-advanced-design-system.html>. [Accessed: 25-Jan-2021].
- [49] M. G. Howard Johnson, *High-Speed Digital Design. A handbook of Black Magic*. Pearson Education Inc., 1993.
- [50] “How Antipads Affect Signal Integrity in Your Multilayer PCB | Blogs | Altium.” [Online]. Available: <https://resources.altium.com/p/how-antipads-affect-signal-integrity-your-multilayer-pcb>. [Accessed: 17-Jan-2021].
- [51] E. Bogatin, *Signal and power integrity - Simplified*, 2nd Ed. Prentice Hall, 2004.
- [52] F. Carrió, “Development of Readout Electronics for the ATLAS

- Tile Calorimeter at the HL-LHC,” Universidad de Valencia, 2017.
- [53] R. Mudavath and B. R. Naik, “Estimation of Far End Crosstalk and Near End Crosstalk Noise with Mutually Coupled RLC Interconnect Models,” in *Proceedings of the 2018 IEEE International Conference on Communication and Signal Processing, ICCSP 2018*, 2018, pp. 182–185.
- [54] Q. Dou and J. A. Abraham, “Jitter decomposition in high-speed communication systems,” in *Proceedings - 13th IEEE European Test Symposium, ETS 2008*, 2008, pp. 157–162.
- [55] International Telecommunication Union, “ITU-T G.8262.1 / Y.1362.1,” 2019.
- [56] G. Daniluck, “Greg’s master thesis · Wiki · Projects / White Rabbit · Open Hardware Repository.” [Online]. Available: <https://ohwr.org/project/white-rabbit/wikis/Documents/Greg%27s-Master-thesis>. [Accessed: 22-Jan-2021].
- [57] I. S. Association, “IEEE 1588-2019 - IEEE Standard for a Precision Clock Synchronization Protocol for Networked Measurement and Control Systems.” [Online]. Available: <https://standards.ieee.org/standard/1588-2019.html>. [Accessed: 22-Jan-2021].
- [58] “Network Time Protocol - an overview | ScienceDirect Topics.” [Online]. Available: <https://www.sciencedirect.com/topics/computer-science/network-time-protocol>. [Accessed: 22-Jan-2021].
- [59] S. Aiello *et al.*, “Characterisation of the Hamamatsu photomultipliers for the KM3NeT Neutrino Telescope,” *J. Instrum.*, vol. 13, no. 13, 2018.
- [60] CERN OHWR, “Home · Wiki · Projects / White Rabbit · Open Hardware Repository.” [Online]. Available: <https://ohwr.org/project/white-rabbit/wikis/home>. [Accessed:

- 22-Jan-2021].
- [61] Union Internacional de Telecomunicaciones, “Características de fibras y cables ópticos monomodo con dispersión desplazada no nula,” *Ser. G Sist. Y MEDIOS Transm. Sist. Y REDES Digit.*, 2006.
- [62] J. Capmany, J. Fraile, and J. Martí, *Fundamentos de comunicaciones ópticas*, 2^a Ed. Editorial Sintesis, 2001.
- [63] “Modulación por multiportadoras tipo OFDM, las bases de la nueva generación de transmisión de información.” [Online]. Available:
http://www.scielo.org.co/scielo.php?script=sci_arttext&pid=S1692-33242006000200007. [Accessed: 22-Jan-2021].
- [64] J. Capmany, J. Fraile, and J. Martí, *Dispositivos de comunicaciones ópticas*. Editorial Sintesis, 1999.
- [65] O. K. and the A. Collaboration, “The ANTARES underwater neutrino telescope Recent citations,” *J. Phys. Conf. Ser.*, vol. 160, no. 012036, 2009.
- [66] G. Riccobene, “NEMO: NEutrino Mediterranean Observatory,” in *Astrophysical Sources of High Energy Particles and Radiation*, Springer Netherlands, 2001, pp. 355–361.
- [67] Andres Cicuttini, “Advanced Course on FPGA Design for Scientific Instrumentation The WISHBONE Bus Interface Introduction to,” 2012.
- [68] “LatticeMico32 Processor - Lattice Semiconductor.” [Online]. Available:
<https://www.latticesemi.com/en/Products/DesignSoftwareAndIP/IntellectualProperty/IPCore/IPCores02/LatticeMico32.aspx>. [Accessed: 22-Jan-2021].
- [69] “WR Switch crashes under the burst of frames.” [Online]. Available: <https://ohwr.org/project/wr-switch-hdl/issues/22>. [Accessed: 22-Jan-2021].

- [70] D. Calvo, D. Real, and F. Carrió, “Sub-nanosecond synchronization node for high-energy astrophysics: The KM3NeT White Rabbit Node,” *Nucl. Instruments Methods Phys. Res. Sect. A Accel. Spectrometers, Detect. Assoc. Equip.*, vol. 958, p. 162777, Apr. 2020.
- [71] M. Bouwhuis, “Time synchronization and time calibration in KM3NeT,” in *Proceedings of Science*, 2015, vol. 30-July-2015.
- [72] Eurocopter, AIRBUS, Nexter, MBDA, and Thales, *Reliability Methodology for Electronic Systems*, A. 2010.
- [73] “Poisson Distribution - an overview | ScienceDirect Topics.” [Online]. Available: <https://www.sciencedirect.com/topics/mathematics/poisson-distribution>. [Accessed: 14-Feb-2021].
- [74] “How To Use Reliability-Based Life Testing Sampling For Process Validation.” [Online]. Available: <https://www.meddeviceonline.com/doc/how-to-use-reliability-based-life-testing-sampling-for-process-validation-0001>. [Accessed: 23-Jan-2021].
- [75] Jorge Luis Romeu, “Reliability Estimations for the Exponential Life,” *Sel. Top. Assur. Relat. Technol.*, vol. 10, no. 7, pp. 1–6.
- [76] J. M. Doménech, *Tablas de estadística*. Signo, 2012.
- [77] E. Hnatek, *Practical Reliability of Electronic Equipment and Products*. Headquarters, 2003.
- [78] P. O’Connor, *Practical Reliability Engineering*, 5th Ed. Wiley, 2012.
- [79] M. N. Ariffin and A. Shafie, “Investigation of failure times parameter through standard and mixture Weibull distribution,” in *Journal of Physics: Conference Series*, 2018, vol. 1123, no. 1, p. 12024.
- [80] P. Lu and X. Yang, “Research on the Highly Accelerated Stress

- Screening (HASS) Test Process of Civil Aircraft Airborne Equipment,” *IOP Conf. Ser. Mater. Sci. Eng.*, vol. 1043, no. 052007, 2021.
- [81] R. Coniglione, “The KM3NeT neutrino telescope,” *J. Phys.*, vol. 632, no. 012002, 2015.
- [82] D. Real *et al.*, “Reliability studies for the White Rabbit Switch in KM3NeT: FIDES and Highly Accelerated Life Tests,” in *Journal of Instrumentation*, 2020, vol. 15, no. 2, p. C02042.
- [83] N. K. Srivastava and S. Mondal, “Predictive maintenance using modified FMECA method,” *Int. J. Product. Qual. Manag.*, vol. 16, no. 3, pp. 267–280, 2015.
- [84] J. Wang *et al.*, “Development of a time-to-digital converter ASIC for the upgrade of the ATLAS Monitored Drift Tube detector,” *Nucl. Instruments Methods Phys. Res. Sect. A Accel. Spectrometers, Detect. Assoc. Equip.*, vol. 880, pp. 174–180, Feb. 2018.
- [85] F. Dadouche, T. Turko, W. Uhring, I. Malass, N. Dumas, and J. Le Normand, “New Design-methodology of High-performance TDC on a Low Cost FPGA Targets,” *Sensors & Transducers*, vol. 193, no. 10, pp. 123–134, 2015.
- [86] D. Calvo and D. Real, “High resolution time to digital converter for the KM3NeT neutrino telescope,” *J. Instrum.*, vol. 10, no. 01, pp. C01015–C01015, 2015.
- [87] S. Aiello *et al.*, “Architecture and performance of the KM3NeT front-end firmware,” *J. Astron. Telesc. Instruments, Syst.*, vol. 7, no. 01, Jan. 2021.
- [88] D. Calvo, “1 ns time to digital converters for the KM3NeT data readout system,” *AIP Conf. Proc.*, vol. 1630, no. 2014, pp. 98–101, 2014.
- [89] W. Stallings, *Operating systems internals and design principles*, 7th Ed. Pearson, 2011.

- [90] C. Pellegrino and T. Chiarusi, “The Trigger and Data Acquisition System for the KM3NeT neutrino telescope,” *EPJ Web Conf.*, vol. 116, p. 05005, Apr. 2016.
- [91] J. Wu, Z. Shi, and I. Y. Wang, “Firmware-only implementation of Time-to-Digital Converter (TDC) in field-programmable gate array (FPGA),” in *IEEE Nuclear Science Symposium Conference Record*, 2003, vol. 1, pp. 177–181.
- [92] F. Baronti, L. Fanucci, D. Lunardini, R. Roncella, and R. Saletti, “On the differential nonlinearity of time-to-digital converters based on delay-locked-loop delay lines,” *IEEE Trans. Nucl. Sci.*, vol. 48, no. 6 III, pp. 2424–2431, Dec. 2001.
- [93] Teledyne, “WavePro 7 Zi-A Series 1.5 GHz-6 GHz The New Oscilloscope Experience.” [Online]. Available: http://cdn.teledynelecroy.com/files/pdf/wavepro_7_zi-a_datasheet.pdf. [Accessed: 11-Jan-2021].
- [94] F. Villa *et al.*, “SPAD smart pixel for time-of-flight and time-correlated single-photon counting measurements,” *IEEE Photonics J.*, vol. 4, no. 3, pp. 795–804, 2012.
- [95] Y. Sano, Y. Horii, M. Ikeno, O. Sasaki, M. Tomoto, and T. Uchida, “Subnanosecond time-to-digital converter implemented in a Kintex-7 FPGA,” *Nucl. Instruments Methods Phys. Res. Sect. A Accel. Spectrometers, Detect. Assoc. Equip.*, vol. 874, pp. 50–56, Dec. 2017.
- [96] “Dycometal - Cámara Climática Monobloque.” [Online]. Available: <https://www.dycometal.com/catalogo/catalogo-cck-dycometal/?portfolioCats=13%2C14>. [Accessed: 11-Jan-2021].
- [97] “IERS - Coordinated Universal Time (UTC).” [Online]. Available: <https://www.iers.org/IERS/EN/Science/EarthRotation/UTC.html>. [Accessed: 24-Jan-2021].
- [98] “Finite-State Machine - an overview | ScienceDirect Topics.” [Online]. Available:

<https://www.sciencedirect.com/topics/engineering/finite-state-machine>. [Accessed: 24-Jan-2021].

- [99] A. Das and S. Debbarma, “Performance of jumbo sized data on jumbo frame and ethernet frame using UDP over IPv4/IPv6,” *Proc. - 2nd Int. Conf. Adv. Comput. Netw. Secur. ADCONS 2013*, pp. 204–207, 2013.
- [100] G. Singh and R. Mehra, “High Throughput AES Encryption Algorithm Implementation on FPGA,” vol. 2, no. 6, pp. 1993–1996, 2011.
- [101] A. Barkalov, “Design of Mealy Finite-state Machines with the Transformation of Object Codes,” *Int. J. Appl. Math. Comput. Sci.*, vol. Vol. 15, no. no 1, pp. 151–158, 2005.